



Preliminary

CANTUS

Evaluation Board

***CANTUS* - 32bits EISC Microprocessor**

Ver 1.2
July. 24, 2009

advanced digital chips inc.

History

2009-07-24	Created Preliminary Specification
------------	-----------------------------------

◆ 시작하기 전에.....

본 매뉴얼은 (주)에이디칩스의 32bits Microcontroller인 CANTUS(AE32000 Core)칩이 적용된 개발 보드의 설명서이다. CANTUS칩은 USB and I2S with ADPCM Engine Processor로 ADC, DAC, TWI, SPI등을 주 기능으로 가지며, 시스템 설계에 활용할 수 있는 80KBytes Internal SRAM, 8Ch. UART, Timer, Interrupt Controller, GPIO 등의 Peripheral이 System on Chip 되어 있다. 개발 보드는 이러한 CANTUS칩의 기능을 적용 및 활용할 수 있도록 구성되어 있고, 이를 통해 Low-end Embedded System 개발에 유용하게 이용될 수 있다.

매뉴얼에는 개발 보드의 사용 준비에서부터 각 블록별 하드웨어 설명이 기술되어 있다.

CANTUS과 같은 System On Chip을 처음 사용하는 개발자는 물론 이와 유사한 칩을 이용하여 Application System을 다뤄 본 사용자들에게도 본 매뉴얼의 내용에 대해 사전 숙지하기를 권고한다.

◆ 매뉴얼 구성

CANTUS 개발 보드 매뉴얼의 각 장에는 다음과 같은 내용이 설명되어 있다.

Chapter 1 CANTUS 개발 보드의 하드웨어 구성 및 사양, 그리고 블록별 특성과 역할에 대해 설명한다.

Chapter 2 CANTUS Hardware Design시 주의 할 점.

◆ Related Site

<Manual, Data Sheet, Compiler, Software, Source>

<http://www.adc.co.kr>

<Q&A>

<http://www.adc.co.kr>

– Table of Contents –

1	CANTUS EVALUATION BOARD.....	8
1.1	개 요	8
1.2	FEATURE	10
1.3	CANTUS EVALUATION BOARD ADDRESS MAP.....	11
1.4	BLOCK별 구성	12
1.4.1	Main MCU –CANTUS	13
1.4.2	JTAG.....	13
1.4.3	UART.....	14
1.4.4	USB.....	14
1.4.5	환경설정.....	15
1.4.6	Internal DAC, ADC Block	15
1.4.7	External CODEC Block.....	16
1.4.8	SRAM.....	17
1.4.9	NAND Flash	17
1.4.10	SD Socket.....	17
1.4.11	TFT LCD	18
1.4.12	FND	18
1.4.13	External I/F	19
1.4.14	Memory I/F.....	20
1.4.15	Power.....	20
2	CANTUS DESIGN시 주의 할점	21
2.1	CONFIGURATION PIN	21
2.2	JTAG PIN.....	21
2.3	PORBY(P6.0) PIN(CANTUS 23번 핀).....	21
2.4	96MHZ에서 EXTERNAL SRAM I/F를 할경우	21

— List of Figures —

그림 1-1. CANTUS Evaluation Board.....	8
그림 1-2. CANTUS Evaluation Board Block.....	12
그림 1-3. Main MCU - CANTUS.....	13
그림 1-4. ISP Interface.....	13
그림 1-5. UART Block.....	14
그림 1-6. USB B Type Connector.....	14
그림 1-7. 환경설정 Jumper.....	15
그림 1-8. Internal DAC, ADC.....	15
그림 1-9. External CODEC.....	16
그림 1-10 SRAM.....	17
그림 1-11. NAND Flash.....	17
그림 1-12. SD Card Socket.....	17
그림 1-13. TFT LCD.....	18
그림 1-14. TFT LCD.....	18
그림 1-15. TFT LCD.....	19
그림 1-16. TFT LCD.....	20
그림 1-17. Power Connector & Power Switch.....	20

— List of Tables —

⌘ 1-1 CANTUS Memory Map 11

⌘ 1-2 JTAG Pin Description 13

⌘ 1-3 USB Endpoint Description..... 14

⌘ 1-4 Config Jumper..... 15

1 CANTUS Evaluation Module Board

1.1 개 요

CANTUS EVM Board는 CANTUS의 여러 기능을 이용하여 다양한 Application 개발에 적용할 수 있는 보드이다. 아래의 그림 1-1은 CANTUS 개발 보드이다.

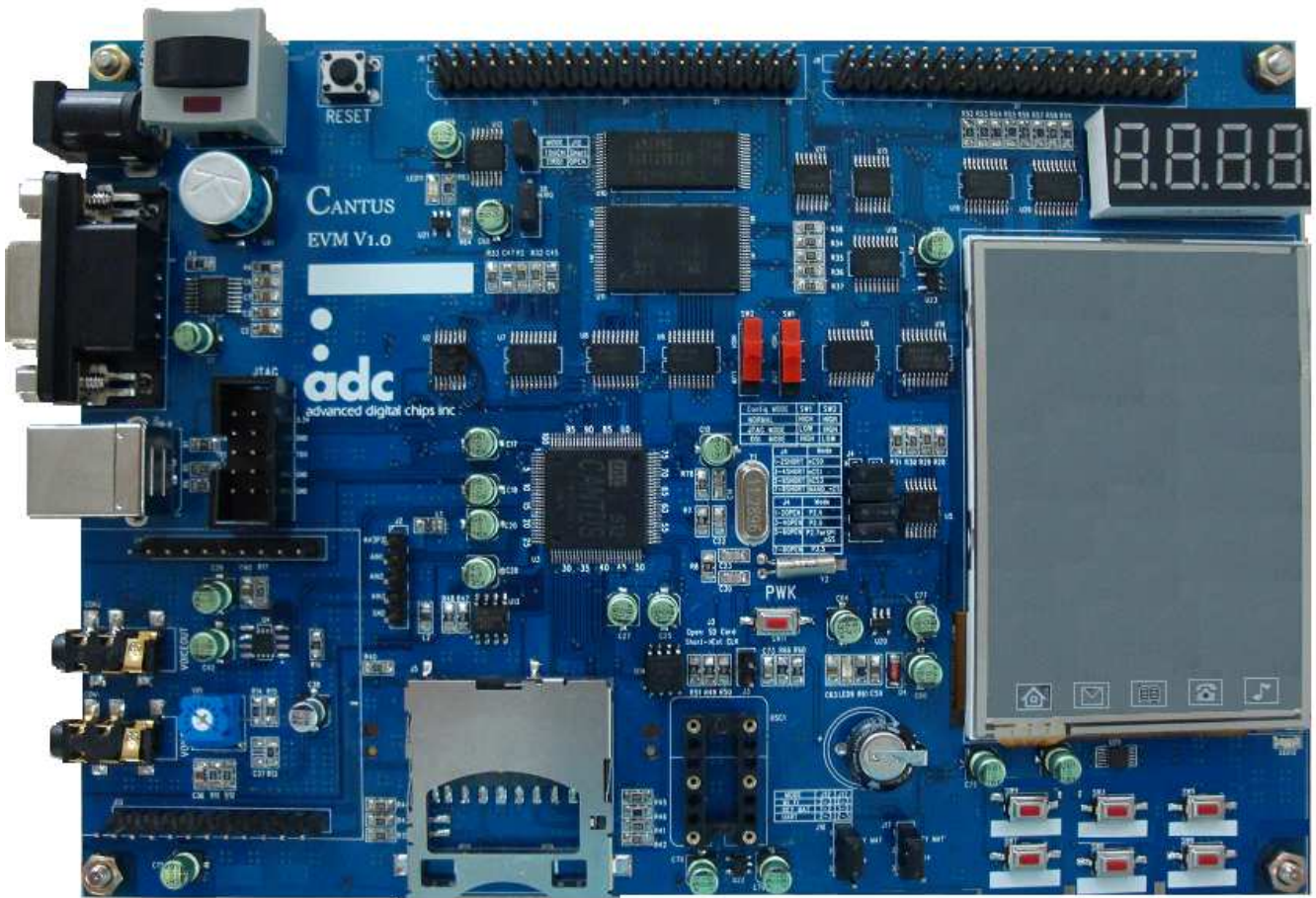


그림 1-1. CANTUS Evaluation Board

CANTUS 개발 보드를 구동 시키기 위해서는 보드 외에 다음과 같은 구성품들이 필요하다.



USB Cable



Serial Cable



EISC USB ISP&JTAG



5V Adaptor



CD



SD Card

► Hardware

- PC
- DC 5 Volt Power Adapter
- USB Cable
- Serial Cable
- JTAG Download Device(EISC USB ISP&JTAG)
- Sound 출력용 Speaker

► Software

- Cygwin(GCC 동작 환경)
- ECOMI(AE32000 Compiler)
- EISC Studio(통합 개발 환경)
- Serial 통신 software(Terminal Program)
- JTAG Download Program(옵션, 내부 플래시 다운로드용)

1.2 Feature

- ♦ CANTUS : 32bit EISC microcontroller(AE32000)
- ♦ Memory – Internal SRAM 80KBytes
- ♦ –External SRAM 128KBytes
- ♦ RS232 Interface 1개(CH7)
- ♦ USB Interface(USB 2.0 Full-speed Controller)
- ♦ SD CARD Interface
- ♦ IIS Audio Interface(IN/OUT)
- ♦ Internal Voice DAC/ADC
- ♦ LCD Interface(320*240) & Touch
- ♦ NAND Flash512Mbit
- ♦ JTAG Interface & DEBUG
- ♦ 4Digit FND.
- ♦ Extension I/O Header
- ♦ DC 5V Power Connector & Reset SW

◆ CANTUS 개발 보드는 프로그램 개발의 편의를 제공한다.

→ Library 제공(CD)

◆ CANTUS 개발 보드는 하드웨어 개발의 편의를 제공한다.

→ Schematic 파일 제공 (CD)

1.3 CANTUS Evaluation Board Address Map

CANTUS 내부에는 Program Memory와 Data Memory의 Main Memory 영역을 가진다.

Program Memory는 Flash 내장 형태에 따라 64K X 8, 128K X 8, 256K X 8, 512K X 8 구조의 64KB~512KB In-System Programmable Flash Memory를 내장하고, Data Memory는 2K X 32 구조의 8KB On-chip SRAM을 내장한다.

External Memory는 I/O와 Peripheral은 Memory Mapped I/O Register 영역에 위치하게 Memory Mapped 되어있다.

NOR Flash를 읽을 때는 Program Memory 영역으로 접근하고, NOR Flash에 프로그램을 할 때는 Virtual Memory 영역으로 접근한다. 즉, NOR Flash 영역과 Virtual Flash Memory 영역은 물리적으로는 동일하다.

표 1-1 CANTUS Memory Map

<i>Offset Address</i>	<i>Block</i>	<i>Remark</i>
0000_0000h ~ 0007_FFFFh	NOR Flash (512KBytes)	Program Memory
2000_0000h ~ 2001_3FFFh	Internal SRAM (80KBytes)	Data Memory
	Reserved	
4000_0000h ~ 4007_FFFFh	External SRAM(128Kbytes)	BANK0
6000_0000h ~ 6001_FFFFh	User region	BANK1
6002_0000h ~ 6002_3FFFh	Power Control	BANK1
6002_4000h ~ 6002_4FFFh	7Segment Cathode Control	BANK1
6002_8000h ~ 6002_8FFFh	7Segment Anode Control	BANK1
6002_C000h ~ 6002_CFFFh	LCD Control	BANK1
6003_0000h ~ 6003_3FFFh	User region	BANK1
6003_4000h ~ 6003_7FFFh	User region	BANK1
6003_8000h ~ 6003_bFFFh	User region	BANK1
6003_C000h ~ 6003_CFFFh	User region	BANK1
6010_0000h ~ 6017_FFFFh	User region	BANK3

1.4 Block별 구성

각 블록의 회로는 Schematic을 참조 하기 바란다.

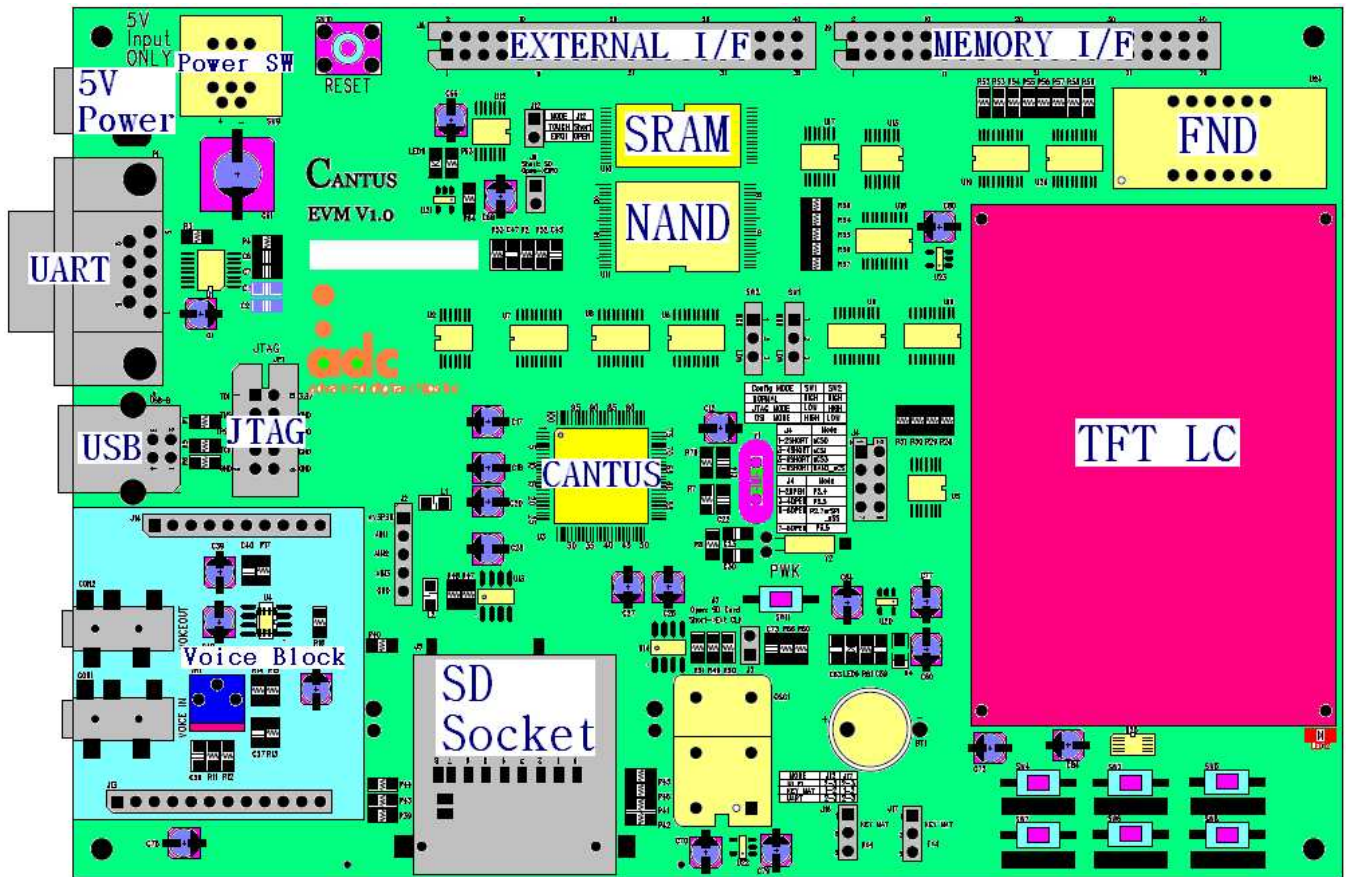


그림 1-2. CANTUS Evaluation Board Block

1.4.1 Main MCU – CANTUS

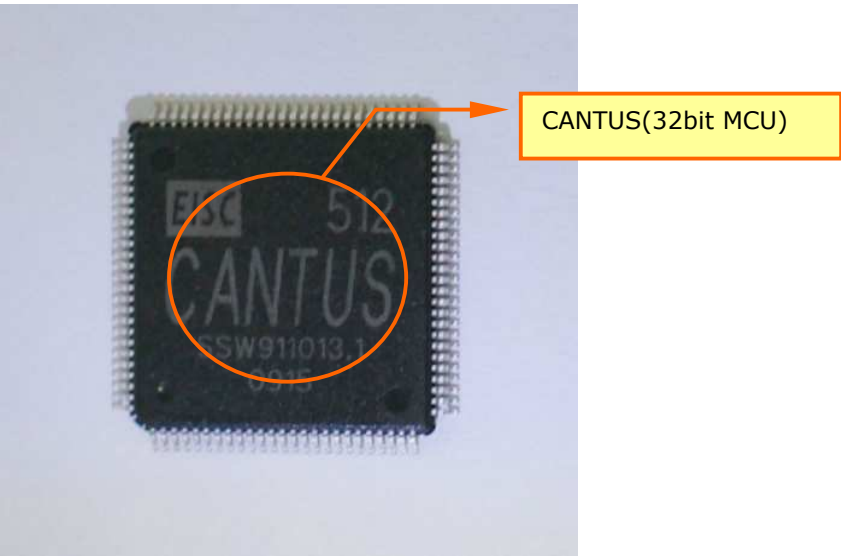


그림 1-3. Main MCU - CANTUS

CANTUS는 개발 보드의 Microprocessor로서 analog and digital mixed processor 역할을 수행하고, 내장되어 있는 USB, I2S with ADPCM등 여러 가지 Peripheral들의 동작을 제어한다. CANTUS에 대한 자세한 내용은 CANTUS Data Book을 참고하기 바란다.

1.4.2 JTAG

내부 Flash에 프로그램을 다운로드 및 Debugging하기 위한 블록으로 보드의 인터페이스는 아래 그림(1-4)과 같다.

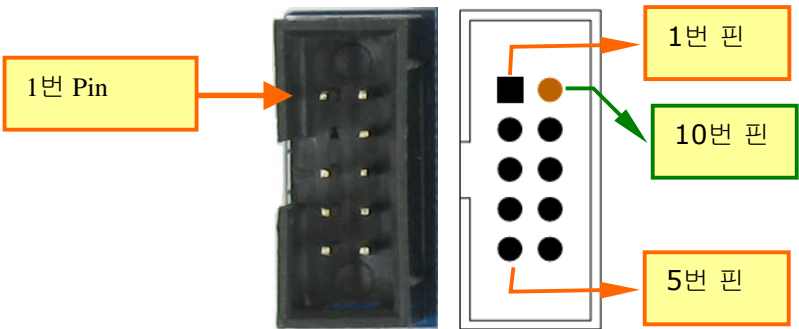


그림 1-4. ISP Interface

표 1-2 JTAG Pin Description

Pin Number	1	2	3	4	5	6	7	8	9	10
Pin Name	TDI	TMS	TRST	TCK	GND	GND	GND.	TDO	GND.	3.3V

※ EISC USB ISP&JTAG와 연결하여 프로그램을 다운로드한다.(또는 제공된 Parallel Cable 인터페이스 회로를 제작하여 다운로드 할 수 있다.)

1.4.3 UART

RS-232C Interface를 가지는 일반적인 PC 및 I/O Device와의 Serial 통신을 위한 16550 UART (Universal Asynchronous Receiver/Transmitter) Channel(CH7) 1개를 제공하고 있다.(Compatible with standard 16550 UARTs) UART는 사용자 프로그램에 대한 Debugging에 사용될 수 있고, 외부 Device와의 데이터 입/출력 통신에도 이용될 수 있다.

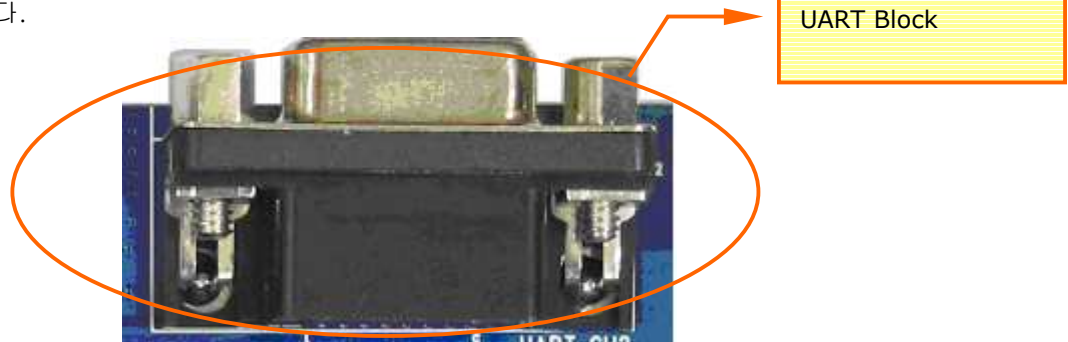


그림 1-5. UART Block

1.4.4 USB

CANTUS 내장된 USB Controller는 2.0 Full-speed(12Mbps)를 지원하며, 4개의 endpoint으로 구성되어 있다. Bulk 와 Interrupt 전송방식을 지원한다. 하드웨어적으로 USB 프로토콜을 지원하며, 자동적인 data retry, data toggle 그리고 power management 기능(suspend와 resume)을 지원한다.

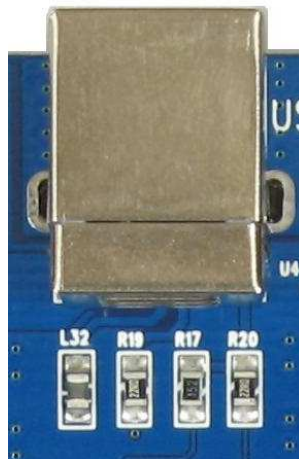


그림 1-6. USB B Type Connector

표 1-3 USB Endpoint Description

Endpoint	Max Size (bytes)	Direction	Transaction Type
0	16	IN/OUT	Control
1	64	OUT	Bulk
2	64	IN	Bulk
3	16	OUT	Interrupt
4	16	IN	Interrupt

1.4.5 환경설정

환경 설정 Jumper는 다음과 같이 설정 할 수 있다.

표 1-4 Configuration Jumper

Pin Setting	SW2	SW1
Normal	High	High
JTAG	High	Low
OSI	Low	High

SW1 : JTAG → JTAG Mode를 설정 할 때 사용한다. Hardware Reset이 발생하면 이 pin의 상태에 따라 JTAG Mode로 진입하며 내부 flash 및 Debug, Hardware Test 를 진행 할 수 있다.

SW2 : OSI Mode를 사용 할 때 설정하는 switch이다.

Normal Mode로 부팅 할 경우 SW1,SW2를 High로 설정 한다.

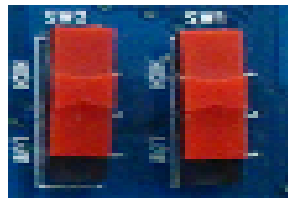


그림 1-7. 환경설정 Jumper

1.4.6 Internal DAC, ADC Block



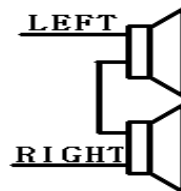
그림 1-8. Internal DAC, ADC

내부 DAC을 이용하여 출력하거나 내부 ADC를 이용하여 입력 받을 수 있다.

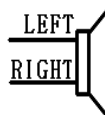
DAC 출력은 이어폰 전용이다.

스피커를 연결시 아래와 같이 연결한다.

1. 스테레오 연결시



2. 모노 연결시



1.4.7 External CODEC Block

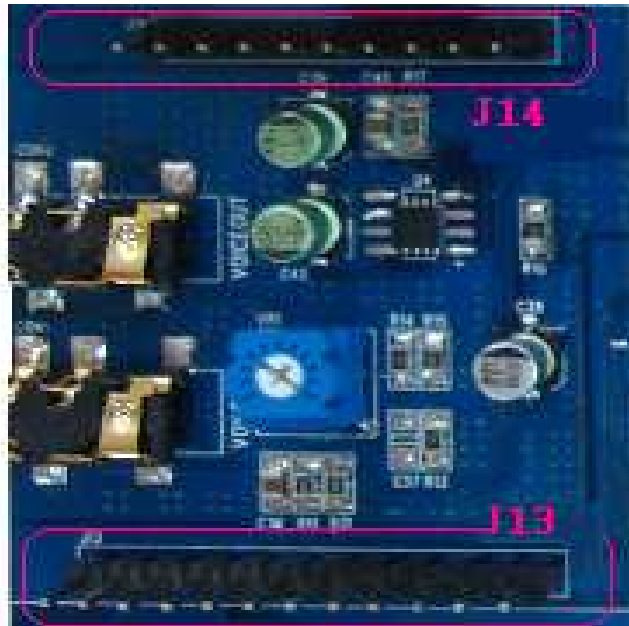


그림 1-9. External CODEC

J13, J14 IIS를 이용하여 외부에 Audio CODEC을 연결하는 Header이다.

CANTUS EVM Board는 AK4366, AK5355를 사용한 CODEC Board를 제공한다

J13 Pin Description

NO	Name	Description	I/O
1	VCC	3.3V	P
2	VCC	3.3V	P
3	GND	GND	P
4	GND	GND	P
5	nRESET	Low Active Reset	O
6	IIS_SDO	IIS Data Out	O
7	IIS_LRCK	IIS LR Clock	O
8	IIS_SCLK	IIS Serial Clock	O
9	IIS_MCLK	IIS Master Clock	O
10	GND	GND	P
11	IIS_SDI	IIS Data In	O
12	GND	UART RX7 TTL Level	P

J14 Pin Description

NO	Name	Description	I/O
1	GND	3.3V	P
2	GND	3.3V	P
3	JTAG_TRST/P6.0	P6.0	O
4	JTAG_TCK/P6.1	P6.1	O
5	JTAG_TMS/P6.2	P6.2	O
6	GAIN_CTL	Control Signal	O
7	TWI_SCL	TWI Clock	O
8	TWI_SDA	TWI Data	I/O
9	GND	GND	P
10	GND	GND	P

1.4.8 SRAM

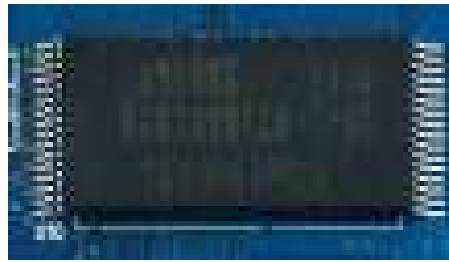


그림 1-10 SRAM

SRAM은 128Kbyte로 사양은 변경 될 수 있다.

SRAM은 CANTUS의 BANK0에 할당 되어 있으며, **base address 0x4000_0000** 이다.

1.4.9 NAND Flash

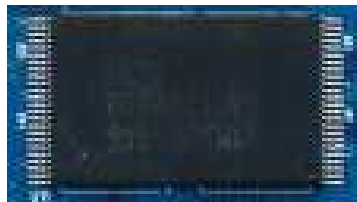


그림 1-11. NAND Flash

NAND Flash는 64Mbyte로 용량은 변경 될 수 있다..

1.4.10 SD Socket



그림 1-12. SD Card Socket

SD Card Socket이다. SD Card는 별도이다.

1.4.11 TFT LCD & Touch



그림 1-13. TFT LCD

2.8" TFT LCD로 해상도는 240x320이다. 80계열 I/F이고 8bit mode로 설정되어있다.
*Touch는 Option이다.

1.4.12 FND



그림 1-14. TFT LCD

Common Anode Type으로 4digit FND이다.

1.4.13 External I/F



그림 1-15. TFT LCD

J8 Connector이다.” CANTUS Evaluation Board Pin Description”을 참조하라.

J8 Pin Description

NO	Name	Description	I/O	NO	Name	Description	I/O
1	VCC	3.3V	P	2	VCC	3.3V	P
3	VCC	3.3V	P	4	VCC	3.3V	P
5	GND	GND	P	6	GND	GND	P
7	GND	GND	P	8	GND	GND	P
9	TX4	UART TX4 TTL Level	O	10	nCS1	nCS1	O
11	RX4	UART RX4 TTL Level	I	12	SPI_nSS	SPI selector	O
13	KEY_O1	Key matrix Out1	O	14	nCS3	Bank3 selector	O
15	KEY_I1	Key matrix In1	I	16	JTAG_TRST.P6.0	JTAG Reset & P6.0	I/O
17	KEY_O2	Key matrix Out2	O	18	JTAG_TCK/P6.1	JTAG Clock & P6.1	I/O
19	P1.5	PIO 1.5	I/O	20	JTAG_TMS/P6.2	JTAG State & P6.2	I/O
21	TX7	UART TX7 TTL Level	O	22	JTAG_TDI/P6.3	JTAG IN & P6.3	I/O
23	RX7	UART RX7 TTL Level		24	EIRQ0	EIRQ	
25	nRESET	Low Active Reset	O	26	EIRQ1	EIRQ	I/O
27	RESET	High Active Reset	O	28	IIS_SDO	IIS Data Out	I/O
29	NAND_nRE	Nand Read	O	30	IIS_SDI	IIS Data In	I/O
31	NAND_nCS	Nand Chip Selector	O	32	IIS_LRCK	IIS LR Clock	I/O
33	NAND_CLE	Nand Command Latch	O	34	IIS_SCLK	IIS Serial Clock	I/O
35	NAND_ALE	Nand Address Latch	O	36	IIS_MCLK	IIS Master Clock	I/O
37	NAND_nWE	Address Bus	O	38	TWI_SCL	TWI Clock	I/O
39	NAND_nBUSY	Nand Busy	I	40	TWI_SDA	TWI Data	I/O

1.4.14 Memory I/F

J9 Connector는 external memory interface이다. .



그림 1-16. TFT LCD

J9 Pin Description

NO	Name	Description	I/O	NO	Name	Description	I/O
1	VCC	3.3V	V	2	GND	Ground	G
3	A0	Address Bus	O	4	nCS3	Chip Select 3	O
5	A1	Address Bus	O	6	nCS1	Chip Select 1	O
7	A2	Address Bus	O	8	nCS0	Chip Select 0	O
9	A3	Address Bus	O	10	nRE	Read	O
11	A4	Address Bus	O	12	nWE	Write	O
13	A5	Address Bus	O	14	nCS1_3	Chip Select 1_3(LCD)	O
15	A6	Address Bus	O	16	nCS1_4	Chip Select 1_4	O
17	A7	Address Bus	O	18	nCS1_5	Chip Select 1_5	O
19	A8	Address Bus	O	20	nCS1_6	Chip Select 1_6	O
21	A9	Address Bus	O	22	nCS1_7	Chip Select 1_7	O
23	A10	Address Bus	O	24	NC	+ No Connection	
25	A11	Address Bus	O	26	D0	Data Bus	I/O
27	A12	Address Bus	O	28	D1	Data Bus	I/O
29	A13	Address Bus	O	30	D2	Data Bus	I/O
31	A14	Address Bus	O	32	D3	Data Bus	I/O
33	A15	Address Bus	O	34	D4	Data Bus	I/O
35	A16	Address Bus	O	36	D5	Data Bus	I/O
37	A17	Address Bus	O	38	D6	Data Bus	I/O
39	A18		O	40	D7	Data Bus	I/O

1.4.15 Power



그림 1-17. Power Connector & Power Switch

Power는 Only 5V Input이다.

2 CANTUS Design시 주의 할점

2.1 Configuration Pin

Power On Configuration Pin(AD0~AD7)을 External Memory I/F로 사용하지 않을 경우 즉, GPIO로 사용 할 경우는 이 핀들은 출력으로 사용해야 한다. 만약 입력으로 사용 한다면 Power On시 CANTUS가 정상 동작을 하지 않을 수 있다.

Configuration Pin: P76, P77, P78, P79, P82, P83, P84, P85

2.2 JTAG Pin

JTAG Pin들을 GPIO로 사용 할 경우 이 핀들을 출력으로 사용해야 한다. 만약 입력으로 사용 한다면 JTAG0이 동작 안 할 수 있다.

JTAG Pin: P96, P97, P98, P99, P100

2.3 PORBY(P6.0) Pin(CANTUS 23번 핀)

이 핀은 POR(Power On Reset)을 선택하는 핀으로서 LOW이면 Reset Pin에 1.3V Reset이 Release 되고 HIGH이면 1.65에 POR(Power On Reset)이 Release된다.

PORBY가 High이면 리셋이 리셋 핀의 전압 1.65V 이상에서 리셋이 풀린다.

만약 이핀(PORBY)이 LOW이면 1.2V~1.65사이에서 리셋이 풀리면 이 전압 구간에서 Reset이 여러 번 발생하여 리셋이 풀려도 칩이 정상 동작 안 할 수도 있다.

따라서 이 핀을 PIO 출력으로 사용 하는 것을 권합니다.

2.4 96MHz에서 External SRAM I/F를 할 경우

외부 디바이스들의 거리는 10cm보다 짧게 배치 한다.

ALE0, ALE1에 buffer와 캐패시터를 사용한다.

ALE 유지 시간이 1Clck(100MHz) 즉 10nSEC이므로 address 래치 디바이스가 잘못된 어드레스를 출력 할 수 있다. 이 현상을 제거하기 위해 아래와 같이 회로를 구현하기 바란다.

