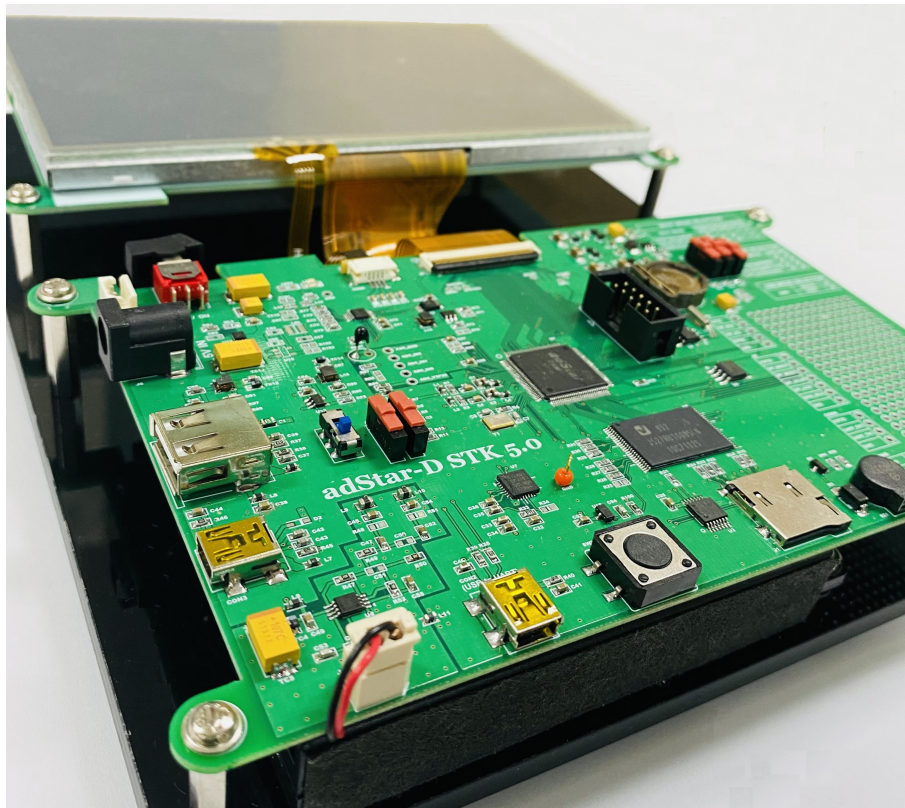


adStar D STK



Ver 1.0

NOV. 25, 2020

All right reserved. No part of this document may be reproduced in any form without written permission from Advanced Digital Chips Inc.

Advanced Digital Chips Inc. reserves the right to change in its products or product specification to improve function or design at any time, without notice.

Copyrights 2020 Advanced Digital Chips Inc, All rights reserved.

Revision history

Date	Doc. Rev		Changes
25-NOV-20	Rev. 1.0		Initial Release

목차

1. Introduction.....	4
2. adStar D STK.....	4
2-1 Feature.....	4
2-2 adStar D STK board 구성.....	5
3. Block Feature	6
3-1. adStar	6
3-2. RESET BLOCK.....	6
3-3. Boot Mode BLOCK.....	7
3-3-2. Normal Boot BLOCK.....	8
3-3-3. User Mode Selection	9
3-4. USB BLOCK	9
3-5. UART BLOCK	10
3-6. MEMORY BLOCK.....	11
3-7. TWI BLOCK	11
3-8. PWM BLOCK	12
3-9. AUDIO PWM BLOCK.....	13
3-10. ADC BLOCK	14
3-11. TFT-LCD.....	14
4. Schematic.....	16

1. Introduction

이 manual은 (주)에이디칩스의 32bits Microcontroller인 adStar(AE32000C-Lucida)칩을 적용한 개발 키트를 사용하는 방법에 대한 설명서이다.

adStar STK(Starter Kit)는 현재 산업 및 실생활에서 일반화 되어있는 LCD Display 개발 키트 이다.

매뉴얼에는 adStar STK에 대한 각 block별 하드웨어 설명을 통하여 사용자가 하드웨어를 개발하고 테스트 할 수 있도록 다양한 어플리케이션을 제공하고 있다.

adStar와 같은 system on chip을 처음 사용하는 개발자는 물론 이와 유사한 칩을 이용하여 application system을 사용해 본 사용자들에게도 본 manual의 내용에 대해 사전 숙지하기를 권고한다.

2. adStar D STK

adStar STK는 (주)에이디칩스의 32bits Microcontroller인 adStar를 적용하여 LCD를 사용하는 임베디드 시스템을 위한 그래픽 사용자 인터페이스 개발용 키트 이다.

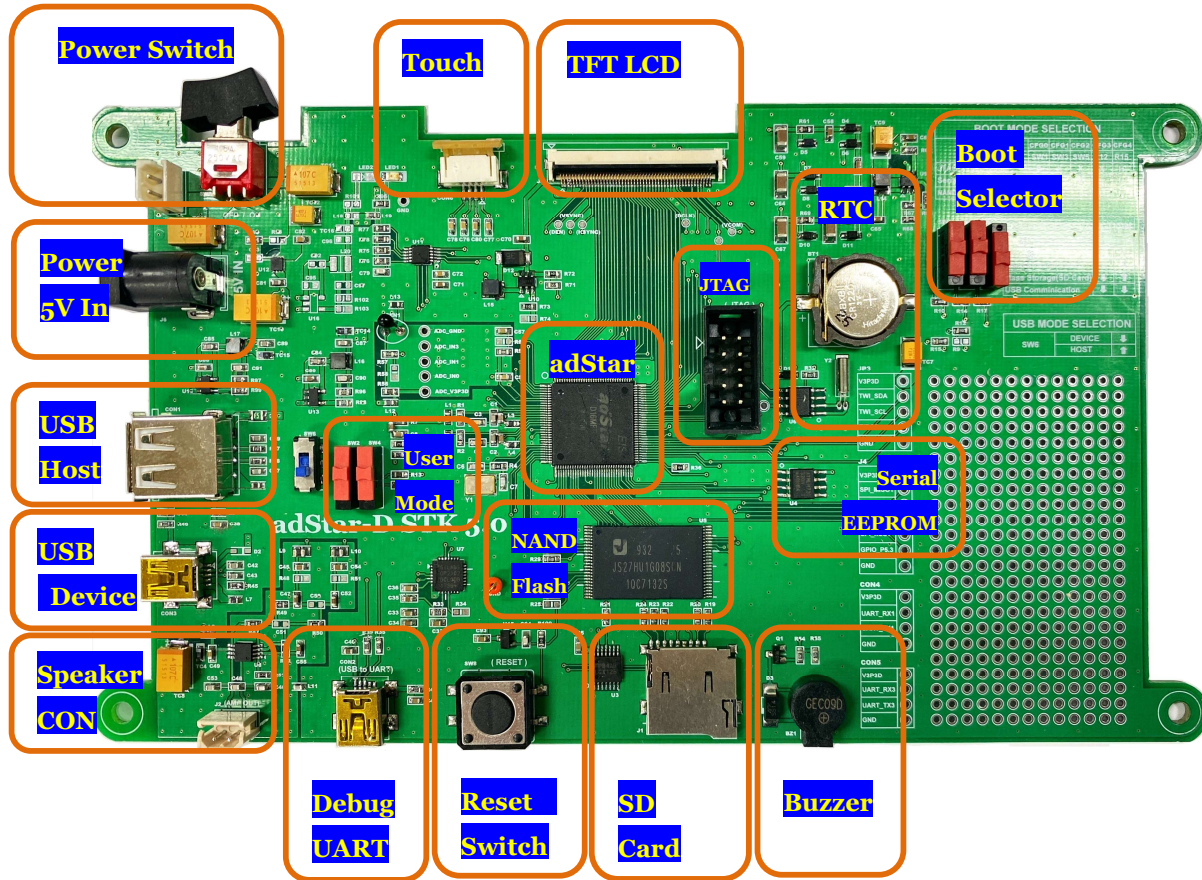
adStar STK는 그래픽 사용자 인터페이스 개발에 필요한 다양한 어플리케이션 블록을 제공함으로써 개발자가 별도의 하드웨어 구성의 필요성을 최소화하고 있다.

또한 adStar STK에는 별도의 만능기판 없이 개발자의 하드웨어를 보드에서 직접 테스트 할 수 있도록 2.54mm Pitch의 기판 홀을 탑재하여 하드웨어의 개발 및 테스트의 편의성을 제공한다.

2-1 Feature

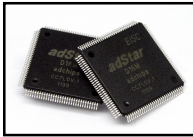
- JTAG Debugger
- User UART (USB to UART)
- Digital Audio PWM 1Ch
- PWM BUZZER
- NAND FLASH MEMORY (2Gbit)
- SDCARD Socket
- TWI Serial Flash Memory (32Kbit)
- Real-Time IC & Back-up Battery
- ADC Input Channel 1ea (Thermistor)
- Extension ADC Input
- 7" TFT-LCD (800 X 480) with Touch Panel
- USB Host/Device

2-2 adStar D STK board 구성



3. Block Feature

3-1. adStar



(주)에이디칩스의 32bits Microcontroller인 adStar는 Instruction을 위한 2KB SRAM과 Data를 위한 30KB SRAM이 내장 되어있다. 또한 LCD Controller의 탑재는 그래픽 사용자 인터페이스 개발에 적합한 General MCU이다.

adStar는 내부 SDRAM(8/16M), Flash(512K)의 option에 따른 4가지 Version으로 공급되어 application에 따른 선택이 가능하다.

현재 adStar STK에는 adStar-D16MF512(16MB SDRAM, 512KB Flash)가 탑재되어 있다. adStar에 대한 자세한 내용은 Data Book을 참고하기 바란다.

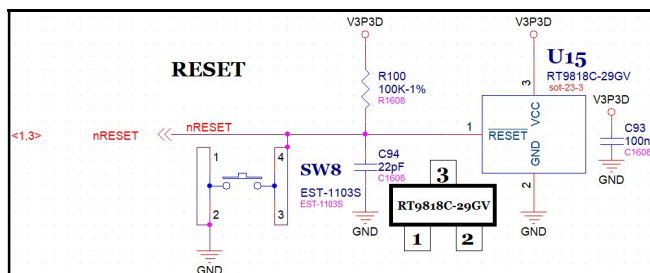
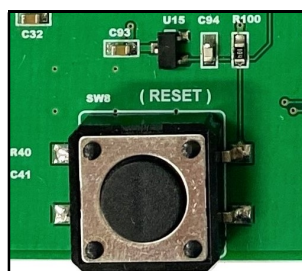
3-2. RESET BLOCK

adStar STK의 system reset은 공급 전압이 2.9V이하이면 reset이 발생한다.

Power on 후에 2.9V 이상이 되면 200mSec 지난 다음에 Reset 신호가 High로 된다.

Voltage Detector가 전압을 check하여 2.9V이하로 떨어지면 Reset을 발생 시킨다.

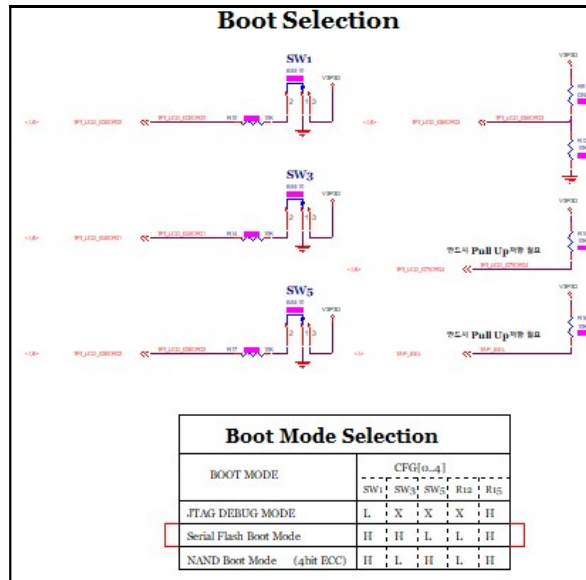
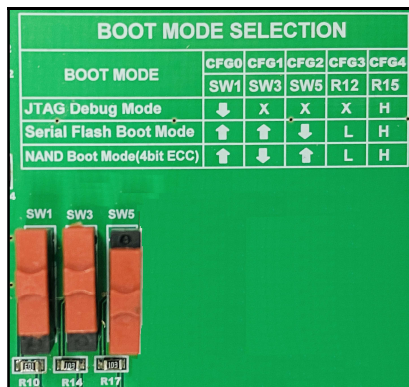
adStar D는 항상 Voltage Detector를 사용해야 한다.



3-3. Boot Mode BLOCK

adStar는 디버깅을 위한 Debugger Boot Mode와 3종류의 메모리에 의한 Normal Boot Mode가 있다. 현재 adStar STK는 내부 SPI Flash Boot Mode로 구현이 되어있다.

SW1에 의해서 Debugger Boot Mode 또는 Normal Boot Mode(SPI Flash Boot Mode, NAND Flash 4bit ECC Boot Mode)를 선택할 수 있다.

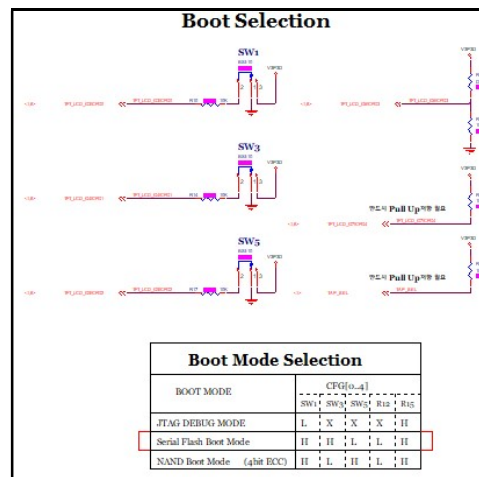
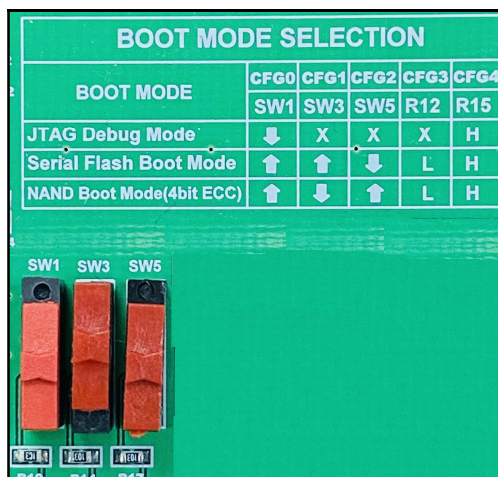


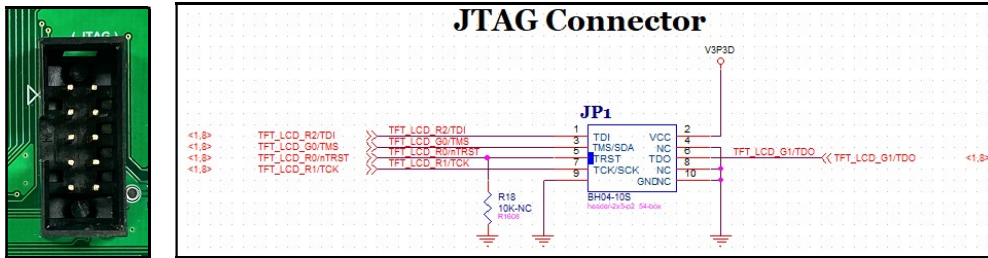
3-3-1. JTAG Boot BLOCK

adStar의 JTAG mode 진입은 SW1에 의해서 이루어 진다.

SW1을 아래 그림과 같이 LOW로하여 JTAG mode로 설정한다.

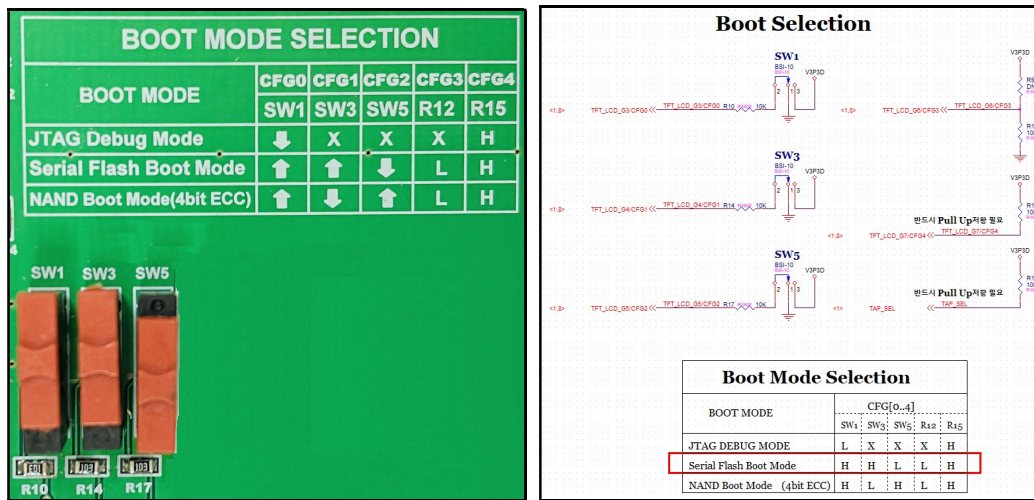
JP1은 JTAG Download 장비인 E-CON 과의 연결 connector이다.





3-3-2. Normal Boot BLOCK

Normal Boot Mode(SPI Flash Boot Mode, NAND Flash 4bit ECC Boot Mode)를 선택할 수 있다. adStar STK는 selection switch로 내부 SPI Flash Boot Mode, NAND Flash Auto Boot Mode로 설정할 수 있다.



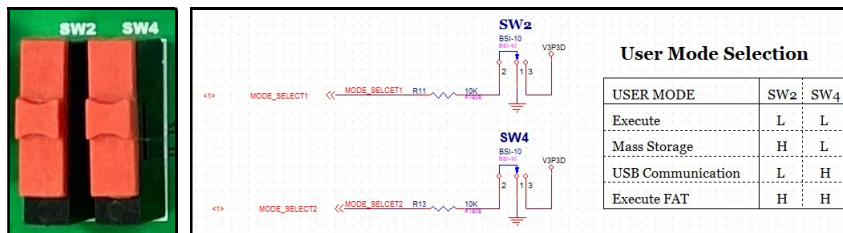
< adStar STK Boot Mode 설정 방법 >

adStar STK Boot Mode					
CFG0	CFG1	CFG2	CFG3	CFG3	Configuration
SW1	SW3	SW5	R9,R12	R15	adStar STK Component
LOW	X	X	X	R15	JTAG Boot Mode
HIGH	HIGH	LOW	LOW	R15	Internal SPI Flash Boot Mode
HIGH	LOW	HIGH	LOW	R15	NAND 4bit ECC Boot Mode

3-3-3. User Mode Selection

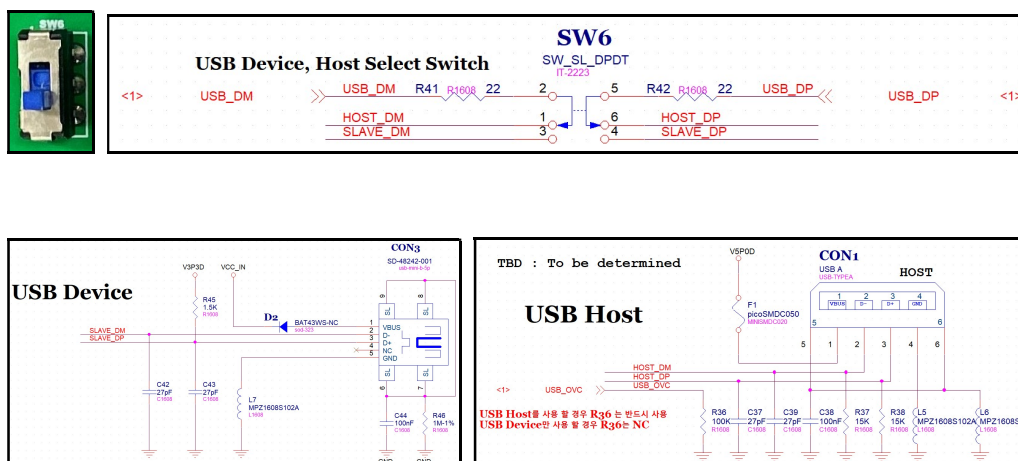
adStar STK는 User mode를 설정하는 switch가 SW2, SW4가 있다.

- ➔ Execute mode: 이 mode는 응용 binary가 FAT영역이 이외의 영역에서 실행된다. Internal SPI Flash Boot Mode일 경우만 사용 할 수 있고 Sector20에서 프로그램이 실행된다.
NAND 4bit ECC Boot Mode일 경우는 이 mode를 사용하지 않는다.
 - ➔ Mass Storage mode: adStar D STK board가 PC와 연결되어 이동식 디스크로 인식되며 파일을 adStar D STK에 read/write 할 수 있다.
 - ➔ USB Communication mode: adStar를 개발 하는 과정에서 사용 되며 USB를 사용하여 adStar의 메모리에 binary file을 다운로드 하여 바로 실행 할 수 있다.
- Execute FAT mode: 응용 binary가 FAT영역에서 실행된다.



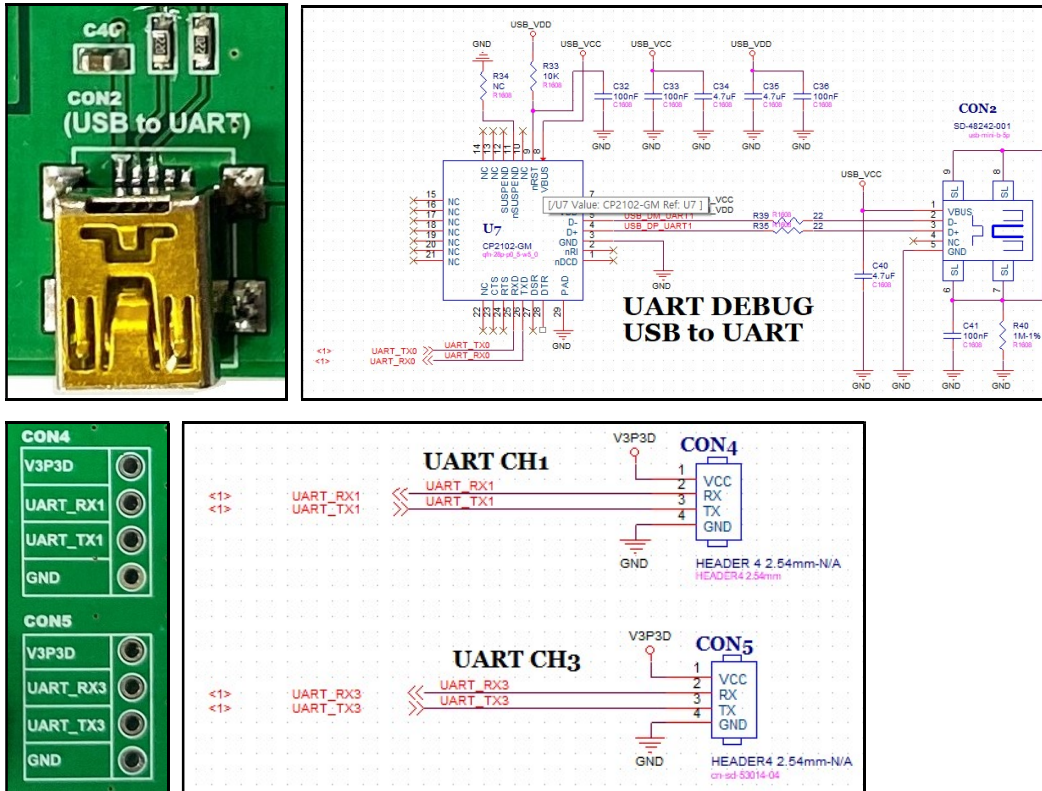
3-4. USB BLOCK

adStar STK에서는 USB HOST 및 DEVICE를 위한 connector가 있다. HOST 또는 DEVICE는 SW6으로 설정 할 수 있다. 또한 HOST mode 일 때는 adStar의 USB_OVC 핀이 Pull-down 또는 Ground 레벨로 있어야 한다.



3-5. UART BLOCK

adStar STK 보드에는 디버깅을 위한 USB to UART의 CH0와 사용자의 어플리케이션을 위한 TTL level의 UART CH1, CH3이 있다.

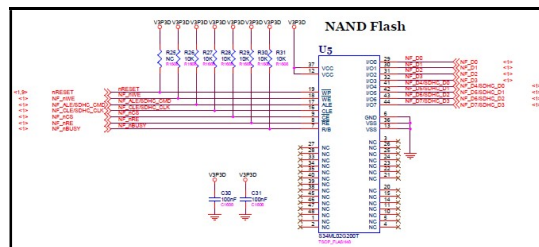
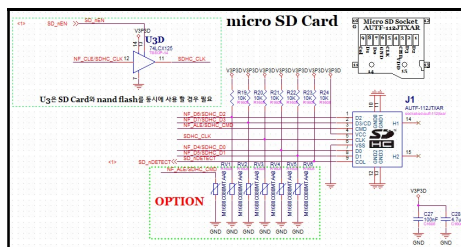
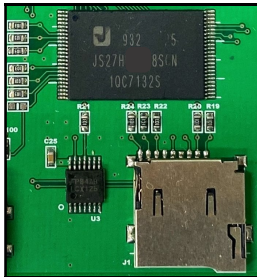


3-6. MEMORY BLOCK

adStar STK에는 1Gbit의 NAND FLASH 메모리와 SD CARD 인터페이스를 위한 CARD 컨택터가 있으며 일부 핀들은 adStar의 핀을 공유으로 사용하고 있다.

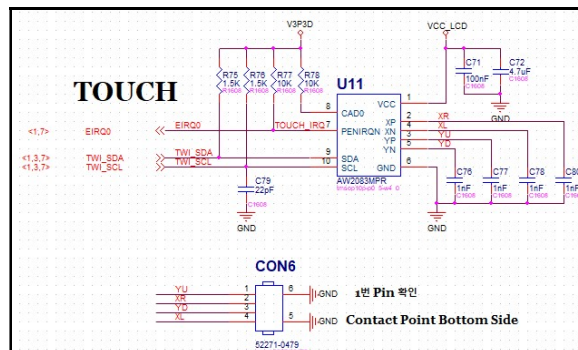
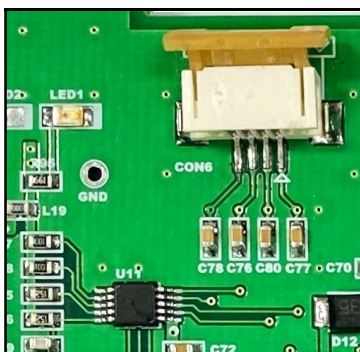
SD card data와 NAND Flash data를 이동 할 경우 U3으로 control해야 한다.

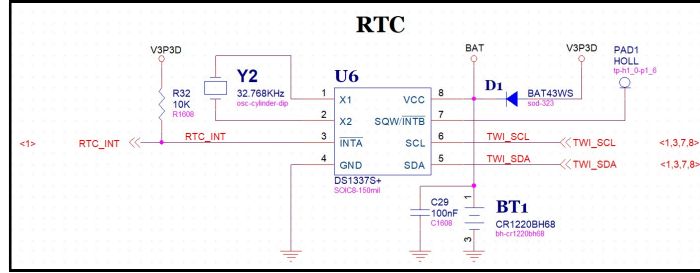
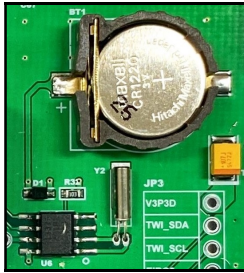
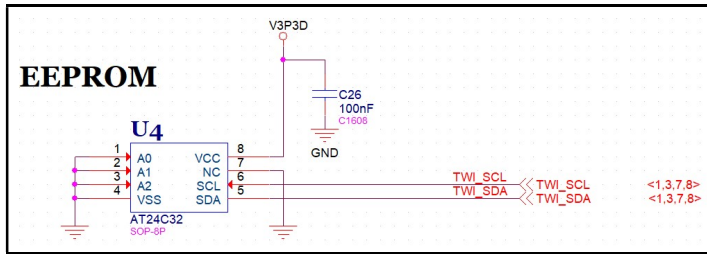
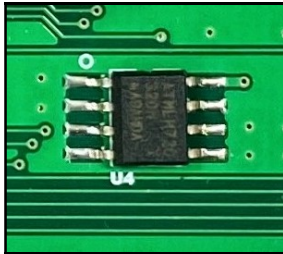
NAND Flash를 사용하는 경우 SD_nEN을 High로 하며, SD Card를 사용하는 경우 SD_nEN을 Low로 제어하면 된다.



3-7. TWI BLOCK

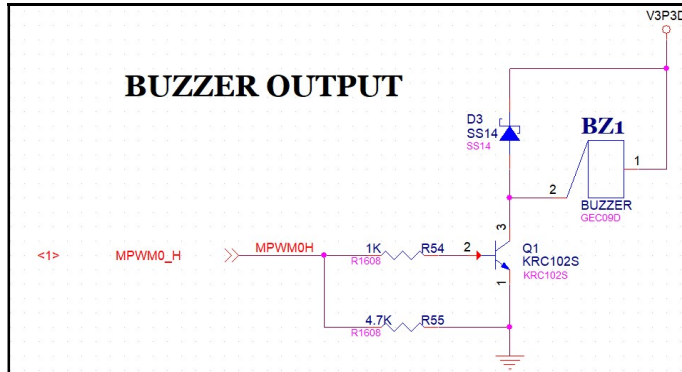
adStar STK에는 Seiral EEPROM, RTC, TOUCH 컨트롤러의 3종류의 TWI 인터페이스 어플리케이션을 제공한다.





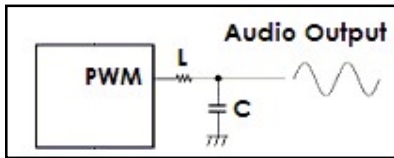
3-8. PWM BLOCK

PWM(Pulse Width Modulation), 즉 펄스 폭 변조를 이용한 buzzer 구동회로이다.

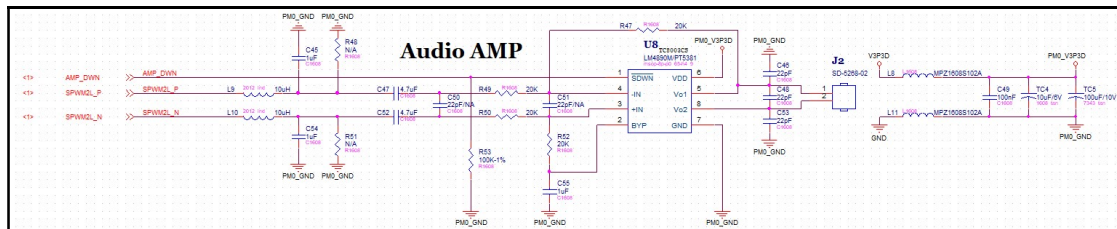
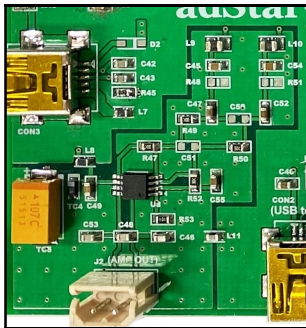


3-9. AUDIO PWM BLOCK

adStar STK 보드에는 Digital PWM 신호를 간단한 L,C low-pass filter로 구현한 오디오 출력이 있다. 이는 고음질의 성능을 요구하지 않는 시스템에서 저가의 하드웨어로 구현이 가능하다.

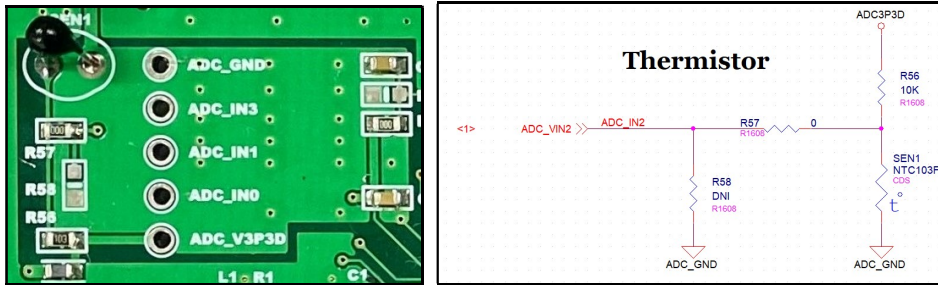


또한 low-pass filter에 AMP로 출력을 높일 수 있다.



3-10. ADC BLOCK

㈜에디칩스의 32bits Microcontroller인 adStar에는 4채널의 10-bit ADC가 내장되어 있다. adStar STK는 ADC ch2를 테스트 할 수 있도록 thermistor를 실장하였다. 또한 ch0와 ch1, ch3은 별도의 2.54mm pitch의 PCB 홀로 확장하여 사용할 수 있도록 하였다.

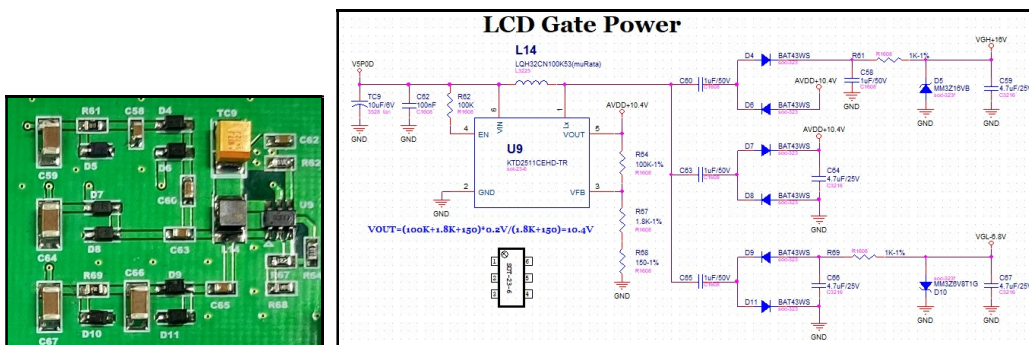


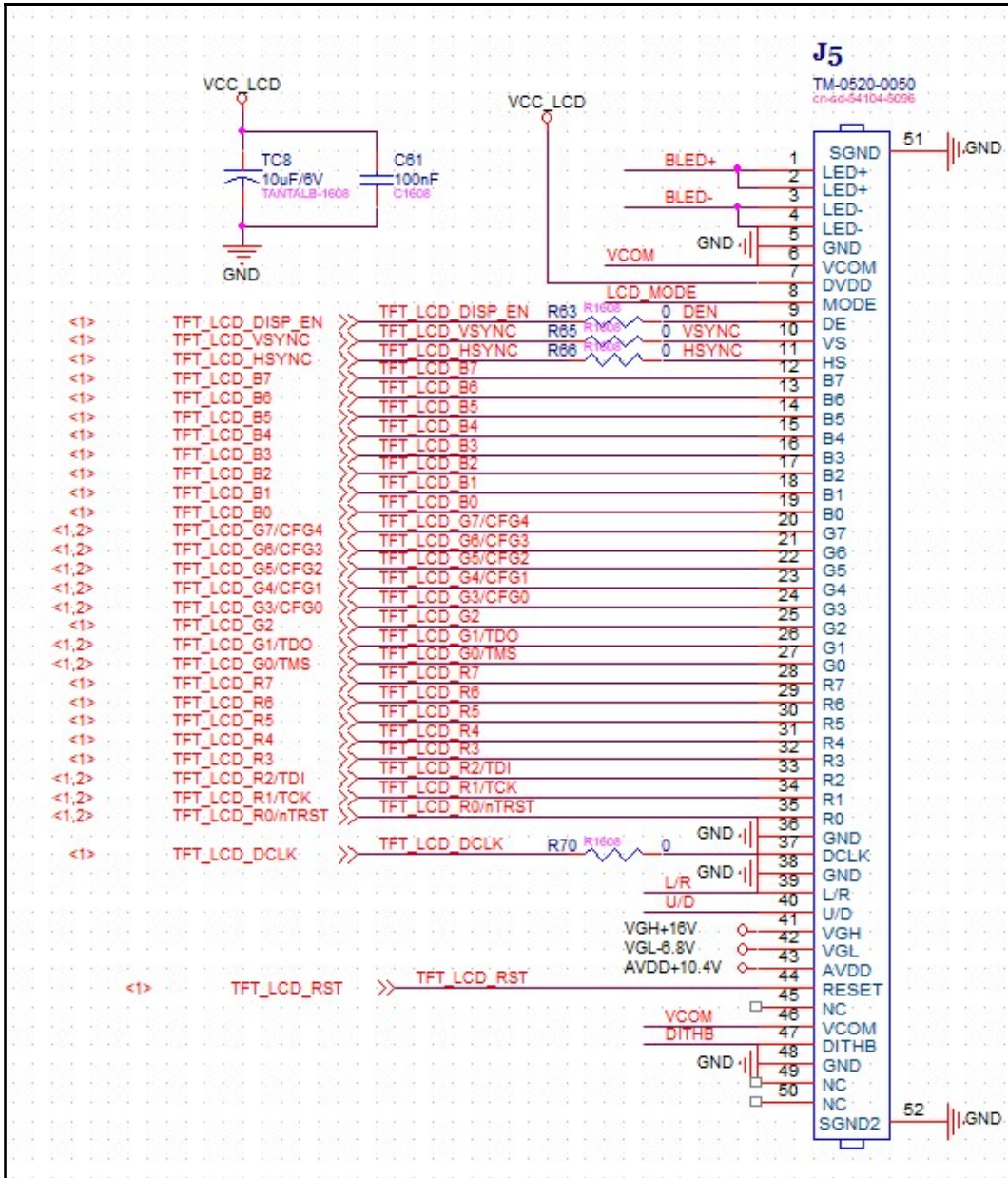
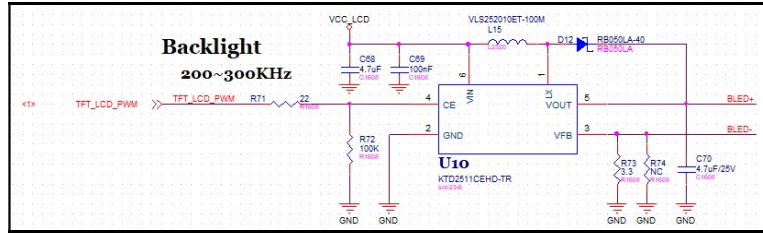
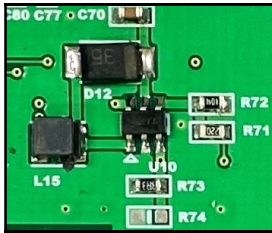
3-11. TFT-LCD

adStar STK에는 부품이 실장되지 않은 형태의 PCB 홀로 JP2와 JP3이 있다. 이는 현재 adStar STK 보드에 탑재되어있는 7인치 LCD인 LTP700WV-F01외의 다른 LCD 사용 목적을 위한 확장 기관용 홀이다.

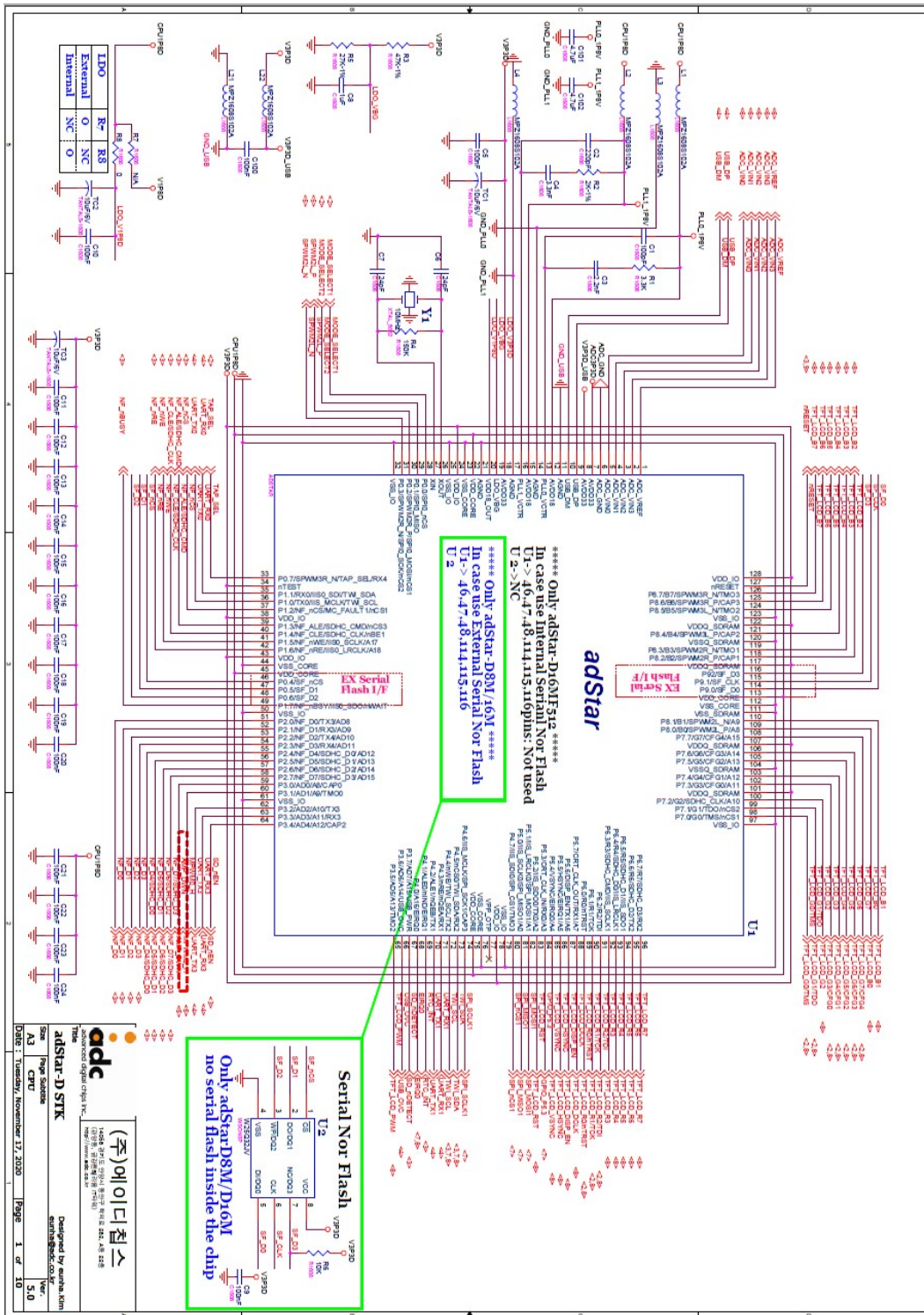
이 홀은 일반적인 2.54mm pitch의 핀 헤더와 호환되게 설계되어 있으므로 사용목적에 맞게 별도의 LCD 보드를 제작하여 테스트를 할 수 있다.

JP2는 LCD 관련 신호선이 확장되어 있으며, JP3은 TWI 신호선이 확장되어 있어 다른 TWI 형태의 Touch Device를 지원한다.





16



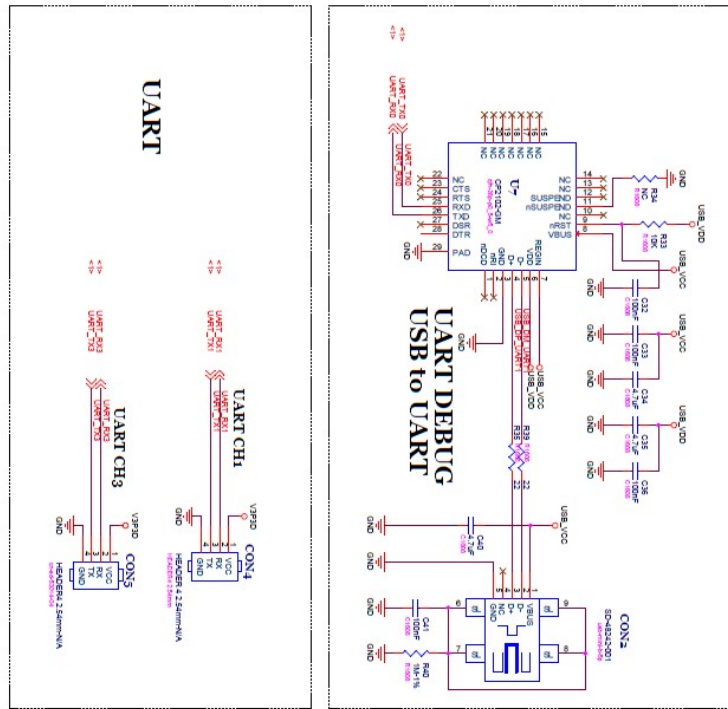
		CFG[0..4]				
		SW ₄	SW ₃	SW ₂	R ₄₂	R ₄₅
BOOT MODE						
JTAG DEBUG MODE		L	X	X	X	H
Serial Flash Boot Mode		H	H	L	L	H
NAND Boot Mode (4bit ECC)		H	L	H	L	H

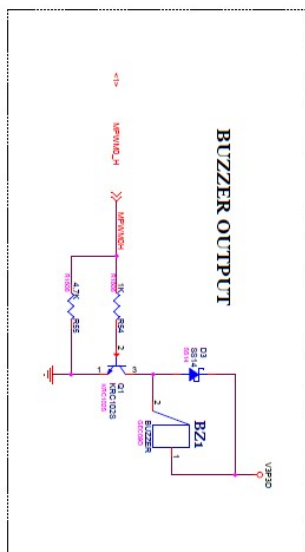
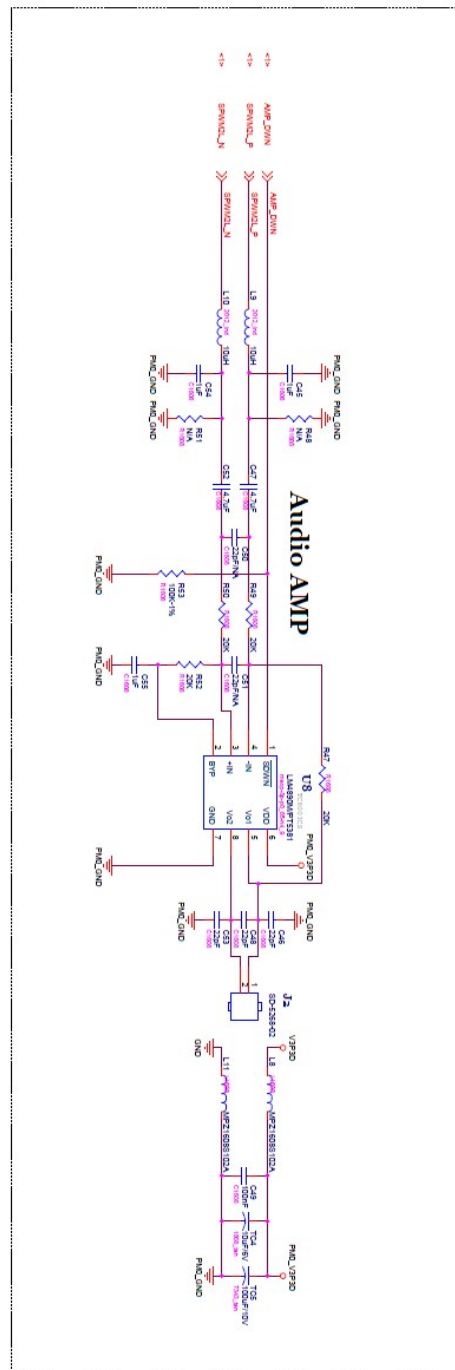
User Mode Selection

USER MODE	SW ₂	SW ₄
Execute	L	L
Mass Storage	H	L
USB Communication	L	H
Execute FAT	H	H

The schematic diagram illustrates the proposed system. It features a JFET (JF1) with its gate connected to a network of resistors (R1, R2, R3, R4) and a 10kΩ resistor, all tied to a 5V supply. The gate is also connected to a 10kΩ resistor to ground. The drain is connected to a 10kΩ resistor to a 5V supply and a 10kΩ resistor to ground. The source is connected to a 10kΩ resistor to ground and a 10kΩ resistor to a 5V supply. The output is taken from the drain through a 10kΩ resistor to a 5V supply and a 10kΩ resistor to ground. The input is connected to the gate through a 10kΩ resistor to a 5V supply and a 10kΩ resistor to ground.







	
Advanced Design Criteria Inc.	
(주)에이디칩스 1488, 818, 819, 820, 821, 822, 823, 824, 825 (대표이사: 김현우) (대표이사: 김현우) http://www.adc.co.kr	
Designed by auruba.kim auruba@adc.co.kr	
Site	Page Subsite
A3	Auruba & Buzzzer
Date : Wednesday, October 21, 2020	Page 5 of 10
Ver.	5.0

