



## **Errata Sheet**

# ***adStar***

**Ver 0.0**

April 16, 2012

**Advanced Digital Chips, Inc.**

## Errata Issues

- Data 전용 내부 SRAM에 Bus access와 I-Core access가 동시에 일어나는 경우, I-Core의 Write data가 사라지는 오류

Preliminary

# 1 DATA 전용 내부 SRAM에 BUS ACCESS와 I-CORE ACCESS가 동시에 일어나는 경우, I-CORE의 WRITE DATA가 사라지는 오류

adStar 내부 SRAM중 data 전용 SRAM을 사용할 시, 다음 내용에 유의한다.

## 1.1 오류 현상

Master가 Data SRAM에 Bus를 통해서 접근하는 상황에서, I-Core가 direct path를 통해 write access를 하는 경우, I-Core의 write data가 실제로 SRAM에 write되지 않고 완료되는 현상이 발생한다.

## 1.2 대응 방안

DMA가 Data SRAM에 Bus를 통해 접근하는 경우, 해당 Master의 접근이 완료될 때까지, I-Core의 Data SRAM의 접근이 일어나지 않도록, 사용자가 유의하여 프로그램하여야 한다.

예를 들면, 다음과 같은 방법들을 사용할 수 있을 것이다.

1. Core로부터의 Data SRAM direct path를 disable하여 사용한다.
2. DMA가 Data SRAM과 전송을 시작하면, Core는 DMA의 status register를 체크하여 전송이 완료될 때까지 기다린다.
3. DMA가 Data SRAM과 전송을 시작하면, Core로부터의 direct path access를 disable하고, DMA 전송 완료 interrupt가 발생하면, direct path access를 다시 enable한다.

이 외에도 사용자가 적절한 대응 방안을 고려하여 프로그램하는 주의가 필요하다.