Preliminary

TG471 Development Board

***TG471* - 32bits EISC Microprocessor**

Ver 0.31
Jun. 25, 2008

advanced digital chips inc.

History

2007. 12. 17	Created Preliminary Specification
2008. 1. 9	문서 구조 변경
2008. 6. 20	TG471 Dev. 3.1에 맞춰 변경
2008. 6. 25	Pin Description 추가

TG471
32bits EISC Microprocessor for USB & I2S with ADPCM System Appliance
TG471 Development Board Manual

© **2008 Advanced Digital Chips Inc.**
All right reserved. No part of this document may be reproduced in any form without written permission from Advanced Digital Chips Inc.
Advanced Digital Chips Inc. reserves the right to change in its products or product specification to improve function or design at any time, without notice.

Office

8th Floor, KookMin Bldg., 1009-5, Daechi-Dong,
Gangnam-Gu, Seoul, 135-280 Korea

Tel : +82-2-2107-5800
Fax : +82-2-571-4890
URL : http://www.adc.co.kr

◆ 시작하기 전에……

본 매뉴얼은 ㈜에이디칩스의 32bits Microcontroller인 TG471(SE3208 Core)칩이 적용된 개발 보드의 설명서이다. TG471칩은 USB and I2S with ADPCM Engine Processor로 ADC, DAC, TWI, SPI등을 주 기능으로 가지며, 시스템 설계에 활용할 수 있는 8KBytes Internal SRAM, 4Ch. UART, Timer, Interrupt Controller, GPIO 등의 Peripheral이 System on Chip 되어 있다. 개발 보드는 이러한 TG471칩의 기능을 적용 및 활용할 수 있도록 구성되어 있고, 이를 통해 Low-end Embedded System 개발에 유용하게 이용될 수 있다.

매뉴얼에는 개발 보드의 사용 준비에서부터 각 블록별 하드웨어 설명이 기술되어 있다.

TG471과 같은 System On Chip을 처음 사용하는 개발자는 물론 이와 유사한 칩을 이용하여 Application System을 다뤄 본 사용자들에게도 본 매뉴얼의 내용에 대해 사전 숙지하기를 권고한다.

◆ 매뉴얼 구성

TG471 개발 보드 매뉴얼의 각 장에는 다음과 같은 내용이 설명되어 있다.

Chapter 1 TG471 개발 보드의 하드웨어 구성 및 사양, 그리고 블록별 특성과 역할에 대해 설명한다.

Chapter 2 TG471 개발 보드에 대한 회로도가 첨부되어 있다.

Chapter 3 TG471 개발 보드 외부 Pin Description

◆ Related Site

<Manual, Data Sheet, Complier, Software, Source>

http://www.adc.co.kr

<Q&A>

http://www.adc.co.kr

— Table of Contents —

1 TG471 DEVELOPMENT BOARD 8

1.1 개 요 8
1.2 FEATURE 9
1.3 TG471 MEMORY MAP 10
1.4 BLOCK별 구성 11
1.4.1 Main MCU –TG471 12
1.4.2 ISP 12
1.4.3 UART 13
1.4.4 USB 13
1.4.5 환경설정 14
1.4.6 Internal DAC, ADC Block 15
1.4.7 External CODEC Block 16
1.4.8 NAND Flash 17
1.4.9 Power 17

2 TG471 DEVELOPMENT BOARD SCHEMATICS 18

2.1 BOARD SCHEMATICS 18

3 TG471 DEVELOPMENT BOARD PIN DESCRIPTION 19

— List of Figures —

그림 1-1. TG471 Development Board *8*
그림 1-2. Main MCU - TG471 ..... *12*
그림 1-3. ISP Interface *12*
그림 1-4. UART Block *13*
그림 1-5. USB B Type Connector *13*
그림 1-6. 환경설정 Jumper *14*
그림 1-7. Internal DAC, ADC *15*
그림 1-8. External CODEC *16*
그림 1-9. NAND Flash *17*
그림 1-10. Power Connector & Power Switch *17*

— List of Tables —

표 1-1 TG471 Memory Map *10*
표 1-2 ISP Pin Description *12*
표 1-3 USB Endpoint Description *13*
표 1-4 J5, J8 Pin Description *14*

1 TG471 Development Board

1.1 개 요

TG471 개발 보드는 TG471 칩의 여러 기능을 이용하여 다양한 Application 개발에 적용할 수 있는 보드이다. 아래의 그림 1- 1은 TG471 개발 보드이다.

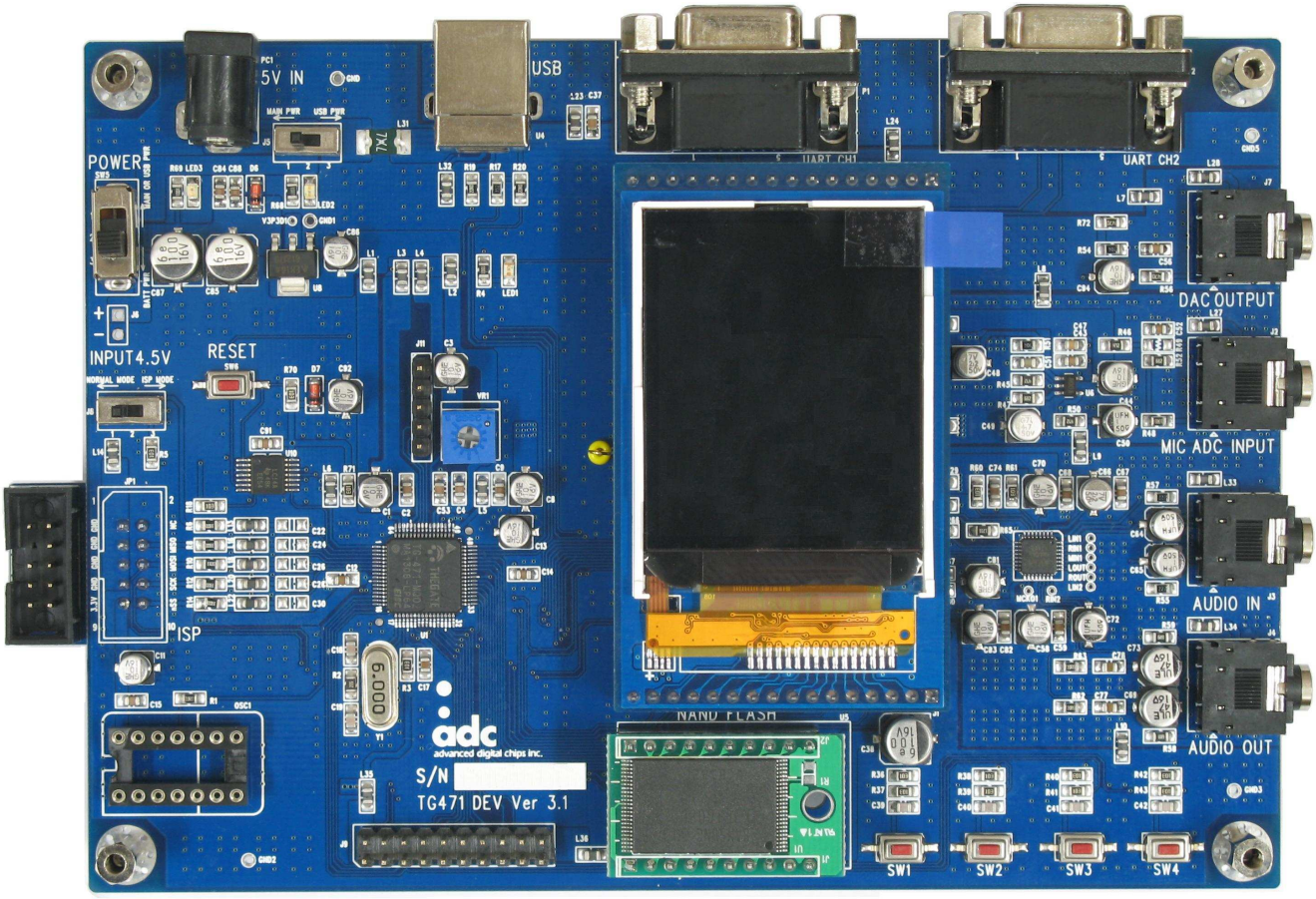


그림 1-1. TG471 Development Board

TG471 개발 보드를 구동 시키기 위해서는 보드 외에 다음과 같은 구성품들이 필요하다.

► **Hardware**

- PC
- DC 5 Volt Power Adapter
- USB Cable
- Serial Cable
- ISP Download Device(옵션, EISC USB ISP 또는 GMX1000 Dongle)
- Sound 출력용 Speaker

► **Software**

- Cygwin(GCC 동작 환경)
- ECOMI(SE3208 Compiler)
- EISC Studio(통합 개발 환경)
- Serial 통신 software(Terminal Program)
- ISP Download Program(옵션, 내부 플래시 다운로드용)

1.2 Feature

- TG471 : 32bit EISC microcontroller(SE3208)
- Memory – Internal SRAM 8K Bytes
- RS232 Interface(UART CH0~ 1)
- USB Interface(USB 2.0 Full- speed Controller)
- External IRQ S/W(4 개)
- Extension I/O Header
- DC 5V Power Connector & Reset SW

◆ TG471 Memory

→ Internal Flash : 512K Bytes Internal NOR Flash (Max.)

→ SRAM : TG471 Internal SRAM 8K Bytes

◆ TG471 개발 보드는 프로그램 개발의 편의를 제공한다.

→ API 제공(CD)

◆ TG471 개발 보드는 하드웨어 개발의 편의를 제공한다.

→ Schematic , Artwork 파일 제공 (CD)

1.3 TG471 Memory Map

TG471 내부에는 Program Memory와 Data Memory의 Main Memory 영역을 가진다.

Program Memory는 Flash 내장 형태에 따라 64K X 8, 128K X 8, 256K X 8, 512K X 8 구조의 64KB~512KB In-System Programmable Flash Memory를 내장하고, Data Memory는 2K X 32 구조의 8KB On-chip SRAM을 내장한다.

External Memory는 I/O와 Peripheral은 Memory Mapped I/O Register 영역에 위치하게 Memory Mapped 되어있다.

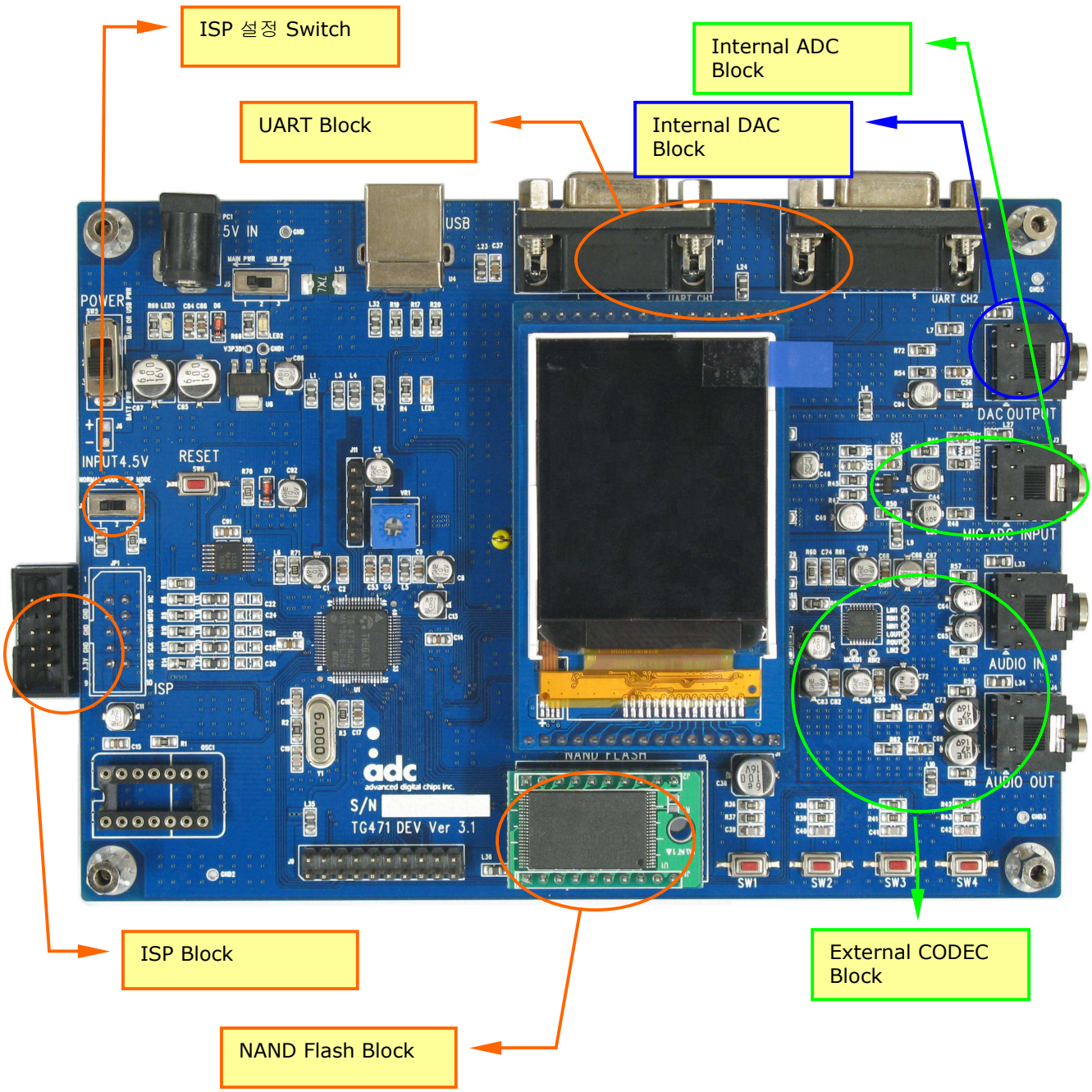
NOR Flash를 읽을 때는 Program Memory 영역으로 접근하고, NOR Flash에 프로그램을 할 때는 Virtual Memory 영역으로 접근한다. 즉, NOR Flash 영역과 Virtual Flash Memory 영역은 물리적으로는 동일하다.

표 1-1 TG471 Memory Map

Offset Address	*Block*	*Remark*
0000_0000h ~ 000F_FFFFh	NOR Flash (512KBytes)	Read Region Program Memory
0080_0000h ~ 008F_FFFFh		Write Region Program Memory
0100_0000h ~ 0100_1FFFh	Internal SRAM (8KBytes)	Data Memory
0200_0000h ~ 02FF_FFFFh	Reserved	
0300_0000h ~ 0300_0FFFh	Memory Mapped I/O Register	Memory Mapped I/O
0400_0000h ~ 0400_001Fh	Memory Mapped Break Point Register	OSI Debugger Register
0500_0000h ~ 07FF_FFFFh	Reserved	
0800_0000h ~ 08FF_FFFFh	External Static Memory	Static Memory
0900_0000h ~ FFFF_FFFFh	Reserved	

*1.4 Block*별 구성

각 블록의 회로는 Schematic을 참조 하기 바란다.



1.4.1 Main MCU – TG471

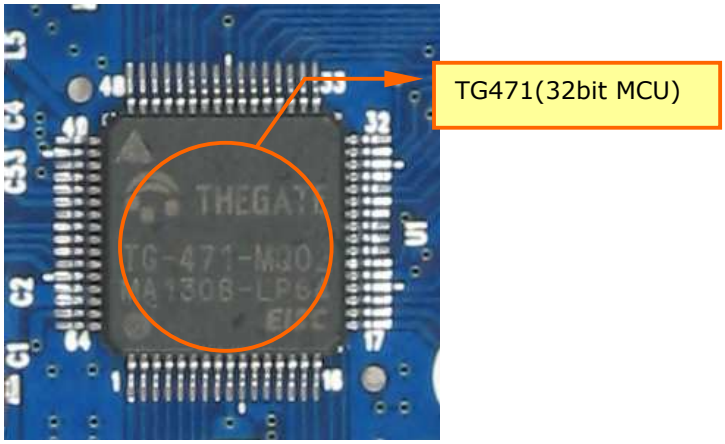


그림 1-2. Main MCU - TG471

TG471 칩은 개발 보드의 Microprocessor로서 analog and digital mixed processor 역할을 수행하고, 내장되어 있는 USB, I2S with ADPCM등 여러 가지 Peripheral들의 동작을 제어한다. TG471 칩에 대한 자세한 내용은 TG471 Data Book을 참고하기 바란다.

1.4.2 ISP

내부 Flash에 프로그램을 다운로드 하기 위한 블록으로 보드의 인터페이스는 아래 그림(1-3)과 같다.

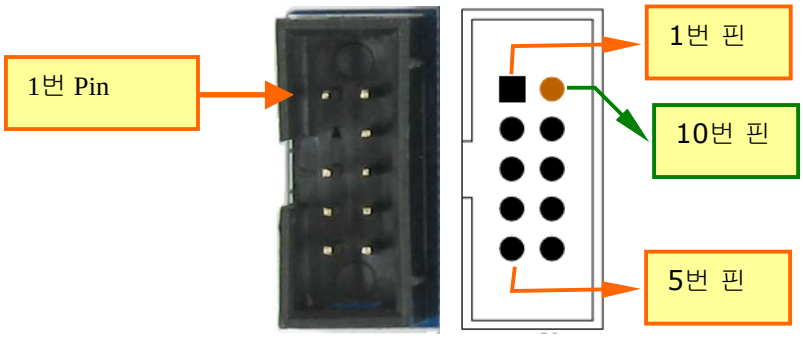


그림 1-3. ISP Interface

표 1-2 ISP Pin Description

Pin Number	*1*	*2*	*3*	*4*	*5*	*6*	*7*	*8*	*9*	*10*
Pin Name	nECS	N.C.	EDIN	ECLK	GND	N.C.	N.C.	EDOUT	N.C.	3.3V

※ EISC USB ISP 또는 GMX1000 Dongle과 연결하여 프로그램을 다운로드하면 된다.(또는 제공된 Parallel Cable 인터페이스 회로를 제작하여 다운로드 할 수 있다.)

1.4.3 UART

RS-232C Interface를 가지는 일반적인 PC 및 I/O Device와의 Serial 통신을 위한 16550 UART (Universal Asynchronous Receiver/Transmitter) Channel(CH0~1) 2개를 제공하고 있다.(Compatible with standard 16550 UARTs) UART는 사용자 프로그램에 대한 Debugging에 사용될 수 있고, 외부 Device와의 데이터 입/출력 통신에도 이용될 수 있다.

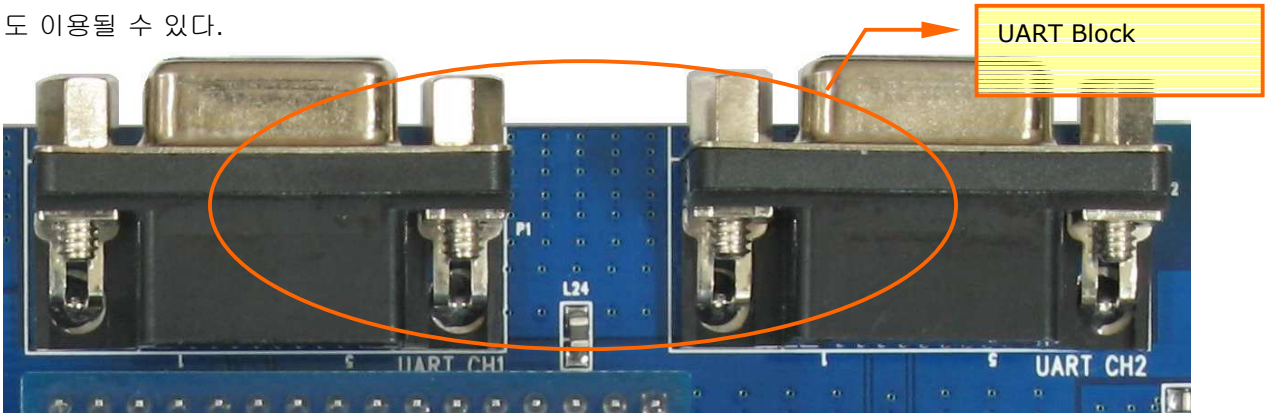


그림 1-4. UART Block

1.4.4 USB

TG471 내장된 USB Controller는 2.0 Full-speed(12Mbps)를 지원하며, 4개의 endpoint으로 구성되어 있다. Bulk 와 Interrupt 전송방식을 지원한다. 하드웨어적으로 USB 프로토콜을 지원하며, 자동적인 data retry, data toggle 그리고 power management 기능(suspend와 resume)을 지원한다.

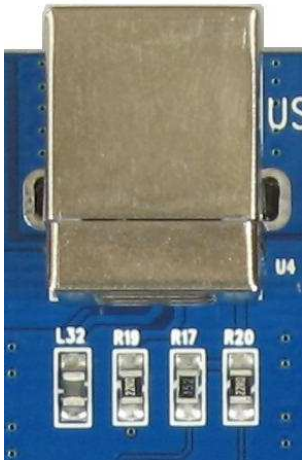


그림 1-5. USB B Type Connector

표 1-3 USB Endpoint Description

Endpoint	Max Size (bytes)	Direction	Transaction Type
0	16	IN/OUT	Control
1	64	OUT	Bulk
2	64	IN	Bulk
3	16	OUT	Interrupt
4	16	IN	Interrupt

1.4.5 환경설정

환경 설정 Jumper는 다음과 같이 설정 할 수 있다.

표 1-4 J5, J8 Pin Description

Pin Setting	*1-2*	*2-3*
J5	Main Power(adaptor)	USB Power
J8	Normal Mode	ISP Mode

J5 **:** Main PWR → 5V adaptor을 사용할 때 사용한다.
USB PWR → USB 전원을 사용할 때 사용한다.

J8 **:** Normal MODE → 일반적인 프로그램 실행 (프로그램 동작)
ISP MODE → ISP 다운로드 모드로서 내부 Flash에 프로그램을 다운로드

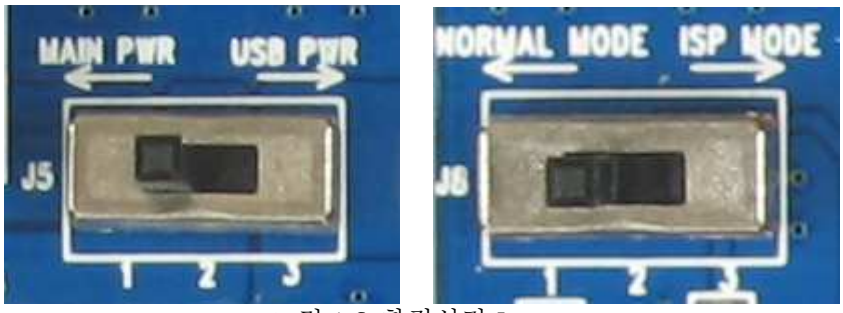


그림 1-6. 환경설정 Jumper

1.4.6 Internal DAC, ADC Block

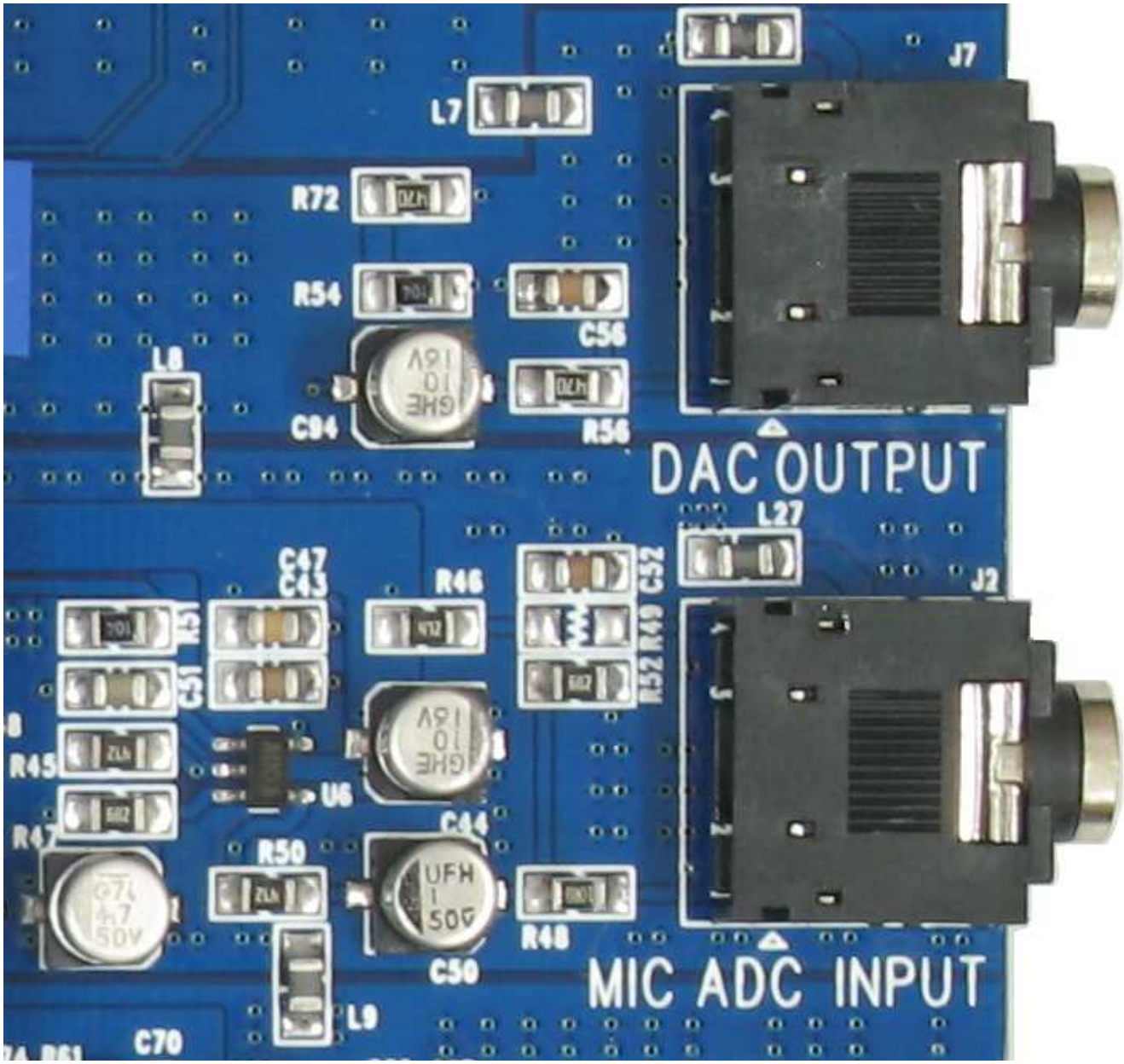


그림 1-7. Internal DAC, ADC

내부 DAC을 이용하여 출력하거나 내부 ADC를 이용하여 입력 받을 수 있다.

1.4.7 External CODEC Block

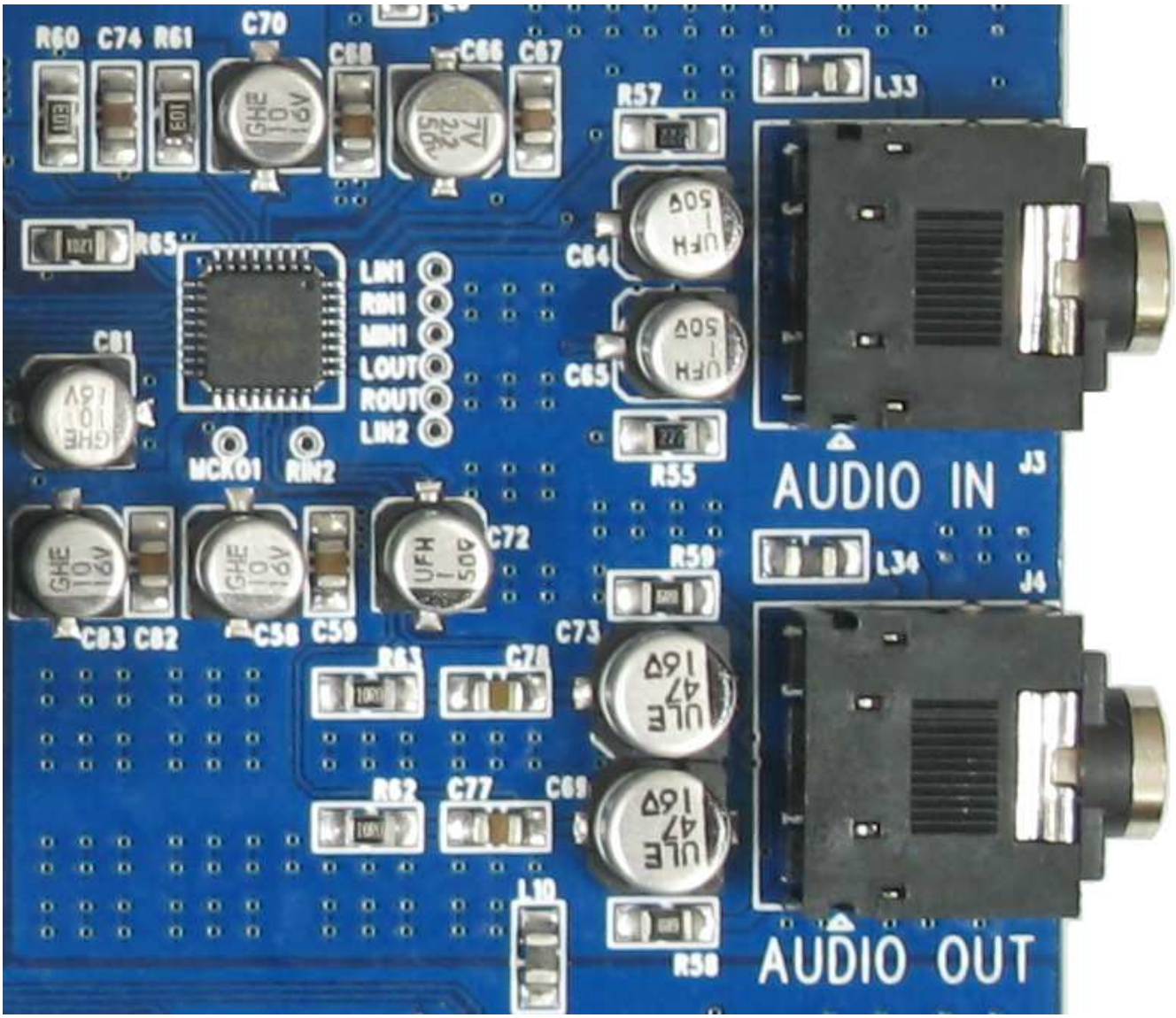


그림 1-8. External CODEC

외부에 사운드 CODEC AK4645 이용하여 AUDIO를 입,출력 할 수 있다.

1.4.8 NAND Flash

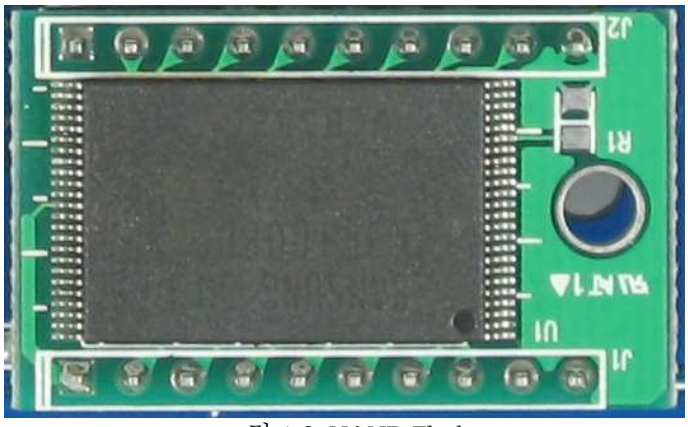


그림 1-9. NAND Flash

NAND Flash를 Data memory로 이용 할 수 있다.

1.4.9 Power

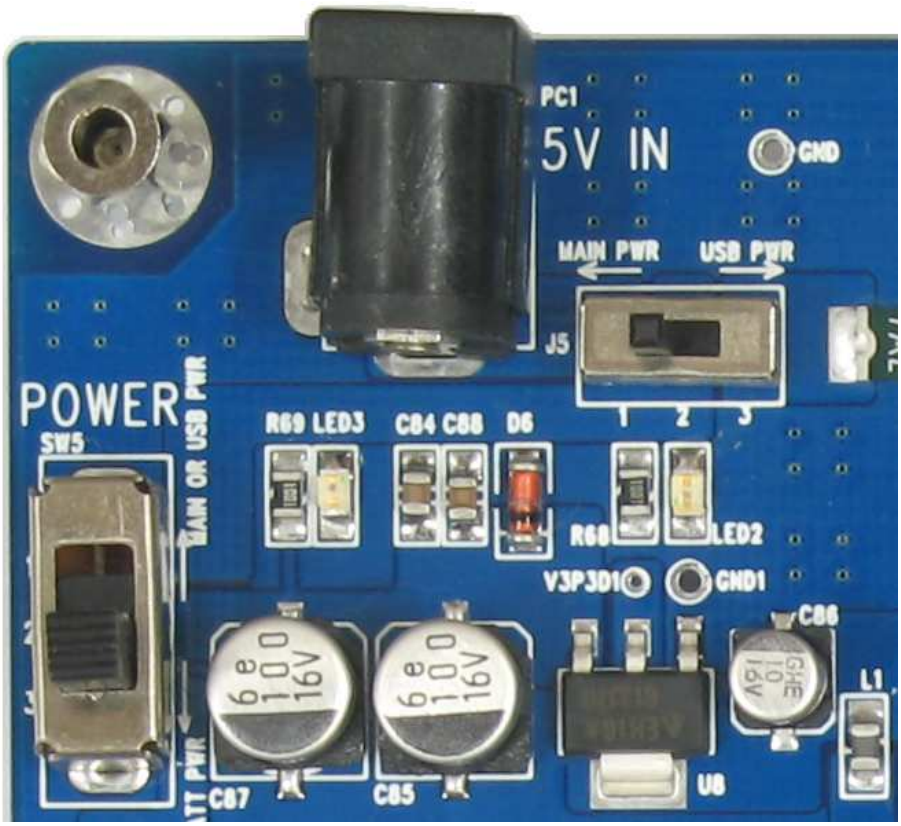


그림 1-10. Power Connector & Power Switch

2 TG471 Development Board Schematics

2.1 Board Schematics

\ Schematic 폴더에 파일이 있다.

3 TG471 Development Board Pin Description

I : Input pin O : Output pin B : Bi- directional pin
P : VDD pin G : VSS pin n(Signal) : active low

U5 : NAND Flash

NO	Name	Description	I/O	NO	Name	Description	I/O
1	GND	Ground	G	11	GND	Ground	G
2	DATA7	Nand Flash Data7	B	12	nWP	Write Protect	O
3	DATA6	Nand Flash Data6	B	13	nWE	Write Enable	O
4	DATA5	Nand Flash Data5	B	14	nALE	Address Latch Enable	O
5	DATA4	Nand Flash Data4	B	15	nCLE	Command Latch Enable	O
6	DATA3	Nand Flash Data3	B	16	nCE	Chip Enable	O
7	DATA2	Nand Flash Data2	B	17	nRE	Read Enable	O
8	DATA1	Nand Flash Data1	B	18	R/nB	Ready or Busy output	O
9	DATA0	Nand Flash Data0	B	19	NC	No Connection	.
10	VCC	+3.3V Supply voltage	P	20	VCC	+3.3V Supply voltage	P

J1 : TFT- LCD

NO	Name	Description	I/O	NO	Name	Description	I/O
1	VCC	+3.3V Supply voltage	P	9	DATA1	Data1	B
2	nReset	Reset Signal	O	10	DATA0	Data0	B
3	DATA7	Data7	B	11	nRE	Read Enable	O
4	DATA6	Data6	B	12	nWR	Write Enable	O
5	DATA5	Data5	B	13	D/C	Selects the LCD Register	O
6	DATA4	Data4	B	14	nCS	LCD module Enable	O
7	DATA3	Data3	B	15	B_L	Back Light Enable	O
8	DATA2	Data2	B	16	GND	Ground	G

P1, P2 : RS232 Connector

P1				P2			
NO	Name	Description	I/O	NO	Name	Description	I/O
2	TX0	Transmit Data0	O	2	TX1	Transmit Data1	O
3	RX0	Receive Data0	I	3	RX1	Receive Data1	I
5	GND	Ground	G	5	GND	Ground	G

U5 : NAND Flash

NO	Name	Description	I/O	NO	Name	Description	I/O
1	nECS	ISP Enable	I	6	NC	No Connection	.
2	NC	No Connection	.	7	NC	No Connection	.
3	EDIN	ISP Data IN	I	8	EDOUT	ISP Data OUT	O
4	ECLK	ISP Clock	I	9	NC	No Connection	.
5	GND	Ground	G	10	NC	No Connection	.

U9 : External Connector

NO	Name	Description	I/O	NO	Name	Description	I/O
1	VCC	+3.3V Supply voltage	P	11	RXD1	UART Receive Data 1	I
2	VCC	+3.3V Supply voltage	P	12	TXD1	UART Transmit Data 1	O
3	SCL	TWI Serial Clock	O	13	SLRCK	I2S Left/Right Signal	O
4	SDA	TWI Serial Data	B	14	SCLK	I2S Serial Clock	O
5	PB1	PIO B Port 1	B	15	SDI	I2S Data Output	O
6	PB2	PIO B Port 2	B	16	SDO	I2S Data Input	I
7	PB3	PIO B Port 3	B	17	GND	Ground	G
8	NC	No Connection	.	18	GND	Ground	G
9	RXD0	UART Receive Data 0	I	19	GND	Ground	G
10	TXD0	UART Transmit Data 0	O	20	GND	Ground	G

J11 : ADC Connector

NO	Name	Description	I/O	NO	Name	Description	I/O
1	VCC	+3.3V Supply voltage	P	4	ADC3	ADC Input 3	I
2	ADC1	ADC Input 1	I	5	GND	Ground	G
3	ADC2	ADC Input 2	I				