



# *Eagle Development Board*

## **- Hardware User Guide -**

*Using Eagle - 32bits EISC Microprocessor*

**Ver 1.0**  
Dec. 26, 2007

**advanced digital chips inc.**

**History**

2007. 12. 26      Created Preliminary Specification

**Eagle**  
**32bits EISC Microprocessor for Multimedia Appliance**  
**Eagle Development Board Manual**

© 2007 Advanced Digital Chips Inc.

All rights reserved. No part of this document may be reproduced in any form without written permission from Advanced Digital Chips Inc. Advanced Digital Chips Inc. reserves the right to change in its products or product specification to improve function or design at any time, without notice.

**Office**

8<sup>th</sup> Floor, KookMin 1 Bldg., 1009-5, Daechi-Dong,  
Gangnam-Gu, Seoul, 135-280, Korea

Tel     : +82-2-2107-5800  
Fax     : +82-2-571-4890  
URL    : <http://www.adc.co.kr>

## ◆ 시작하기 전에.....

본 매뉴얼은 (주)에이디칩스의 32bits Microcontroller인 Eagle(AE32000C) 칩을 적용하여 개발된 Eagle 개발 보드에 대한 설명서이다. Eagle 개발 보드는 그래픽/사운드 응용 관련 멀티미디어 어플리케이션 개발에 사용되는 보드로, 본 매뉴얼은 Eagle 개발 보드를 이용하여 임베디드 응용 제품을 연구/개발하고자 하는 많은 사용자들의 이해를 도울 수 있을 것이다.

매뉴얼에는 Eagle 개발 보드에 대한 각 Block별 하드웨어 설명에서부터 동작 형태 및 적용 사항, 보드 설정 방법, 외부 장착 디바이스의 사용과 인터페이스 방법, 보드 활용 및 응용시 이용 방법 등이 기술되어 있다.

Eagle과 같은 System On Chip을 처음 사용하는 개발자는 물론 이와 유사한 칩을 이용하여 Application System을 다뤄 본 사용자들에게도 본 매뉴얼의 내용에 대해 사전 숙지하기를 권고한다.

## ◆ 매뉴얼 구성

Eagle 개발 보드 매뉴얼의 각 장에는 다음과 같은 내용이 설명되어 있다.

**Chapter 1** Eagle 개발 보드의 개요 및 특성에 대해 설명한다.

**Chapter 2** Eagle 개발 보드의 Hardware Block별 특성과 역할, 사용 방법에 대해 설명한다.

**Chapter 3** Eagle 개발 보드에 대한 전체적인 Memory 및 Part별 사용 현황이 정리되어 있다.

**Chapter 4** Eagle 개발 보드의 Schematic이 첨부되어 있다.

## ◆ Related Site

<Manual, Data Sheet, Compiler, Software>

<http://www.adc.co.kr>

<Q&A>

<http://www.adc.co.kr>

## — CONTENTS —

<b>1. EAGLE 개발 보드</b> .....	<b>7</b>
(1) 개요 .....	7
(2) FEATURE .....	9
<b>2. BOARD BLOCK DETAIL</b> .....	<b>10</b>
(1) MAIN MCU – EAGLE.....	11
(2) BOOT MEMORY (LOCAL ROM, NAND FLASH) .....	14
1) <i>Boot Memory 선택(ROM Boot, NAND Boot)</i> .....	15
2) <i>Boot Mode 선택(SDownload, USB Storage, BIN Execute)</i> .....	16
3) <i>OSI 사용 선택</i> .....	16
4) <i>Security 사용 선택</i> .....	16
(3) LOCAL RAM, FRAME MEMORY, TEXTURE MEMORY .....	17
(4) PIO TEST(LED) .....	18
(5) UART .....	18
(6) REMOTE CONTROLLER RECEIVER.....	19
(7) USB .....	19
(8) KEY BUTTON.....	20
(9) VIDEO DECODER MODULE .....	21
(10) TFT-LCD, VGA OUT, CVBS IN/OUT.....	22
(11) CF & SD CARD .....	24
(12) SOUND IN/OUT .....	25
(13) ETHERNET(DM9000).....	26
(14) ADDITIONAL BLOCK – POWER, RESET, RTC, CAMERA POWER, JTAG.....	27
<b>3. EAGLE DEVELOPMENT BOARD의 MEMORY &amp; PARTS MAP</b> .....	<b>29</b>
<b>4. EAGLE DEVELOPMENT BOARD의 SCHEMATIC</b> .....	<b>30</b>
(1) MCU – EAGLE.....	30
(2) BUFFER.....	31
(3) CONFIGURATION, JTAG, PIO.....	32
(4) LOCAL ROM/SDRAM, NAND FLASH MEMORY .....	33
(5) ETHERNET – DM9000 .....	34
(6) CF & SD CARD .....	35
(7) USB, UART, REMOTE CONTROLLER RECEIVER .....	36
(8) KEY BUTTON, TOUCH PANEL .....	37
(9) LCD, VIDEO DECODER MODULE, VIDEO OUT .....	38
(10) SOUND IN/OUT .....	39
(11) POWER, RESET.....	40

## — FIGURES —

그림 1-1. Eagle Development Board .....	7
그림 1-2. 보드 구성도 .....	8
그림 2-1. Eagle 개발 보드의 시스템 구성 .....	10
그림 2-2. Main MCU – Eagle.....	11
그림 2-3. Local ROM, NAND Flash.....	14
그림 2-4. Board Configuration Switch.....	15
그림 2-5. Local RAM, Frame Memory, Texture Memory .....	17
그림 2-6. LED1 for PIO0 Test .....	18
그림 2-7. UART Block.....	18
그림 2-8. UART Block.....	19
그림 2-9. USB Block.....	19
그림 2-10. Key Button.....	20
그림 2-11. Video Decoder Module.....	21
그림 2-12. TFT-LCD Connector .....	22
그림 2-13. VGA Out & CVBS In/Out.....	22
그림 2-14. External Clock & DAC VREF IN .....	22
그림 2-15. Touch Screen Connector.....	23
그림 2-16. CF Memory Card.....	24
그림 2-17. Sound IN/OUT .....	25
그림 2-18. Ethernet(DM9000).....	26
그림 2-19. Additional Block.....	27

## — TABLES —

표 2-1. Boot Memory Select Switch Setting.....	15
표 2-2. Local ROM Select Switch Setting.....	15
표 2-3. NAND Flash Type Switch Setting .....	15
표 2-4. Boot Mode Select Switch Setting.....	16
표 2-5. OSI Mode Select Switch Setting .....	16
표 2-6. Security Mode Select Switch Setting.....	17
표 2-7. USB Host/Device Select Switch Setting .....	19
표 2-8. Address of Key Button .....	20
표 2-9. Pin Description of Video Decoder Module Connector(J7) .....	21
표 2-10. Pin Description of LCD Module Connector(J8, J9) .....	23
표 2-11. Function of LEDs in Eagle Development Board.....	28
표 3-1. Memory and Parts Map of Eagle Development Board.....	29

# 1. EAGLE 개발 보드

## (1) 개요

Eagle 개발 보드는 고성능 멀티미디어 솔루션인 Eagle 칩의 기능을 시스템화한 보드이다. Eagle 칩은 2D 그래픽 엔진, H.264 디코더, MJPEG 디코더, 사운드 믹서(8채널) 등의 기능을 가지고 있으며, 이를 통한 멀티미디어 제품에 응용 가능하다.

아래의 그림 1-1은 Eagle 개발 보드의 실제 모습이다.

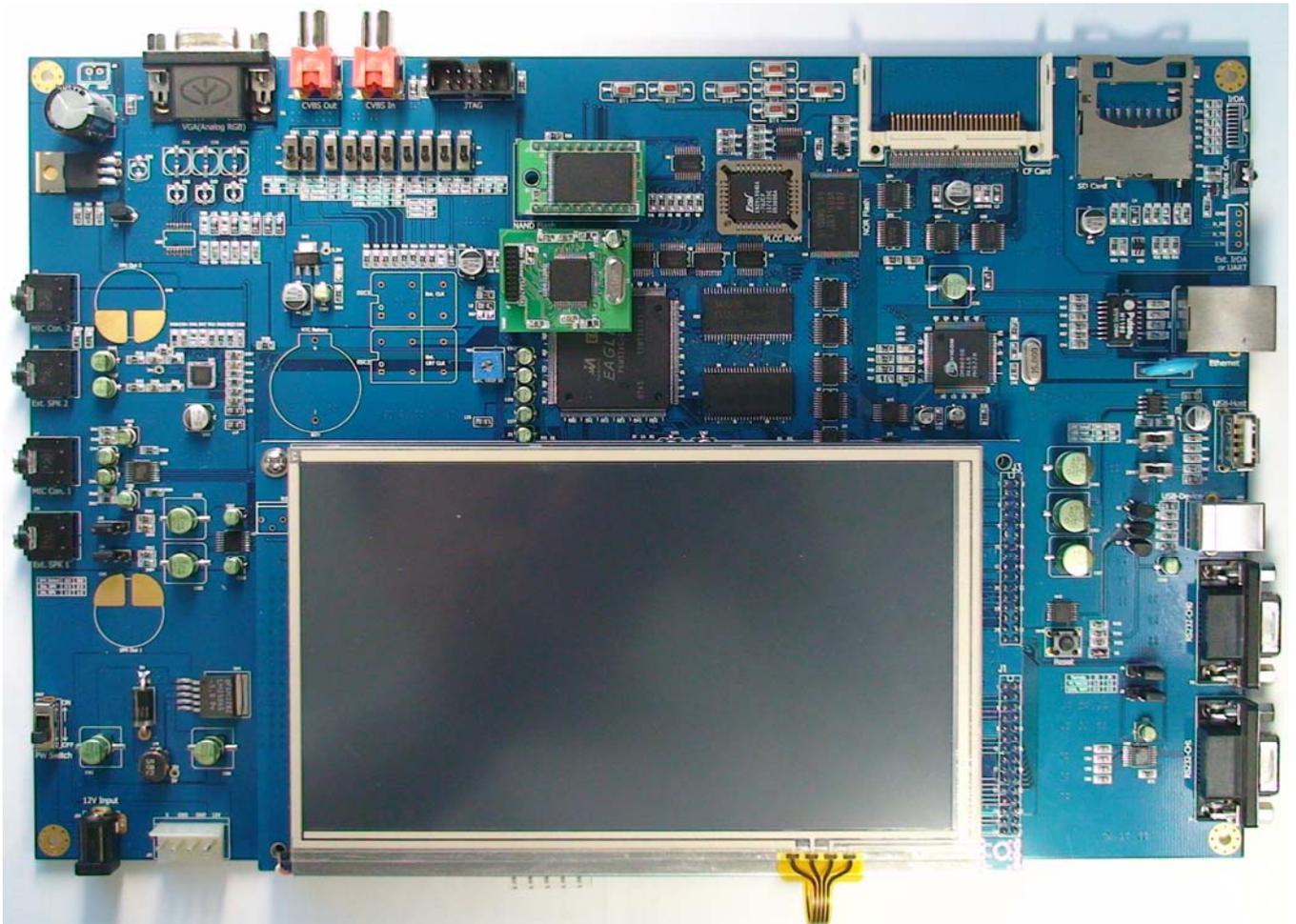


그림 1-1. Eagle Development Board

Eagle 개발 보드를 구동시키기 위해서는 보드와 더불어 다음과 같은 구성품들이 필요하다.

### ▶ Hardware

- RS-232C Serial Cable
- USB Cable
- Video(VGA) Cable
- Display : VGA Monitor
- DC 12V Power
- Speaker
- 개발용 PC

► Software

- Cygwin(gcc 동작 환경)
- ECOMI(AE32000 Compiler)
- EISC Studio(통합 개발 환경)
- USB Download Program(Boot Loader)
- Serial 통신 software(Terminal Program)

Eagle 개발 보드는 Eagle 칩을 중심으로 하여 임베디드 시스템을 개발하는데 도움을 줄 수 있는 여러 가지 기능 블록들로 구성되어 있다. 특히 임베디드 시스템에 대한 하드웨어 기반 설계 및 프로그래밍에 생소한 사용자들로 하여금 최대한 쉽게 접근할 수 있도록 구성하였다. 그림 1-2는 Eagle 개발 보드의 구성도로서 주요 디바이스와 모듈들의 위치를 나타내고 있다.

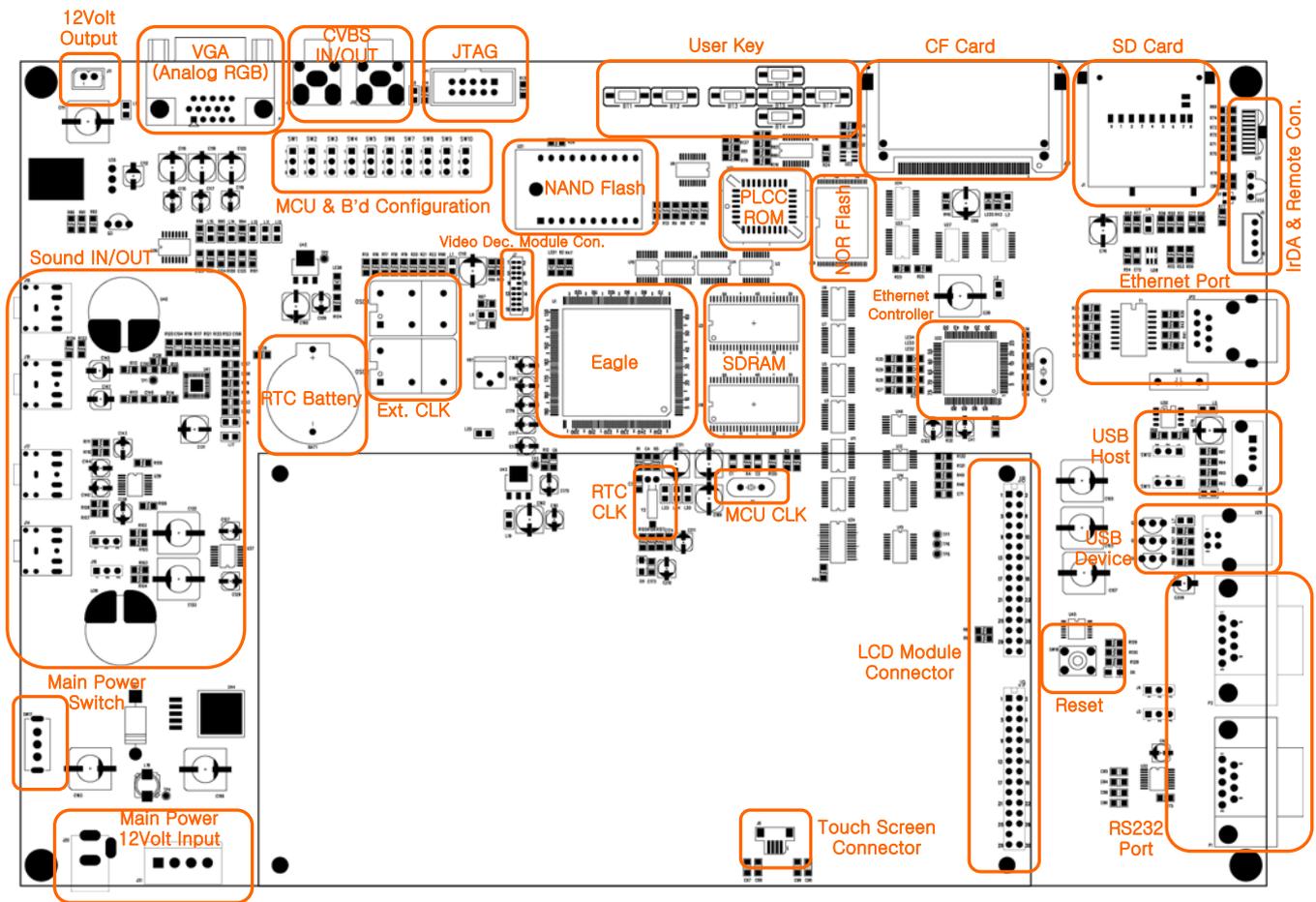


그림 1-2. 보드 구성도

## (2) Feature

다음은 Eagle 개발 보드의 세부 스펙과 특성을 정리한 것이다.

- ◆ Eagle : 32bits EISC microcontroller(AE32000C)
- ◆ PLCC ROM : 512KB Flash Memory(EN29LV040A ; for Board Boot, Operation)
- ◆ NOR Flash : 8MB(K8D6316UBM ; for Board Boot, Operation)
- ◆ NAND Flash : 128MB(K9F1G08U0M ; for Board Boot, Operation, Data Storage)
- ◆ Local RAM, Frame/Texture Memory : 32MB×2 SDRAM(K4S561632)
- ◆ CF Card Memory : 256MB
- ◆ SD Card Memory : 256MB
- ◆ Graphic : Typical actual screen size  
→ up to 1024×768(XVGA)
- ◆ Audio Out : 8channel, 8/16bit PCM, 4bit ADPCM, Stereo Output  
→ using Sound Mixer of Eagle
- ◆ Audio In : 1channel, I2S with 4bit ADPCM
- ◆ Display : 7 inch TFT LCD(Digital, Analog)
- ◆ User Input : Key Button(7ea), Touch Screen, Remote Controller
- ◆ External Interface
  - RS232C: UART 2Ch., Serial Interface
  - USB Host 1Ch.(USB 1.1 Full-speed)
  - USB Slave 1Ch.(USB 1.1 Full-speed)
  - Remote Controller Receiver
  - Ethernet 100Mbps
  - Video Decoder Module Interface
  - VGA Output
  - CVBS IN/OUT
  - Camera Power(12Volt)
  - Speaker Output
  - Mic Input
  - JTAG
- ◆ Reset SW & Status LED
- ◆ Power DC 12V Input
- ◆ Board Size: 300×200[mm]

## 2. BOARD BLOCK DETAIL

Eagle 개발 보드는 Eagle을 중심으로 크게 Memory, External Video Input, Video Output(Display), Communication Port(PC), User Input, Audio, Storage, Ethernet Block 등으로 나누어 볼 수 있다. 이러한 보드의 시스템 구성과 블록간의 관계는 아래의 그림 2-1과 같으며, 이번 장에서는 그림 1-1과 그림 1-2를 바탕으로 보드의 주요 블록별 기능 및 보드 사용을 위한 점퍼/스위치 설정 방법, 보드 동작 방법 등을 설명한다.

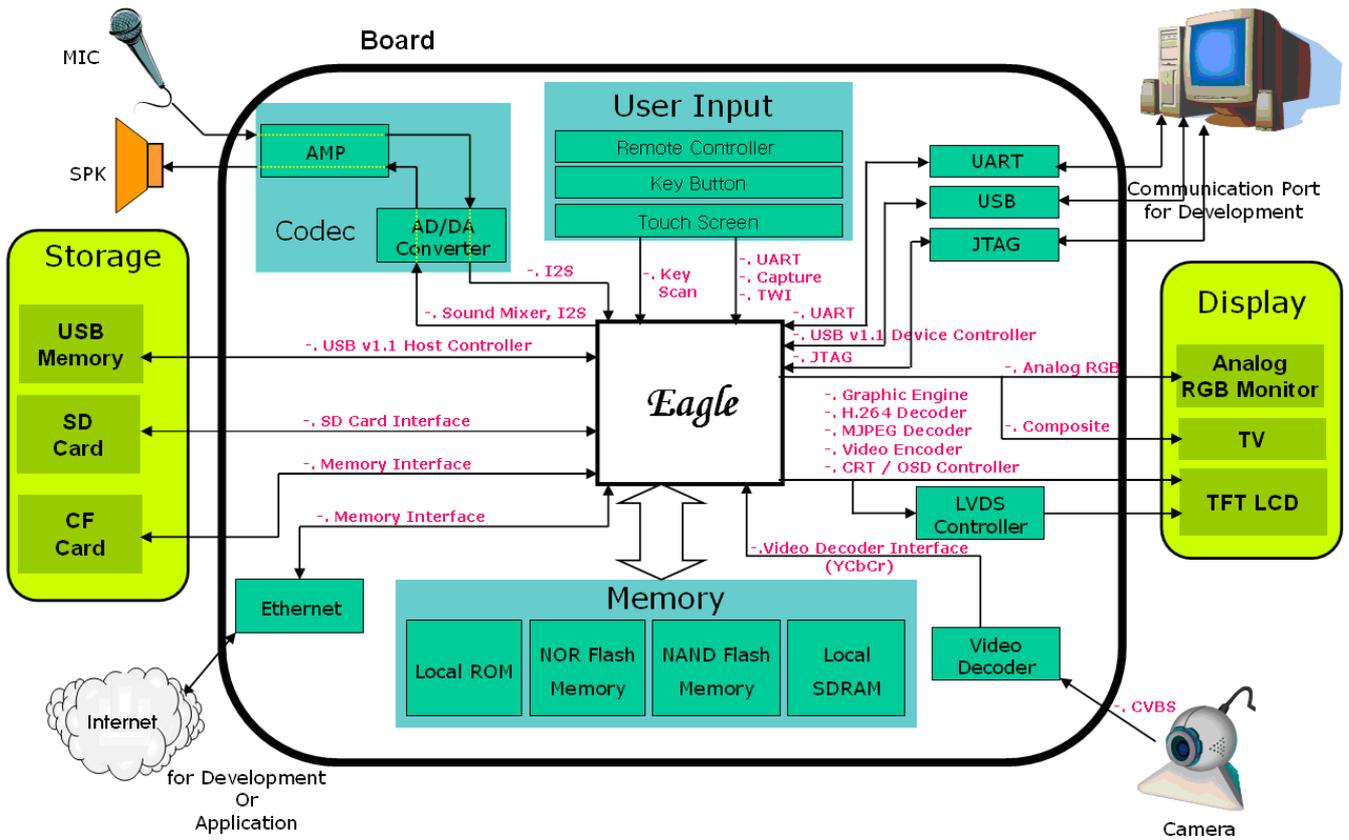


그림 2-1. Eagle 개발 보드의 시스템 구성

## (1) Main MCU – Eagle



- ⊕ 32bits Microcontroller Unit
- ⊕ 100MHz Operating Freq.
- ⊕ Embedded Microprocessor EISC Core AE3200C

그림 2-2. Main MCU – Eagle

Eagle 칩은 Eagle 개발 보드에서 가장 핵심인 Microcontroller로서 32bits EISC Processor Core(AE3200C)가 내장되어 있고, 동작 주파수는 최대 130MHz이다. Eagle 칩에 대한 자세한 내용은 칩 Data Book을 참고하기 바란다. 다음은 Eagle 칩의 대략적 특징이다.

### ▶ 32bits EISC(AE3200C) Processor Core

- Based On EISC Instruction Set Architecture
- High Performance Integer Processing Core with DSP Capabilities
- 5-Stage Pipelining, Harvard Architecture, 16 General Purpose Registers (GPR) and 9 Special Purpose Registers (SPR)
- Supports AMBA 2.0 – AHB Master

### ▶ On-Chip Cache Controller

- Separated On-Chip Instruction/Data Cache
- 4-way Set Associative, 8KByte Instruction Cache, 8KByte Data Cache

### ▶ On-Chip Memory Management Unit

- Memory Protection Capabilities Based on Memory Bank and Sub-banking Scheme
- Separated On-Chip Instruction/Data TLB, 4-Way Set Associative, 128-Entry

### ▶ DSP function

- Saturated Add, Average, Sum of Product, Pack
- Shift/Rotate, ABS, Min/Max
- Address Unit – Next Address, Reverse Address, Auto address
- 32 bit signed/unsigned multiply
- 32 bit signed multiply and accumulate

### ▶ CRT Controller

- Supports VGA, TFT LCD and NTSC / PAL Display Monitor
- Supports display resolution up to 1024 x 768
- Support VESA DPMS for VGA monitor
- Horizontal and Vertical double scan control
- Serialization RGB data and 256 x 32 FIFO controls in CRTC block
- Gun Interface

### ▶ Video Signal Processing

- Support External Video Sync. Dependent / Independent Mode
- Supports Internal Video Display Mode(Local Mode) and External Video & Overlay Mode(Remote Mode)
- Supports External Sync. Detection

► **Video Encoder**

- Supports CVBS Analog Output for TV
- Supports NTSC/PAL Display Mode
- Supports Brightness, Contrast, Saturation, HUE Control

► **Graphic Engine**

- Designed Based on OpenGL's Double buffer Architecture.
- Supports 16 / 8 / 4 bit color mode.
- Supports Tile Addressing / Font Addressing modes
- Supports Texture Mapping ( Zoom In / Out, Rotate, Iteration, Clipping )
- Supports Shading/ Alpha Blending / Transparency / Dithering ( 2X2, 4X4 )
- Supports Mosaic Mode
- Supports Non-Texture Memory Mode

► **Video Decoder Interface Module(Including CSC Image Capturer)**

- Supports Data Input Format 4:2:2, 8bit YCbCr
- Supports Interlace / Non-interlace Mode
- Color Space Conversion
- R/G/B Gain Control
- X/Y Down Scaling Mode & Display Position Control

► **Local Memory Controller**

- Local / Frame Shared Memory (Local / Frame / Texture @ Non-texture memory mode)
- 64Mbyte Address Space per each Bank
- Support 7 Memory Banks
- Supports External Wait Signal to Expand The Bus Cycle
- Supports Self-refresh Mode in SDRAM for Power-down
- Supports SDRAM and Asynchronous type devices
- Supports SDRAM of Full Page Mode
- 8/16/32 Bit Memory Interface
- Includes direct write FIFO to enable fast burst mode write to frame buffer by the CPU

► **Texture Memory Controller**

- Max 128Mbyte Address Space
- 16 Bit Memory Interface
- Supports SDRAM of Full Page Mode

► **H.264 Decoder & Scaler**

- H.264/AVC Baseline Compatible
- CIF 30 frame/sec @ 27MHz
- Supports decoding of YCbCr (4:2:0) format video
- Supports Scaling up to 720x480

► **JPEG Decoder**

- ISO 10918-2 Base line JPEG Decoder
- Only Support Typical Huffman Table defined in annex K of Standard.
- Support YCbCr 4:2:2 / 4:2:0 Format
- Maximum Resolution:1024x768
- Only Support multiple of 32 image width
- Only Support multiple of 8 image height on 4:2:2 Image Format
- Only Support multiple of 16 image height on 4:2:0 Image Format

**► Sound Mixer**

- Maximum 8 Channel
- Sampling Range 0.172kHz ~ 88.2kHz
- Supports 4-ADPCM, 8/16-bit PCM
- Supports Volume and Left/Right Balance Control
- Output in Stereo 16-bit MSB(Left)-justified format
- I2S Audio Codec I/F (MCLK-384fs, SCLK-32fs)

**► SD Card Controller**

- Support SD Memory Card (ver 1.1) / MMC (ver 3.31) compatible
- Support High Speed (50 MHz)
- Support 1bit / 4bit data bus
- Support DMA data transfer

**► Peripheral functions**

- 2 Ch. GDMA
- I2S with ADPCM
- Key Scan (Max. 5 x 5)
- Programmable Priority Interrupt controller
- Watch dog Timer
- 4 Ch. UART with 16 \* 8 bit FIFO
- USB Host/Device Controller ( supports only full speed(12Mbs) )
- GPIO
- 4 Ch. Timer ( All Ch. are available for PWM/Capture ).
- Nand Flash Controller ( supports Auto boot mode )
- TWI
- RTC
- SPI

**► Clock & Power Manager**

- On-chip SPLL, UPLL and CPLL
  - CPLL generates the clock to operate CRT
  - UPLL generates the clock to operate USB Host/Device
  - SPLL generates the clock to operate EAGLE
- The clocks to each blocks can be selected by software.
- Power mode : Normal and Slow
  - Normal mode : Normal operating mode
  - Slow mode : Low frequency clock without PLL

**► Integration**

- Internal SRAM 2KB
- Embedded Triple DAC
- Embedded PLL ( SPLL, UPLL, CPLL )
- JTAG (Boundary Scan Test)
- Supports Memory BIST
- Full Scan

**► Process**

- 0.18um Standard CMOS Process
- 1.8V Core Voltage and 3.3V I/O Voltage Operation
- 256 LQFP or CABGA

### (2) Boot Memory (Local ROM, NAND Flash)

이 Block은 시스템 부팅, 프로그램 실행/저장에 필요한 Memory에 관련된 부분이다. Eagle 칩은 각 Bank 마다 Memory Bank Control Register를 할당하여 Bank 영역의 제어에 필요한 여러 신호들을 타이밍과 관련하여 섬세하게 제어할 수 있고, 더불어 Memory의 Data Bus 폭 또한 8/16/32bits의 세 가지 형태로 설정할 수 있다. 단, Bank 0인 경우는 8/16bits 두 가지 형태의 Data Bus 폭을 가질 수 있고, 부트 영역이므로 시스템 Reset 후 Reset Vector를 읽어올 때 Data Bus 폭이 결정되어야 하므로 Configuration(CFG) Register를 통해 미리 Bus 폭을 설정해야 한다. 이와 같은 타이밍 조정과 다양한 형태의 Bus 폭 설정을 통해 시스템 구성 시 부수적으로 추가될 수 있는 회로를 제거하여 간단한 보드 구성을 가능하게 한다.

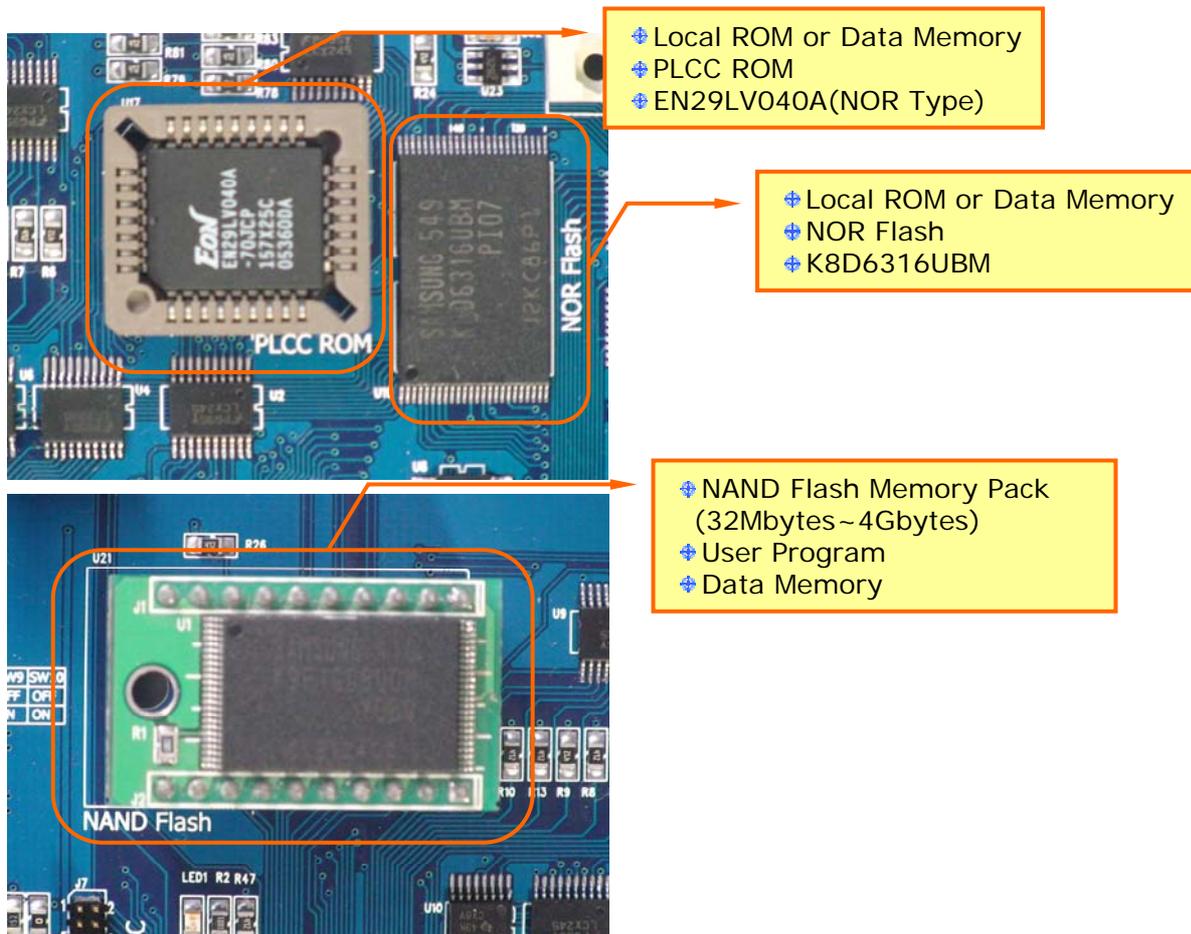


그림 2-3. Local ROM, NAND Flash

Eagle 칩은 Local ROM, NAND Flash를 통해 시스템 부팅을 수행할 수 있다. 보드에 전원이 인가되면, Eagle 칩에 내장되어 있는 AE32000C 마이크로프로세서가 CFG Register의 설정에 따라 Local ROM 또는 NAND Flash Memory로부터 시스템 부팅에 필요한 정보를 읽어와서 시스템 설정을 진행한다. 설정이 완료되면 이후의 프로그램에 따라 Eagle 칩 내부의 여러 가지 Peripheral 및 Functional Block들의 동작이 이루어진다.

다음 그림 2-4는 개발 보드 사용을 위한 보드 설정 스위치이다. SW1~SW10의 스위치를 조정함으로써 부트 메모리 선택, 부트 방법 설정 등을 결정할 수 있다.



그림 2-4. Board Configuration Switch

### 1) Boot Memory 선택(ROM Boot, NAND Boot)

부트 메모리를 선택하는 방법은 다음 표 2-1과 같다.

표 2-1. Boot Memory Select Switch Setting

<i>Boot Memory Select</i>	<i>Switch</i>	<i>SW1</i>
Local ROM Boot		OFF
NAND Flash Boot		ON

Local ROM은 PLCC ROM과 NOR Flash 둘 중 하나를 선택적으로 사용할 수 있고, 선택 방법은 다음의 표 2-2와 같다. Local ROM 부트인 경우 SW1의 부트 메모리를 선택하기에 앞서 PLCC ROM과 NOR Flash 둘 중 어떤 메모리를 통해서 부트할 것인지를 선택이 먼저 이루어져야 한다.

표 2-2. Local ROM Select Switch Setting

<i>Local ROM Select</i>	<i>SW8</i>	<i>SW9</i>	<i>SW10</i>
PLCC ROM Boot	OFF	OFF	OFF
NOR Flash Boot	ON	ON	ON

NAND Flash 부트로 선택한 경우에는 NAND Flash의 Type에 대한 스위치 설정을 해야만 한다. 그 방법은 다음의 표 2-3과 같다.

표 2-3. NAND Flash Type Switch Setting

<i>NAND Flash Type</i>	<i>SW4</i>	<i>SW5</i>
Small Block, 3Cycle	OFF	OFF
Small Block, 4Cycle	OFF	ON
Large Block, 4Cycle	ON	OFF
Large Block, 5Cycle	ON	ON

개발 보드에서는 NAND Flash Pack을 이용하여 사용할 NAND Flash 메모리를 다양하게 장착하여 사용할 수 있다. 최소 32MB의 메모리에서부터 최대 4GB(8bit Data Bus)의 메모리까지 Pack의 형태로 장착할 수 있고, 보드 부팅과 데이터 저장 용도의 두 가지 역할을 동시에 수행하게 된다. 보드 제공시에는 기본 128MB의 NAND Flash가 장착되어 있다.

## 2) Boot Mode 선택(SDownload, USB Storage, BIN Execute)

개발 보드에서는 부트 모드를 선택할 수 있는 스위치를 제공함으로써 프로그램 개발시 편리하게 사용할 수 있다. 부트 모드에는 세 가지 형태가 있다.

SDownload Mode는 프로그램을 코딩하는 과정에서 진행중인 프로그램 프로그램을 보드에 다운로드 해서 실행해 볼 수 있는 모드이다. 즉, 제공하는 Downloader 툴을 통해 프로그래밍 중간 과정에서 실제 보드상에서의 동작을 확인해 보고자 할 때 Binary 파일을 다운로드하여 실행하게 해준다.

USB Storage Mode는 보드의 NAND Flash를 PC에서 이동식 디스크로 인식하게 해 주는 모드이다. 이를 통해 보드 동작에 필요한 이미지 파일, 사운드 파일 등의 필요한 데이터들을 저장할 수 있고 보드 동작을 위한 Binary 파일 또한 저장할 수 있다.

BIN Execute Mode는 NAND Flash에 들어 있는 보드 동작 프로그램 Binary 파일을 실행하게 하는 모드이다. 이 경우는 개발 프로그램이 완성되었을 경우, 최종 Binary 파일을 NAND Flash에 넣고 실행해 볼 때 주로 사용하게 된다. 단, 이때 Binary 파일의 이름은 “boot.bin”이어야만 한다.

다음은 세 가지의 부트 모드를 선택하는 방법이다.

표 2-4. Boot Mode Select Switch Setting

<i>Boot Mode</i> \ <i>Switch</i>	<i>SW2</i>	<i>SW3</i>
SDownload	OFF	OFF
USB Storage	OFF	ON
BIN Execute	ON	OFF

## 3) OSI 사용 선택

OSI(On Silicon ICE(In Circuit Emulator))는 보드에서 동작되는 프로그램에 대한 H/W, S/W 디버깅을 수행하기 위한 것으로 Eagle 칩이 가지고 있는 기능이다. 이를 사용하기 위해서는 Boot Memory에 OSI 사용을 위한 프로그램이 들어 있어야 하고, OSI Mode를 Enable시켜야만 한다. OSI Mode Enable/Disable에 대한 설정은 다음의 표 2-5와 같다.

표 2-5. OSI Mode Select Switch Setting

<i>OSI Mode Select</i> \ <i>Switch</i>	<i>SW6</i>
Enable	ON
Disable	OFF

## 4) Security 사용 선택

Eagle 칩은 암호화되어 있는 프로그램을 부팅시 복호화하여 사용할 수 있는 기능을 가지고 있다. 특정 암호화 방법에 의해 암호화된 프로그램이 Local ROM 영역에 있을 때 이 기능을 사용하여 Security에 이용할 수 있다. 그러므로 이 기능은 Local ROM 부트인 경우에만 사용할 있고, Security 사용을 위한 스위치 선택 방법은 다음의 표 2-6과 같다.

표 2-6. Security Mode Select Switch Setting

Security Mode Select	Switch	SW7
Enable		ON
Disable		OFF

### (3) Local RAM, Frame Memory, Texture Memory

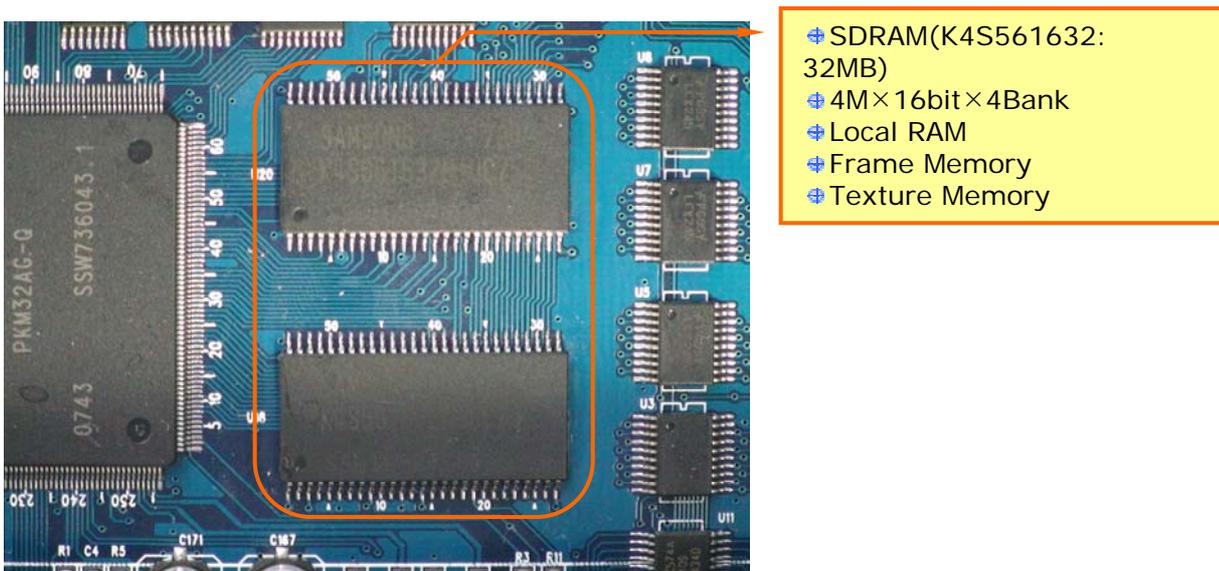


그림 2-5. Local RAM, Frame Memory, Texture Memory

Eagle 칩은 SRAM, SDRAM 등의 여러 Memory를 인터페이스할 수 있도록 Memory Controller를 내장하고 있다. 따라서 사용되는 Memory의 특성에 맞게 Memory Bank Control Register를 설정하면 쉽게 각기 다른 type의 RAM을 사용할 수가 있다.

개발 보드에는 그림 2-5에서처럼 Local RAM으로 16bits SDRAM(K4S561632) 2개가 사용되고 있으며, 이는  $4M \times 16bits \times 4Bank$ 인 RAM으로서 32Mbytes의 용량을 가진다. 그리고 Local RAM은 Eagle 칩의 Bank 6에 할당되어 있고, 32bits의 Data Bus로 인터페이스(Eagle 칩은 32bits Data Bus만을 Local RAM으로 사용할 수 있음)되어 있으며, Memory의 일부 영역은 화면에 출력과 Graphic 처리를 위한 Frame Memory와 Texture Memory로도 사용된다. 참고로, Eagle 칩은 빠르고 많은 용량의 Graphic 처리를 위해 전용 Texture Memory(SDRAM)를 따로 사용할 수도 있다.

### (4) PIO Test(LED)

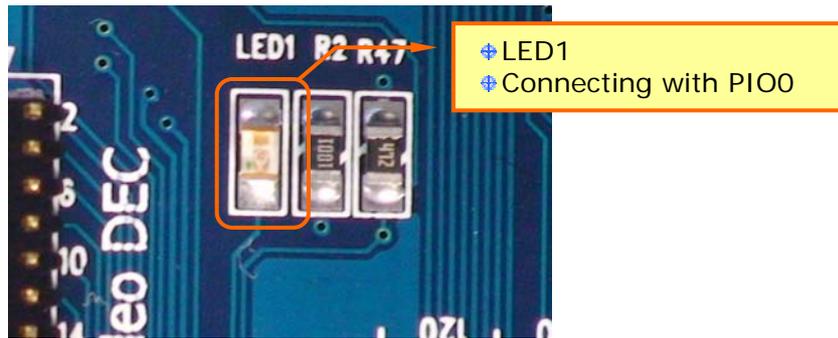


그림 2-6. LED1 for PIO0 Test

Eagle 개발 보드에서는 PIO0을 LED1과 연결하여 이를 통해 PIO의 출력에 대한 확인이 가능하도록 구성되어 있다. 그림 2-6은 PIO 테스트를 위한 Block으로 PIO Mode Register를 통해 입/출력 방식을 선택할 수 있고, PIO의 출력 값 설정을 통해 LED On/Off 테스트를 수행할 수 있다.

### (5) UART

Eagle 칩에서 UART는 RS-232C 인터페이스를 가지는 일반적인 PC 및 I/O 디바이스와의 시리얼 통신을 위한 기본적인 UART(Universal Asynchronous Receiver/ Transmitter) 기능을 포함하고 있다.

Eagle 칩은 4개의 UART Channel(CH0/CH1/CH2/CH3)을 가지고 있으며, 개발 보드에서는 CH0과 CH1이 구성되어 있다.

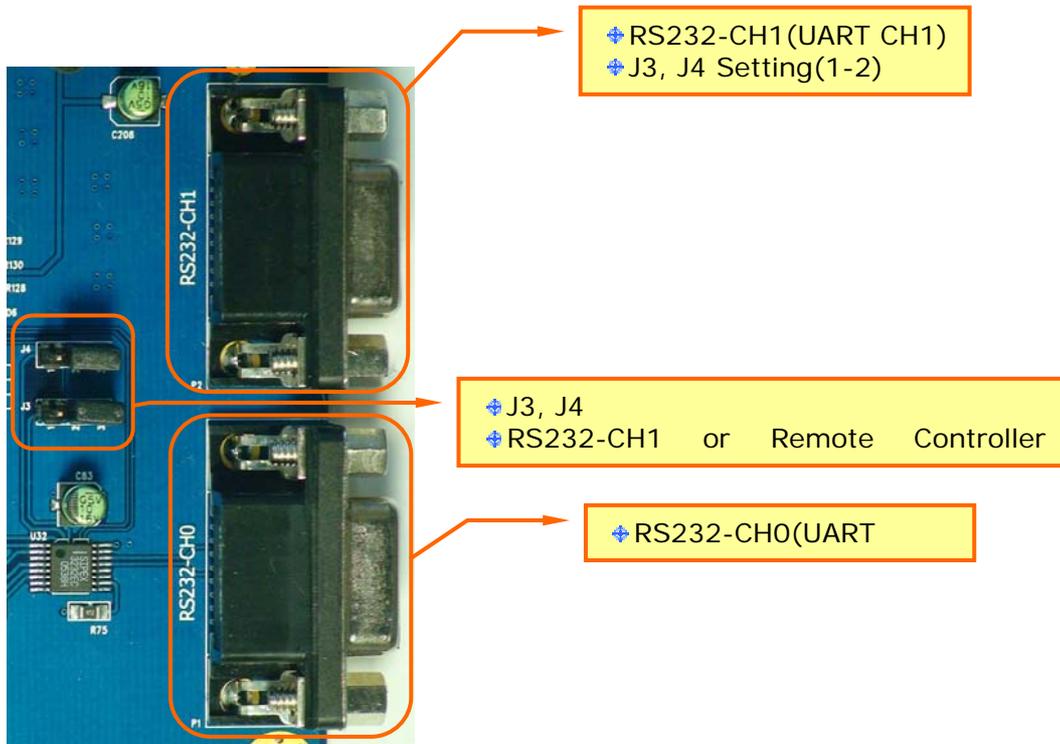


그림 2-7. UART Block

### (6) Remote Controller Receiver

다음은 개발 보드의 Remote Controller Receiver이다. Eagle 칩의 Capture 기능을 이용하여 Remote Controller로부터 데이터를 수신할 수 있다. 이를 사용하기 위해서는 J3, J4의 점퍼 핀을 2-3으로 설정하여야 한다.

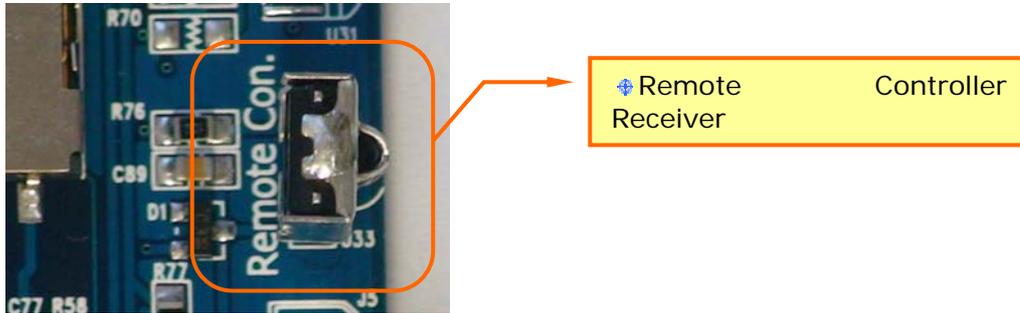


그림 2-8. UART Block

### (7) USB

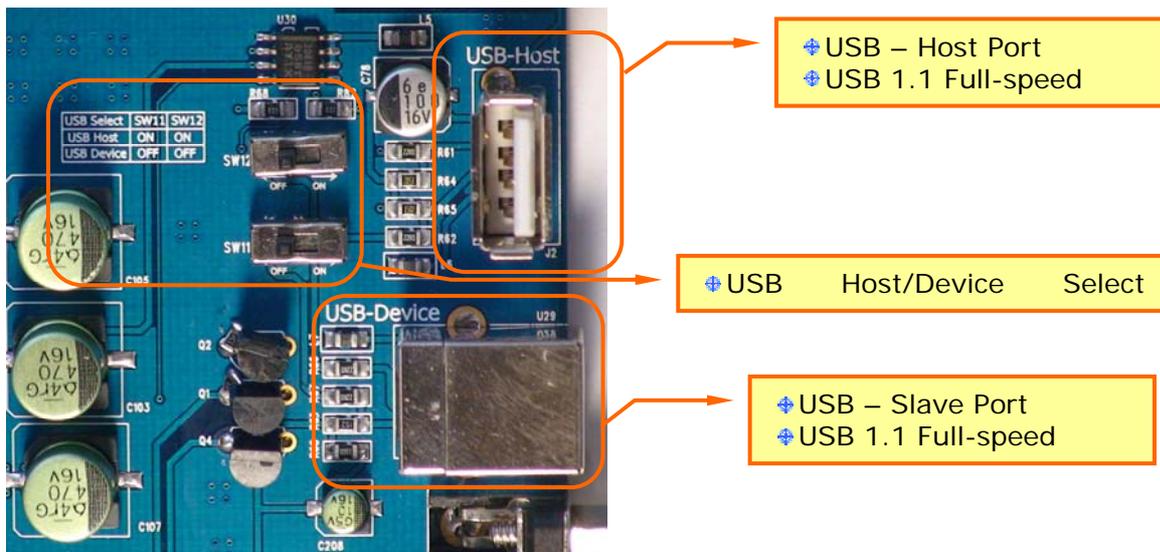


그림 2-9. USB Block

Eagle 개발 보드에는 USB 응용을 위한 USB Host Port와 USB Device Port를 제공한다. Eagle 칩은 USB Host/Device Controller를 내장하고 있고, USB 1.1 Full-speed(12Mbps)를 지원한다. 개발 보드에서 USB Device는 PC로부터 사용자 프로그램, 그래픽 데이터, 사운드 데이터 등을 Local RAM이나 NAND Flash Memory로 Download하는데 사용될 수 있고, USB Host는 Keyboard, Mouse 등의 HID 장치, 또는 Mass Storage 장치와 연결하여 사용될 수 있다.

다음 표 2-7은 USB Host/Device 선택을 위한 스위치 설정 방법이다.

표 2-7. USB Host/Device Select Switch Setting

<i>USB Select</i>	<i>Switch</i>	<i>SW11</i>	<i>SW12</i>
USB Host		ON	OFF
USB Device		OFF	OFF

USB Host Port에 Device 장치가 장착되면 Address 0xA0000000의 7번째 Bit(D7)가 Low 상태가 되므로 이를 통해 Device Detect를 확인 할 수 있다. 그리고 Eagle 칩의 USB Port Power Pin(USB\_nPEN)을 통해 장착된 Device에 대한 전원 제어가 가능하며, Eagle 칩의 USB Over Current Pin(USB\_nOC)은 장착된 Device의 과전류 발생을 감지하여 제어하는데 사용된다.

USB Device Port에 대한 Port 제어는 Address 0xA0200000의 1번째 Bit(D0)를 제어함으로써 가능하다. 즉, Address 0xA0200000의 1번째 Bit(D0)에 “0”을 Write 했을 때 USB Device Port는 Enable 상태가 되고, “1”을 Write 했을 때 Disable 상태가 된다.

**(8) Key Button**

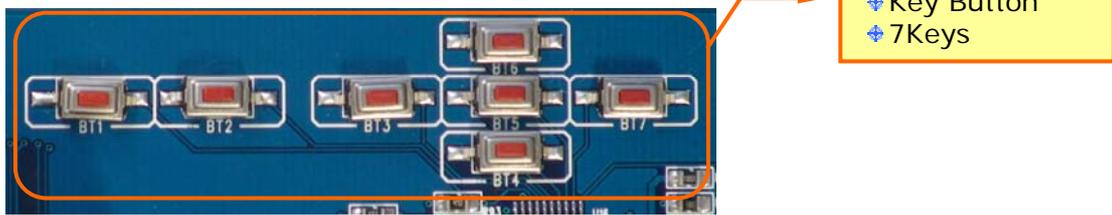


그림 2-10. Key Button

Eagle 개발 보드에서 Key Button 7개가 구성되어 있다. 각 Key Button은 Default High 값을 유지하고 Button을 눌렀을 때 Low 값을 나타낸다. 각 Key Button을 읽을 수 있는 주소값은 다음의 표 2-8과 같다.

표 2-8. Address of Key Button

Key Button	BT1	BT2	BT3	BT4	BT5	BT6	BT7
Address: 0xA0000000	Bit0(D0)	Bit1(D1)	Bit2(D2)	Bit5(D3)	Bit6(D4)	Bit7(D5)	Bit10(D6)

**(9) Video Decoder Module**

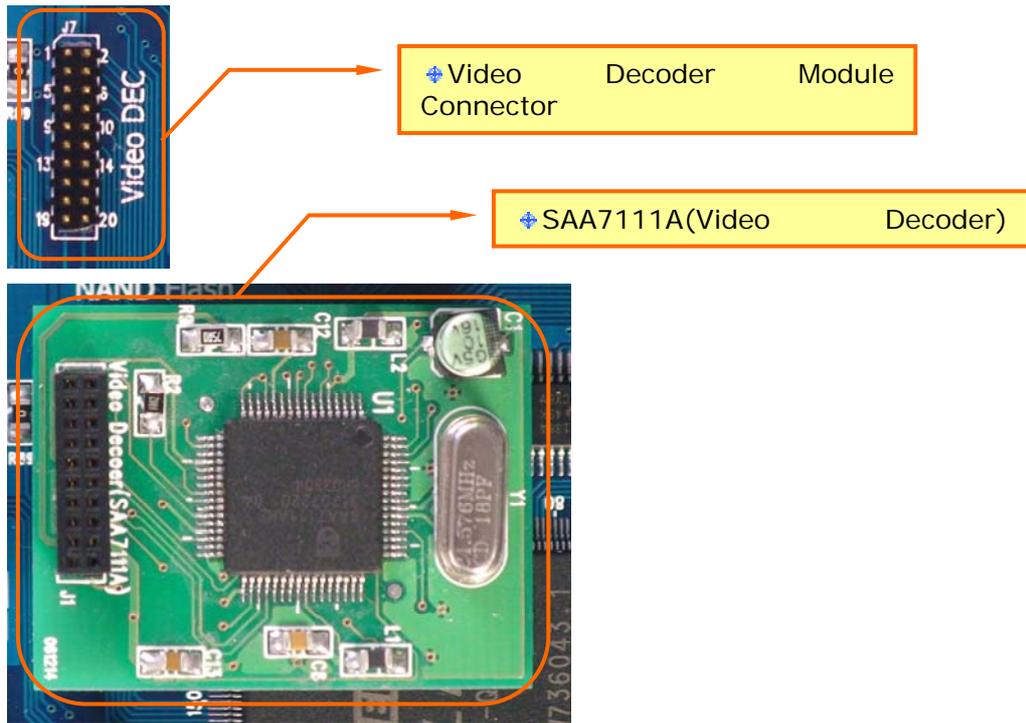


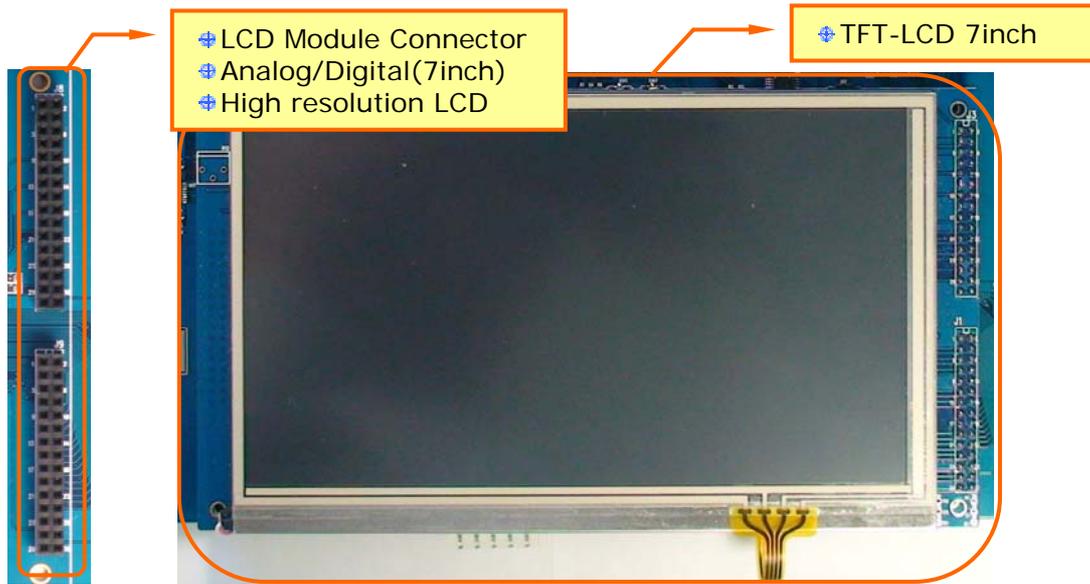
그림 2-11. Video Decoder Module

그림 2-11은 외부 CVBS 입력을 Eagle 칩에서 처리할 수 있는 YCbCr(4:2:2) 포맷으로 변환하기 위한 Video Decoder 모듈을 장착하기 위한 Connector와 SAA7111A 모듈이 장착된 그림이다. Eagle 칩은 카메라 등의 CVBS 아날로그 입력을 Video Decoder를 통해 디지털로 변환하여 그래픽 처리를 통해 Video 출력(CVBS, Analog RGA, Digital RGB)이 가능하다. 아래 표 2-9는 Video Decoder 모듈 Connector의 Pin 사양이다.

표 2-9. Pin Description of Video Decoder Module Connector(J7)

J7			
1	VSYNCIN	2	VD0
3	HSYNCIN	4	VD1
5	TWI_SDA	6	VD2
7	TWI_SCL	8	VD3
9	VCLK	10	VD4
11	nRESET	12	VD5
13	NC	14	VD6
15	GND	16	VD7
17	Video IN(CVBS)	18	3.3Volt
19	FIELD	20	ACTIVE

(10) TFT-LCD, VGA Out, CVBS In/Out



- ⊕ LCD Module Connector
- ⊕ Analog/Digital(7inch)
- ⊕ High resolution LCD

- ⊕ TFT-LCD 7inch

그림 2-12. TFT-LCD Connector



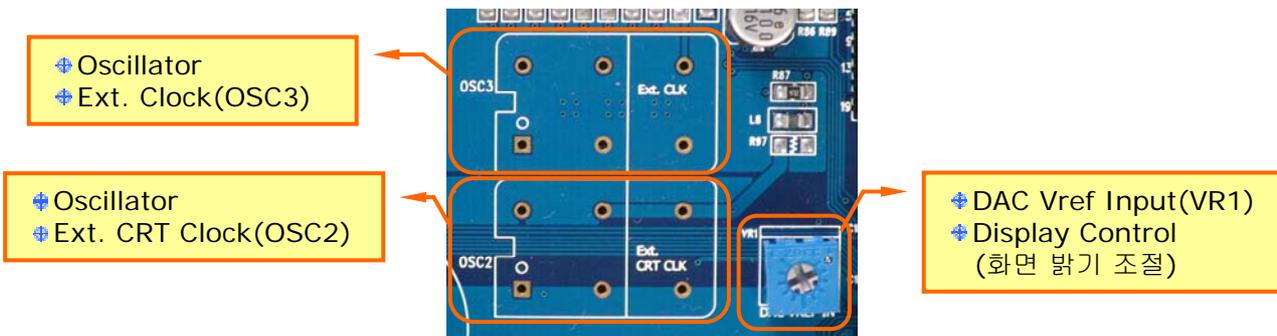
- ⊕ VGA Out(Analog RGB)
- ⊕ 640x480 이상의 모니터 지원

- ⊕ CVBS In/Out

그림 2-13. VGA Out & CVBS In/Out

Eagle 칩은 XVGA(1024×768)까지의 해상도를 지원하고, Digital RGB(565, TFT LCD), Analog RGB, CVBS 등의 출력을 통해 Display할 수 있다. (CVBS In 포트는 Video Decoder 모듈에서 사용되는 입력 신호이다.)

Eagle 칩은 기본적으로 Video Clock(CRT Clock)을 PLL을 이용하여 원하는 주파수를 칩 내부에서 생성하여 사용할 수 있다. 그림 2-14의 External CRT Clock(OSC2)은 Eagle 칩 내부에서 원하는 Clock을 만들 수 없을 때 외부에서 공급하는 Video Clock으로 OSC Connector에 Oscillator를 장착하여 사용한다. 그림 2-14의 VR1은 Eagle 칩의 DAC Reference 전압 조절을 위한 가변 저항기로 출력되는 Display의 밝기 조절에 사용될 수 있다.



- ⊕ Oscillator
- ⊕ Ext. Clock(OSC3)

- ⊕ Oscillator
- ⊕ Ext. CRT Clock(OSC2)

- ⊕ DAC Vref Input(VR1)
- ⊕ Display Control (화면 밝기 조절)

그림 2-14. External Clock & DAC VREF IN

그림 2-14의 OSC3은 외부 Clock을 입력 받기 위한 Oscillator Connector로 USB, Sound 등의 Peripheral에서 외부 Clock을 사용하고자 할 때 사용된다.(기본적으로 Eagle의 내부 Clock을 사용함)

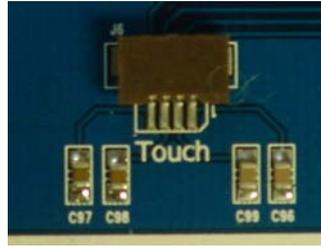


그림 2-15. Touch Screen Connector

그림 2-15는 Touch Screen Connector로 TFT-LCD의 상단에는 Touch Screen Panel이 결합되어 있고, Eagle 칩의 Bank4(0x80000000) 영역에 할당되어 제어된다.

다음의 표 2-10은 LCD Module Connector의 Pin 사양이다.

표 2-10. Pin Description of LCD Module Connector(J8, J9)

J8				J9			
1	12Volt	2	12Volt	1	R0	2	R1
3	5Volt	4	5Volt	3	R2	4	R3
5	3.3Volt	6	3.3Volt	5	R4	6	R5
7	GND	8	GND	7	R6	8	R7
9	R(Analog)	10	R(Analog)	9	G0	10	G1
11	GND	12	GND	11	G2	12	G3
13	G(Analog)	14	G(Analog)	13	G4	14	G5
15	GND	16	GND	15	G6	16	G7
17	B(Analog)	18	B(Analog)	17	B0	18	B1
19	GND	20	GND	19	B2	20	B3
21	EIRQ0	22	VSYNC	21	B4	22	B5
23	PIO91	24	HSYNC	23	B6	24	B7
25	PIO92	26	GND	25	GND	26	GND
27	PIO93	28	TWI SDA	27	DISP_EN	28	DCLK
29	PIO94	30	TWI_SCL	29	GND	30	GND
31	nRESET	32	PIO2	-	-	-	-

(11)CF & SD Card

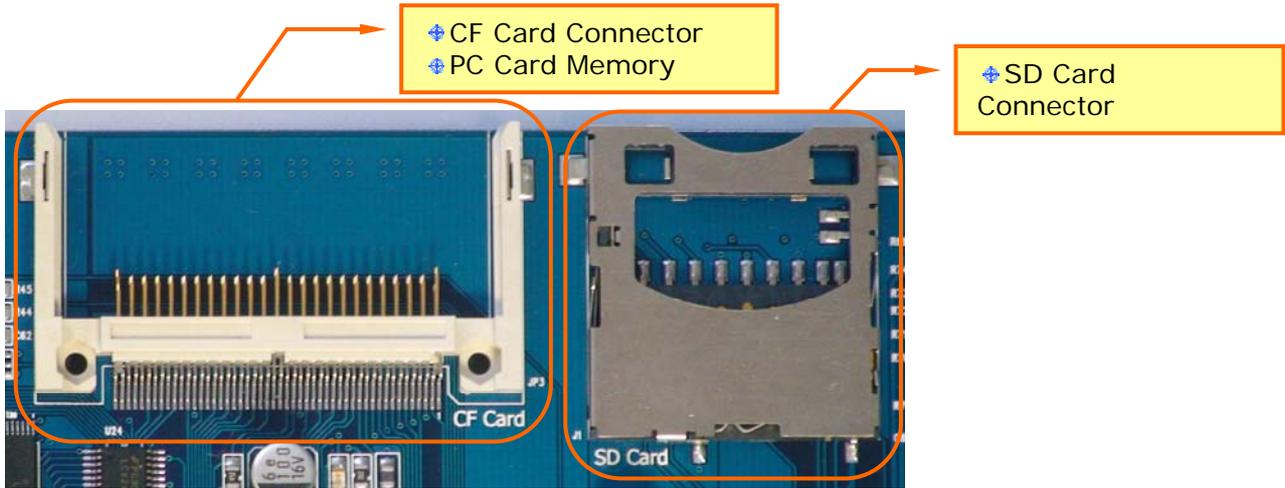


그림 2-16. CF Memory Card

CF(Compact Flash) Memory Card는 세가지 인터페이스로 임베디드 시스템에서 적용할 수 있다. 즉, PC Card Memory Mode, PC Card I/O Mode, True IDE Mode 중 하나로 CF Memory를 사용할 수 있다. Eagle 개발 보드에서는 세가지 인터페이스 중 PC Card Memory Mode를 적용하였고, Eagle 칩의 Bank2(0x40000000) 영역에 할당되어 제어된다. CF Card의 전원 제어는 0xA0200000 번지의 두 번째 비트(D1)를 통해 가능하다. D1이 “1”일 때 CF Card에 전원이 공급되고, “0”일 때 Power OFF 된다. 그리고 CF Card 삽입에 대한 검색은 Eagle 칩의 EIRQ1을 통해 가능(검색되었을 때 Low Signal)하다.

Eagle 칩은 SD Card Controller를 가지고 있고, SD Card version 1.1과 MMC version 3.31을 지원한다. Eagle 개발 보드에서는 SD Card Controller를 위한 Interface로 4bit의 Data Bus로 구성된 SD Card를 장착하여 사용할 수 있다. SD Card의 전원 제어는 0xA0200000 번지의 세 번째 비트(D2)를 통해 가능하며, D2가 “1”일 때 SD Card에 전원이 공급되고, “0”일 때 Power OFF 된다. 그리고 SD Card 삽입에 대한 검색은 Eagle 칩의 EIRQ3을 통해 가능(검색되었을 때 Low Signal)하고, SD Card의 Protect 여부는 PIO90을 통해 확인(High Signal일 때 Protect)할 수 있다.

## (12) Sound IN/OUT

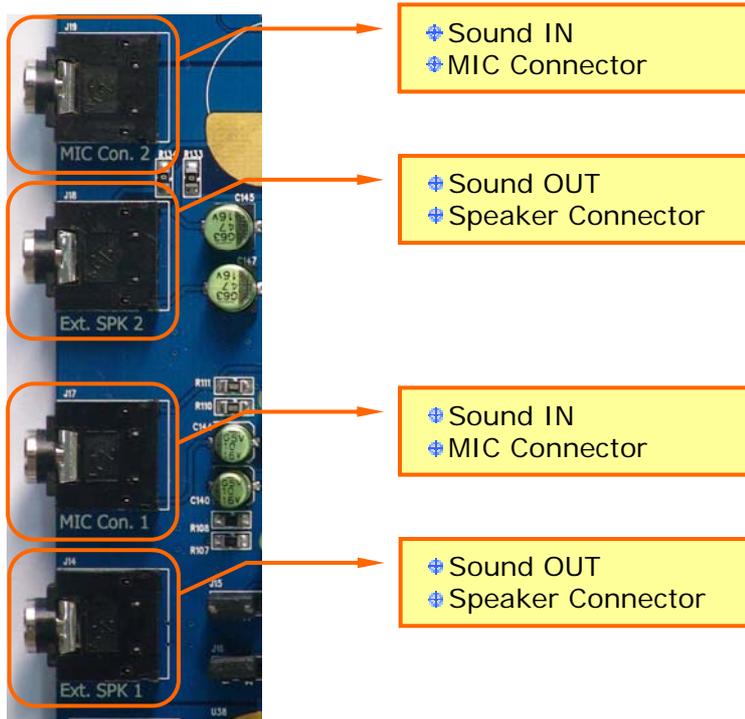


그림 2-17. Sound IN/OUT

Eagle 칩은 Sound Mixer와 I2S(Inter-IC Sound) Controller를 통해 ADPCM 또는 PCM Sound를 출력해 낼 수 있다. 그리고 I2S를 통해 Sound 입력을 받을 수도 있다. 개발 보드에서는 이를 이용하여 보드상의 Audio DAC과 ADC 칩을 통해 Sound 재생 및 녹음이 가능하도록 구현되어 있다. Sound Mixer인 경우 최대 8채널의 Sound 출력이 가능하고 CPU와 독립적으로 그 기능을 수행한다. Sound Mixer의 Sampling 주파수를 위해 일반적인 경우, 내부 PLL을 이용하나 정확한 주파수를 위해서는 외부 Oscillator(OSC3)를 이용할 수도 있다.

개발 보드에는 Sound 입/출력을 위해 각각 2개의 포트가 제공된다. Ext. SPK1과 MIC Con. 1은 각각의 기능을 위한 DAC(AK4366), ADC(AK5355) 칩이 따로 존재하므로 Sound Mixer, I2S를 이용하여 독립적으로 Sound 입/출력을 할 수 있고, Ext. SPK2와 MIC Con. 2는 Sound 입/출력을 위한 Codec 칩(AK4645)과 연결되어 있어 One 칩을 통한 Sound 입/출력 기능을 이용하고자 할 때 응용 가능한 구성이다.

### (13) Ethernet(DM9000)

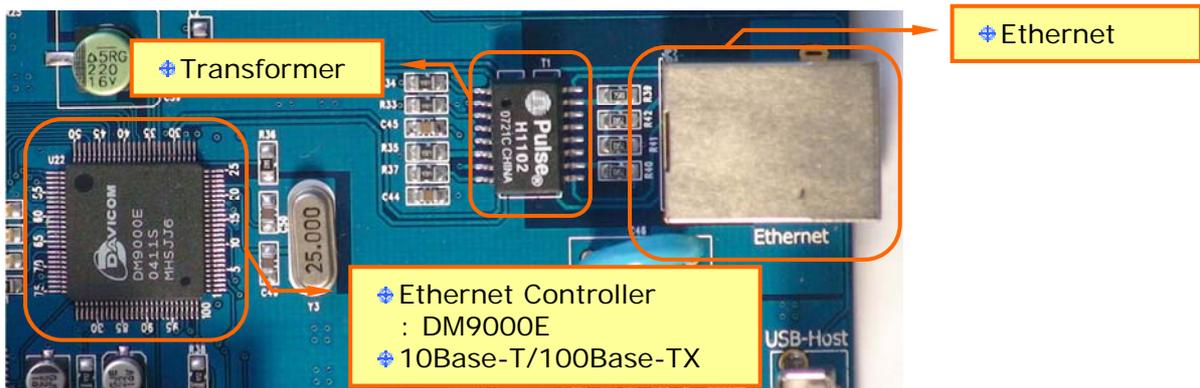


그림 2-18. Ethernet(DM9000)

Eagle 개발 보드에서는 Ethernet을 구현하기 위해 Ethernet Controller 칩인 DAVICOM사의 DM9000E(100pin LQFP)가 사용되었다. DM9000은 범용적으로 대중화되어 있는 칩셋으로 다양한 소프트웨어 드라이버를 제공하므로 개발에 적용하기가 비교적 쉽다. DM9000은 Ethernet(IEEE802.3x full-duplex) 프로토콜을 지원하는 단일 칩으로 8bit, 16bit, 32bit Micro Processor와의 인터페이스를 제공(Eagle 개발 보드에서는 16bit 또는 32bit의 구성으로 사용 가능)하며, 최대 통신 속도는 Full Duplex의 100Mbps를 지원하며, 전류 소모가 적어 저전력 설계에 적합하다. DM9000은 Eagle 칩의 Bank1(0x20000000) 영역에 할당되어 있다.

**(14) Additional Block – Power, Reset, RTC, Camera Power, JTAG**

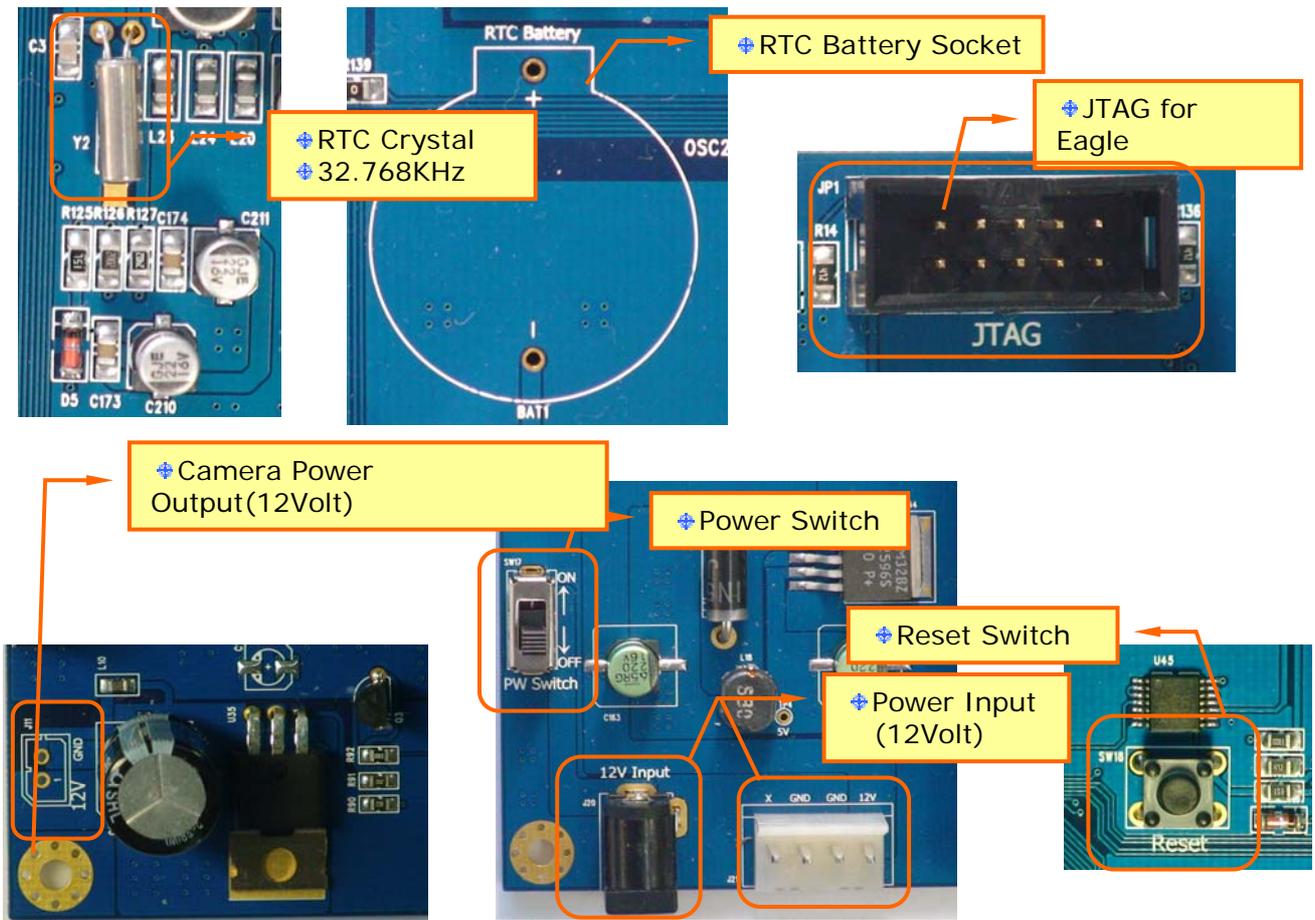


그림 2-19. Additional Block

그림 2-19는 Eagle 개발 보드의 Additional Block으로 RTC, JTAG, Camera Power Output, Board Main Power, Reset Switch를 나타내고 있다.

RTC는 Eagle 칩 내부에 포함되어 있는 기능으로 칩 외부에는 32.768KHz의 Clock과 Power(3.3Volt, 1.8Volt) Block을 구성하고 있어야 한다.

Eagle 개발 보드에서 JTAG은 NAND Flash Memory와 같은 보드상의 몇 가지 Device를 MCU의 동작과 상관없이 독립적으로 제어할 때 사용하거나, MCU의 핀 신호를 제어하여 Eagle 칩 자체 테스트에 사용될 수 있다.

Camera Power Output은 Video Decoder 모듈 등이 장착되었을 때 연동되는 외부 카메라의 전원 공급을 위해 구성된 Block이다. Camera Power Output 제어는 Eagle 칩의 Address 0xA0200000의 네 번째(D3) 비트를 통해 이루어진다. 즉, 0xA0200000의 네 번째 D3을 “1”로 하면 12Volt 전원이 외부로 공급된다.

Eagle 개발 보드의 인가 전원은 12Volt이고, 그림 2-19에서처럼 Power Adapter를 DC Jack에 연결하거나 4핀 헤더(J21)에 연결하여 인가할 수 있다.

Reset Switch는 개발 보드의 System Reset으로 사용된다.

이외에 Eagle 개발 보드에서는 여러 가지 동작 상태 확인을 위한 LED 6개가 장착되어 있다. 각각의 LED의 역할과 기능은 다음과 같다.

표 2-11. Function of LEDs in Eagle Development Board

	<i>Placed Block</i>	<i>Description</i>
<b>LED1</b>	Eagle	Eagle의 PIO0에 연결됨, Eagle, ROM, SDRAM 등의 정상 동작 유무 테스트, 용도에 맞게 사용자 프로그래밍
<b>LED2, LED3, LED4</b>	Ethernet	Ethernet 동작시 상태 확인
<b>LED5</b>	CF Card	CF Memory 동작시 상태 확인
<b>LED6</b>	Power	5V Power ON 상태 확인

### 3. EAGLE DEVELOPMENT BOARD의 MEMORY & PARTS MAP

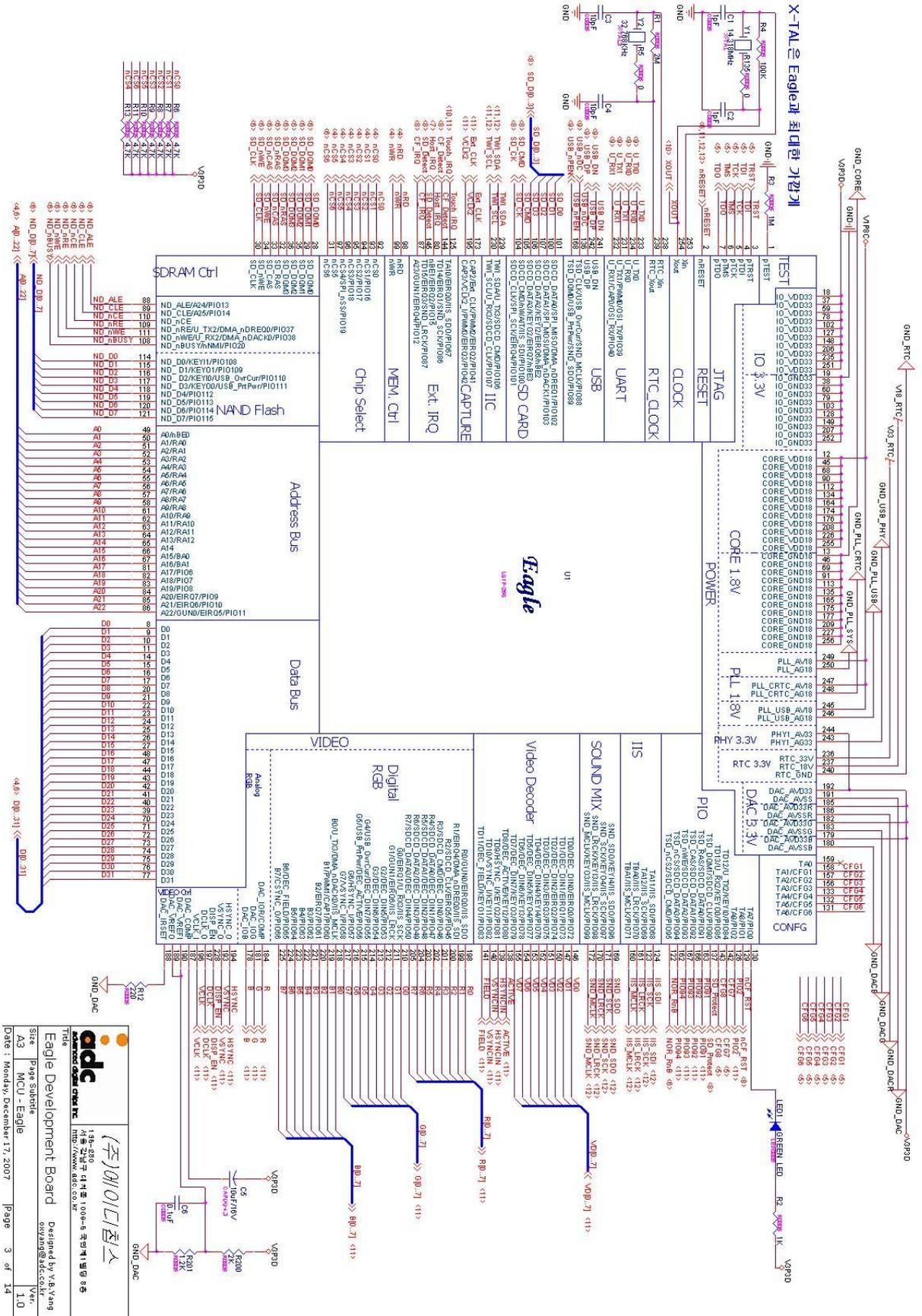
Eagle 칩의 Memory Map은 각각 64Mbytes Memory 영역을 갖는 8개의 Bank가 있는데 표 3-1은 Eagle 개발 보드상에서 Eagle 칩의 Memory Bank 관련 Parts별 사용 현황과 그 외의 적용 형태를 정리한 것이다.

표 3-1. Memory and Parts Map of Eagle Development Board

<i>Parts</i>	<i>Used Bank of Eagle</i>	<i>Address Region</i>	<i>Description</i>
Local ROM	Bank0(nCS0)	0x00000000~0x1EFFFFFF	Flash ROM(EN29LV040) 또는 NOR Flash(K8D6316UBM) 영역
NAND Flash (Auto Load Mode)	NAND Controller	0x1F000800~0x1F0007FF	Eagle 내부 2KB SRAM과 NAND Flash Controller를 이용한 NAND Flash 구동
Ethernet	Bank1(Eth_nCS)	0x20000000~0x3FFFFFFF	DM9000 Ethernet Controller 칩 영역
CF Card	Bank2(CF_nCS)	0x40000000~0x5FFFFFFF	CF Card 영역
Data Memory	Bank3(nCS3)	0x60000000~0x7FFFFFFF	Flash ROM(EN29LV040) 또는 NOR Flash(K8D6316UBM) 영역
Touch Screen	Bank4(nCS4)	0x80000000~0x9FFFFFFF	Touch Screen 사용 영역
User IO Read	Bank5(IOR_nCS)	0xA0000000~0xA00FFFFF	Key Button(7개), USB 장치 Detect Read 영역
User IO Write1	Bank5(IOW_nCS0)	0xA0100000~0xA01FFFFF	Sound DAC(AK4366), ADC(AK5355) 칩 제어
User IO Write2	Bank5(IOW_nCS1)	0xA0200000~0xA02FFFFF	USB Device Connection 제어, CF/SD Power 제어, 외부 12Volt 출력 제어, Programmable Reset 제어
Local RAM	Bank6(nCS6)	C0000000h ~ DFFFFFFh	Local RAM & Frame/Texture Memory(SDRAM) 영역
<i>Parts</i>	<i>Description</i>		
TFT-LCD & VGA, CVBS Out	Eagle의 Graphic Engine, CRT Controller에 의해 제어		
Video Decoder Module	Eagle의 YC Image Capture에 의해 제어		
UART Port	Eagle의 UART CH0/CH1에 의해 제어		
USB Host Port	Eagle의 USB Host Controller에 의해 제어		
USB Device Port	Eagle의 USB Device Controller에 의해 제어		
SD Card	Eagle의 SD Card Controller에 의해 제어		
Sound	Eagle Sound Mixer, I2S Controller에 의해 제어		
Ethernet Port	Ethernet Controller(DM9000)에 의해 제어		
Remote Controller Receiver	Eagle의 Capture(Timer)에 의해 제어		
JTAG	칩 테스트, NAND Flash에 Data Write 등의 용도로 사용		

# 4. EAGLE DEVELOPMENT BOARD의 SCHEMATIC

## (1) MCU – Eagle

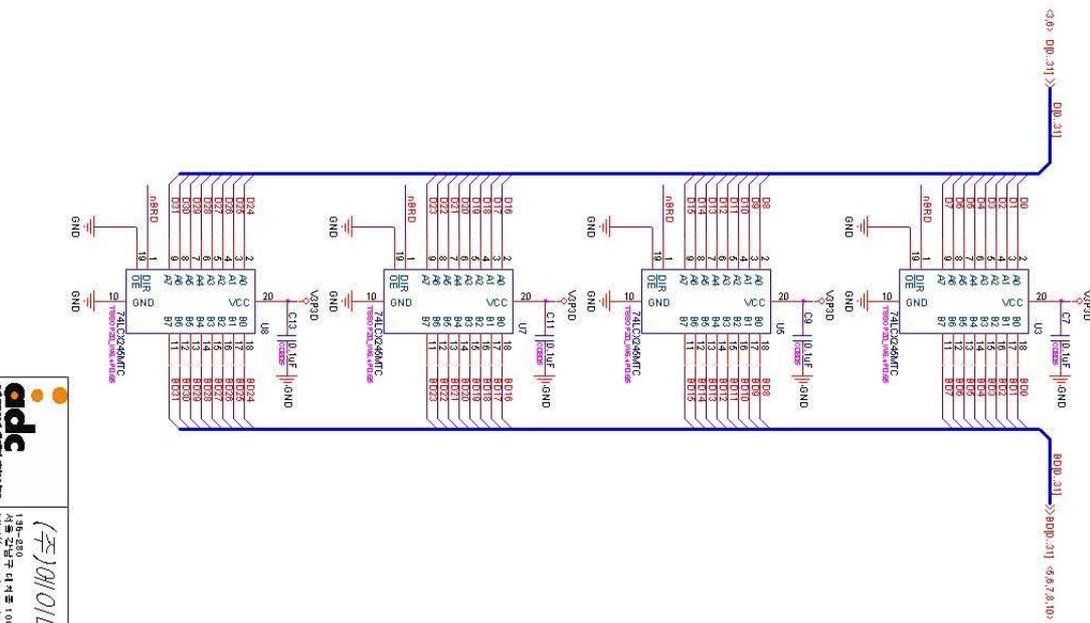
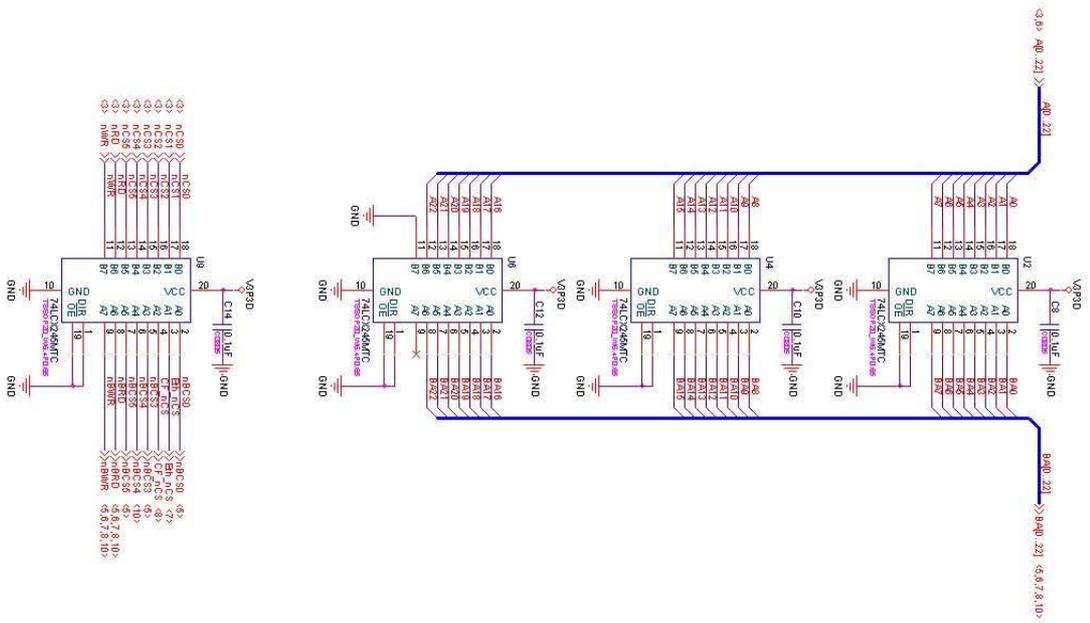


**adc**  
 1588-030  
 서울 강남구 테헤란로 1000-6 옥션빌딩 8층  
 http://www.adc.co.kr

(주)에이디칩스  
 Eagle Development Board  
 Designed by V.B. Yang  
 ovyang@adc.co.kr  
 1.0

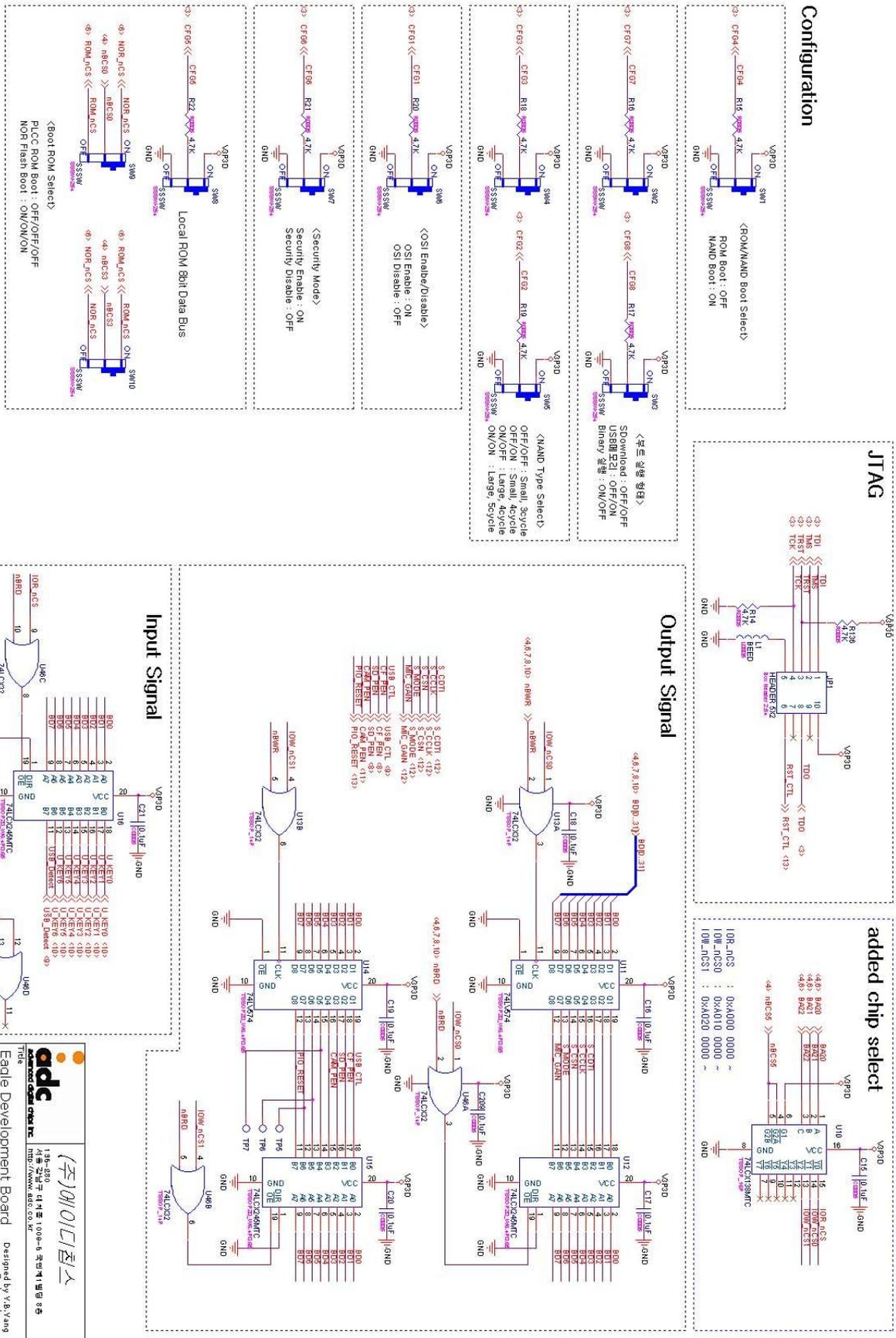
Date : Monday, December 17, 2007 Page 3 of 14

(2) Buffer



	
(주)에이디칩스 134-280 서울진정로 1000-6 6층 1111호 02-262-8200 / 02-262-8201	
Title: Eagle Development Board	
Site: Buffer	Designed by: Y.A. Yang ooyan@adc.co.kr
Date: Monday, December 17, 2007	Page: 4 of 14

(3) Configuration, JTAG, PIO

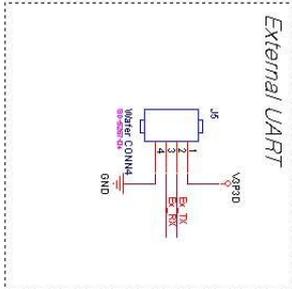
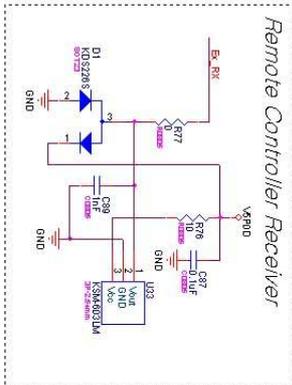
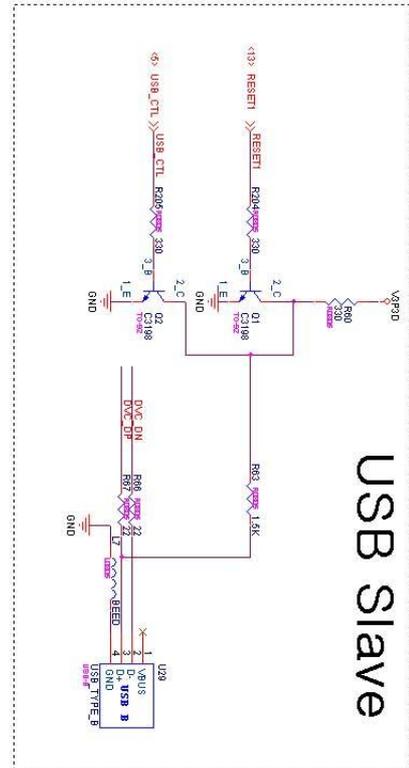
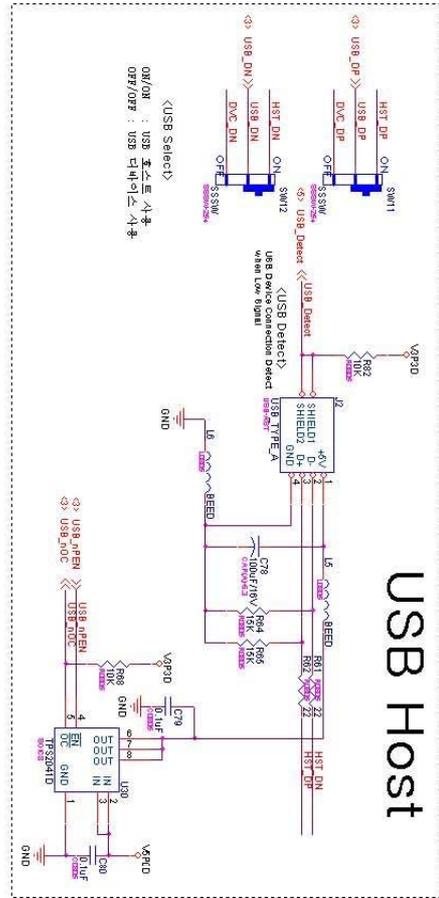
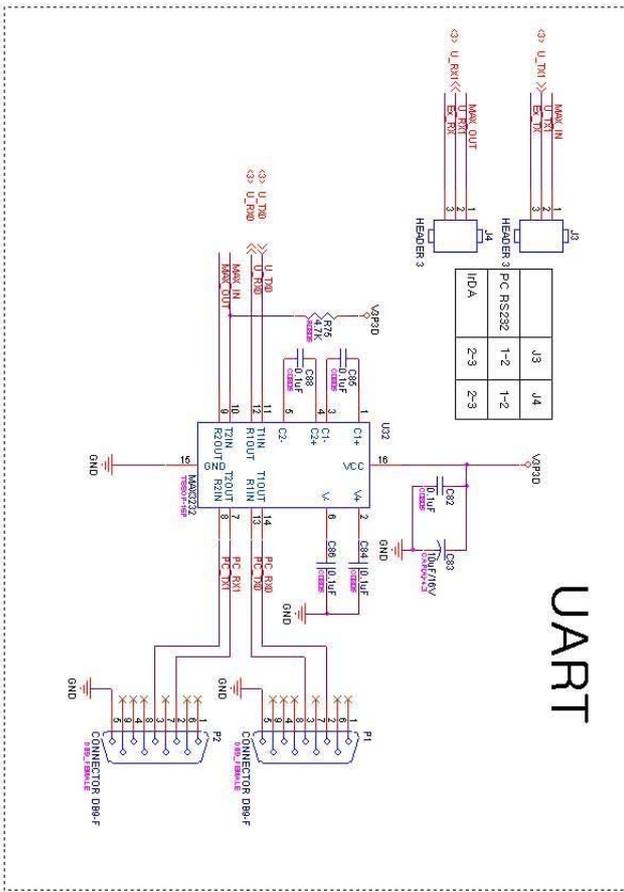








(7) USB, UART, Remote Controller Receiver



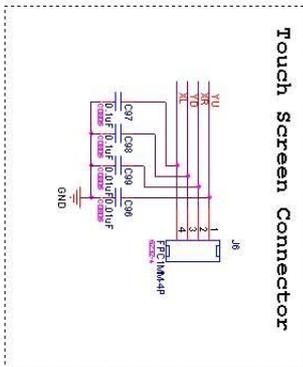
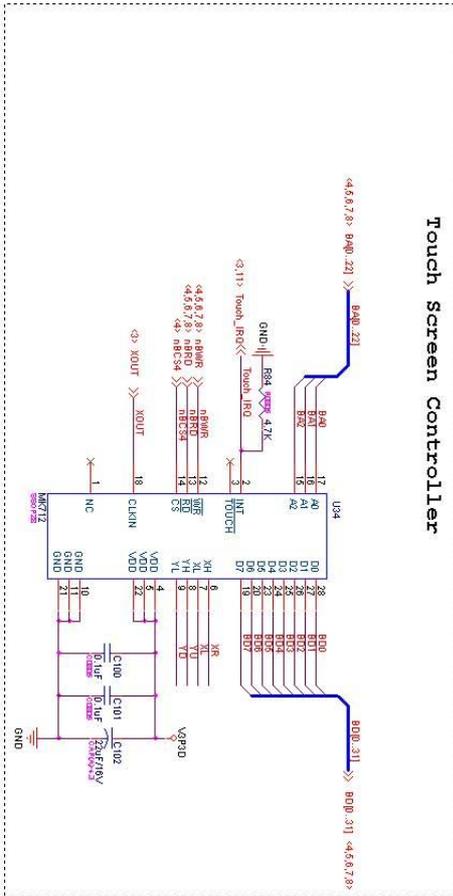
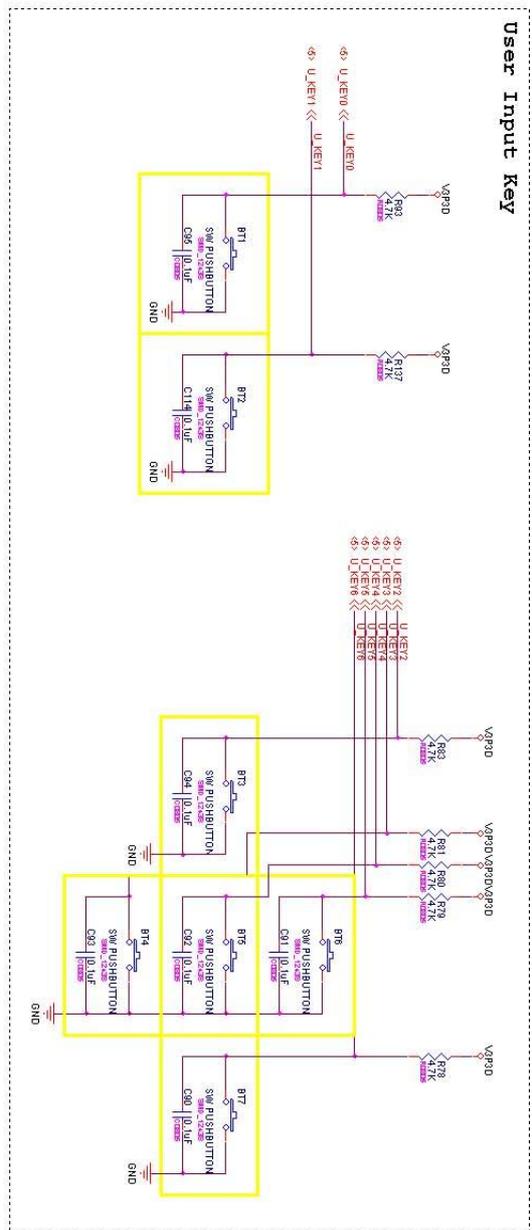
**adc**  
Advanced Digital Chips Inc.

(주)에이디칩스  
118-880 서울 강남구 테헤란로100-85 401호 11월 8주  
http://www.adc.co.kr

Designed by Y.S. Yang  
02-532-8525  
Ver. 1.0

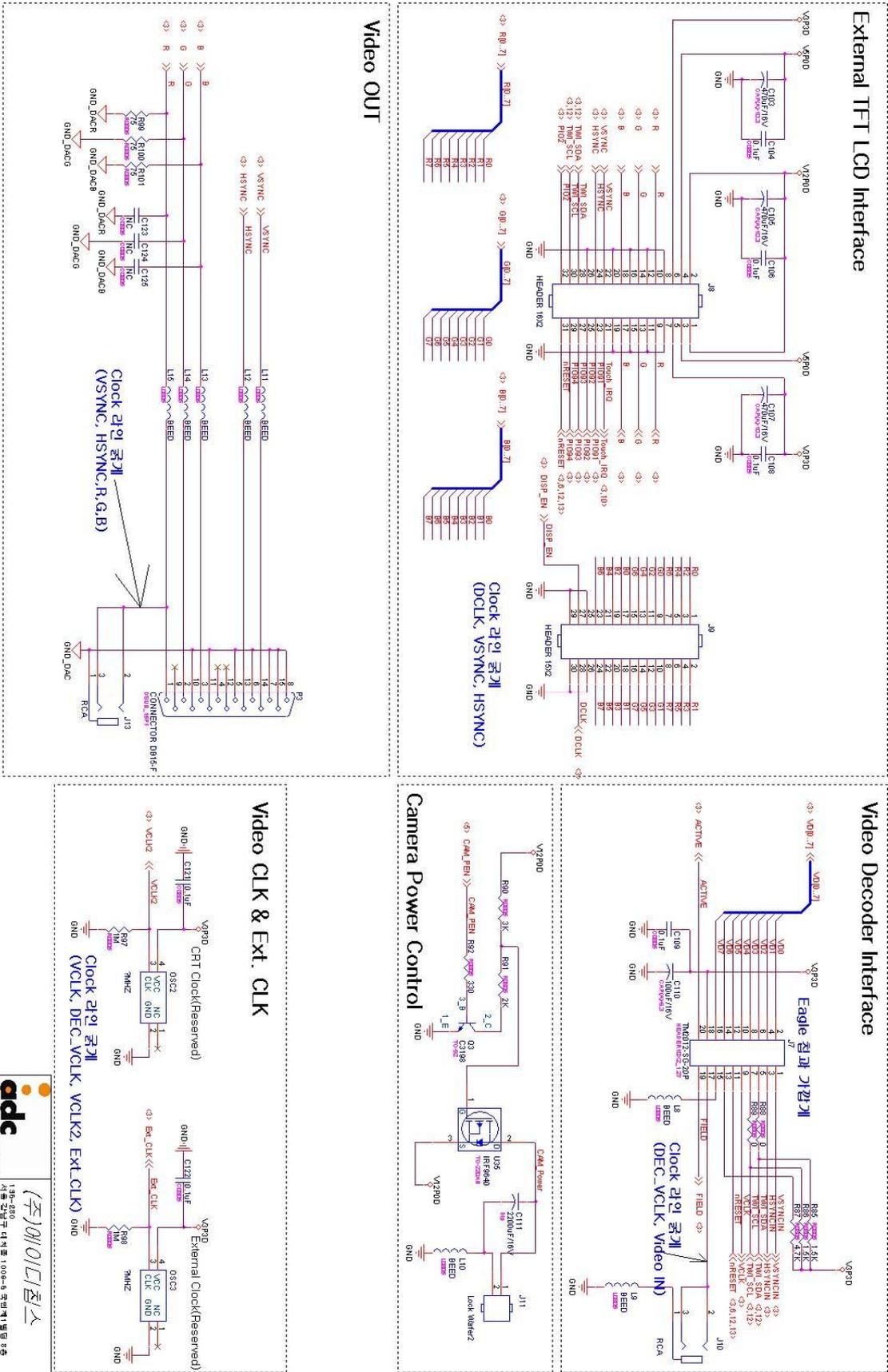
USB & UART & RemoCon  
Page Subtitle  
USB & UART & Remote Controller  
Date : Monday, December 17, 2007 Page 9 of 14

(8) Key Button, Touch Panel



		(주)에이디칩스 136-280 서울 강남구 테헤란로 1000-5 5층 501호 http://www.adc.co.kr	
Eagle Development Board		Designed by Y.S. Yang	
Site A3		Page Subtitle Key 8, Touch Panel	
Date : Monday, December 17, 2007		Page 10 of 14	

(9) LCD, Video Decoder Module, Video OUT



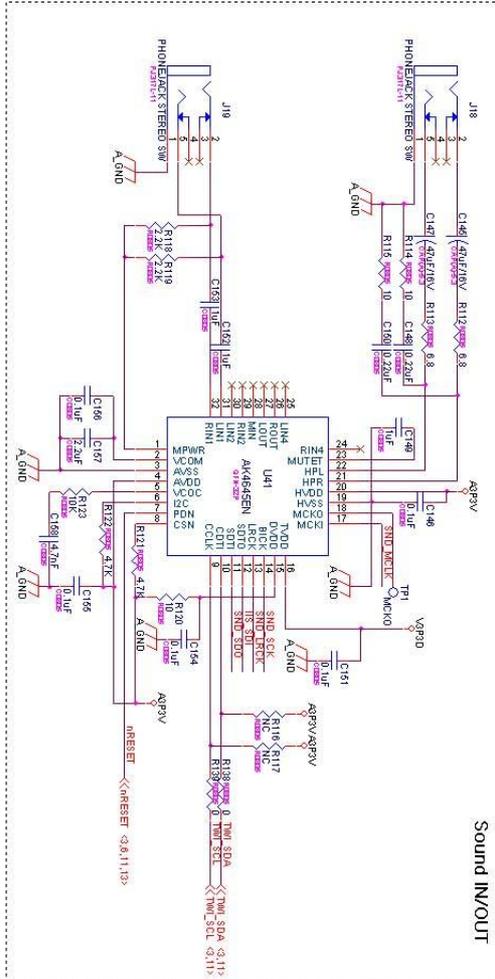
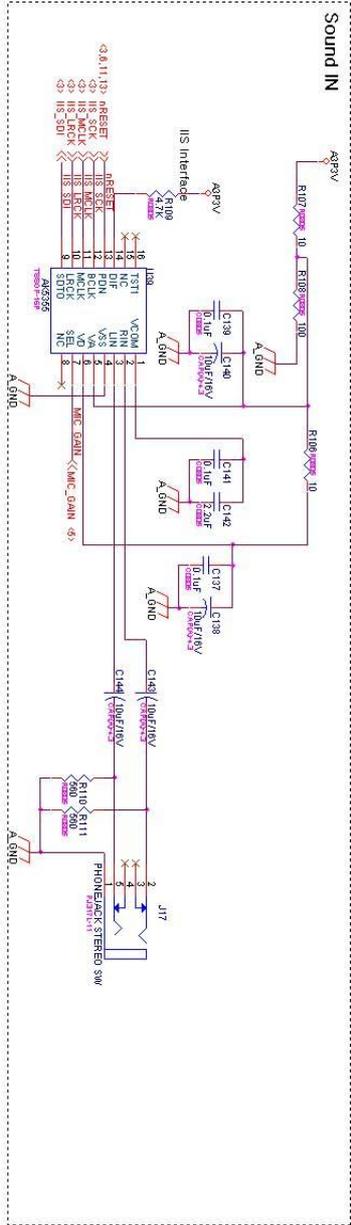
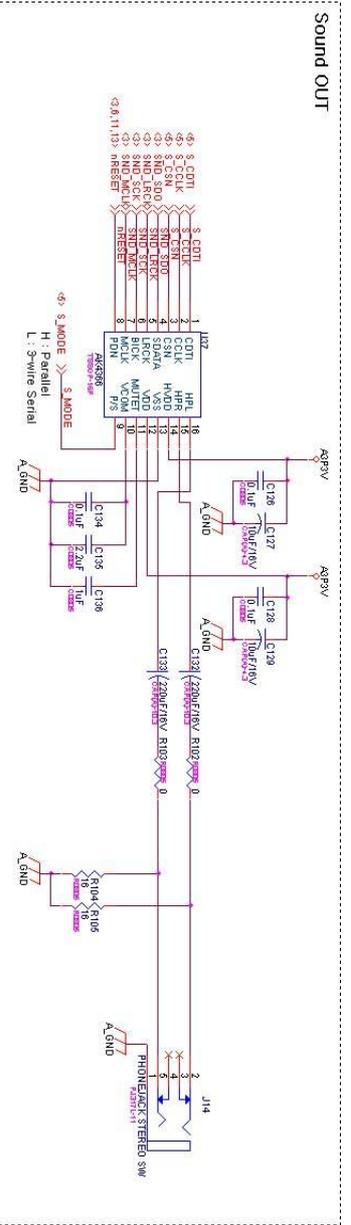
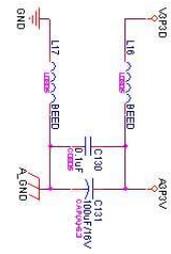
**adc**  
Advanced Digital Chips Inc.  
198-230 호 신계로 100-4-6 죽림1동 8층  
http://www.adc.co.kr

**(주)에이디칩스**

ADC Development Board  
Designed by V.B. Yang  
ooyang@adc.co.kr

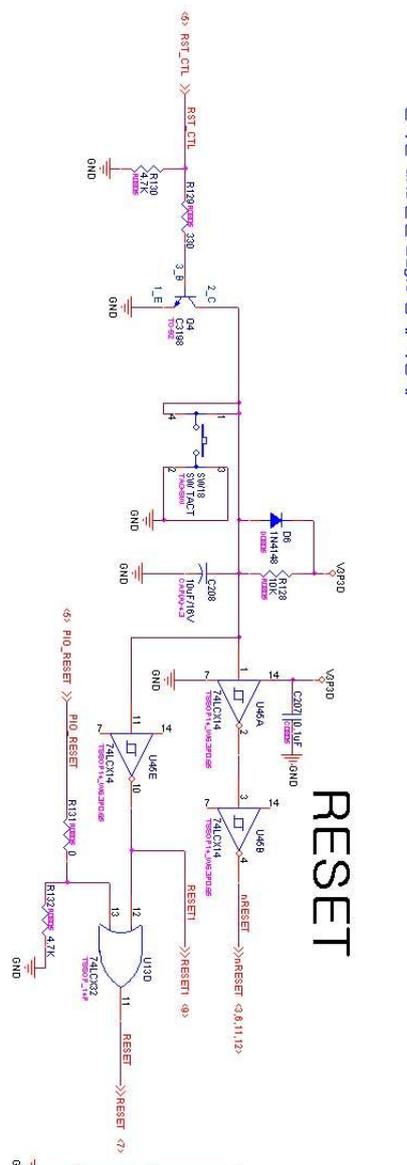
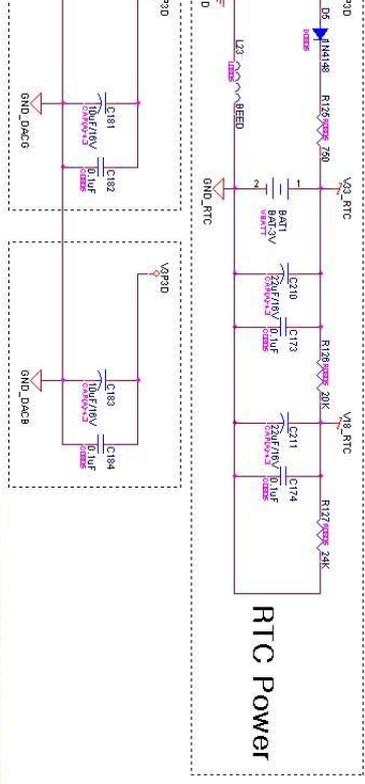
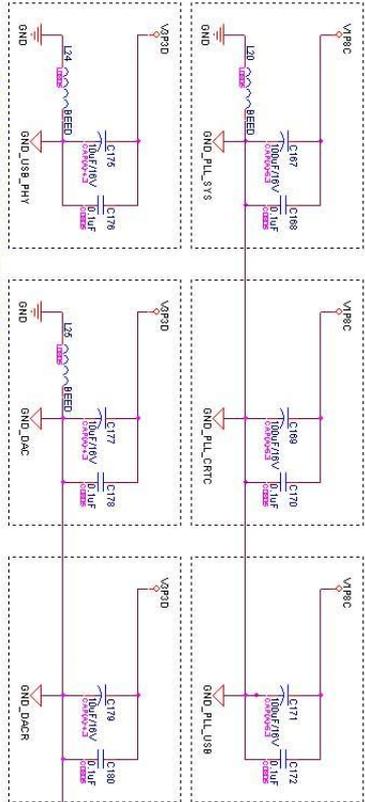
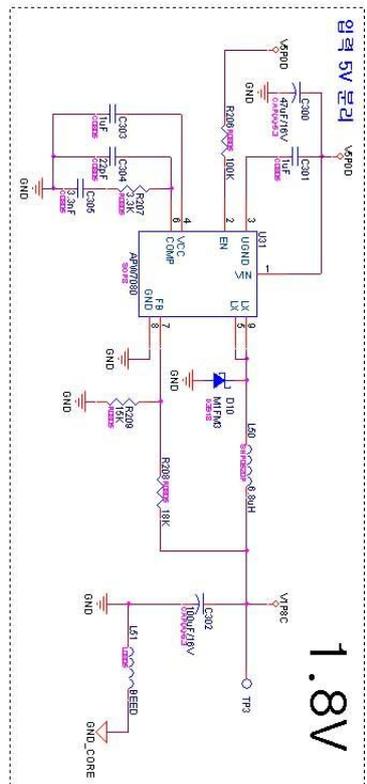
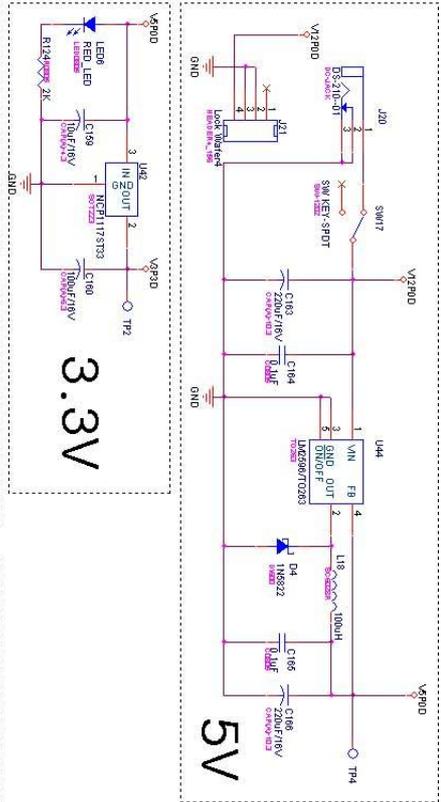
Project Subtitle: Ver. 1.0  
LCD/Video Decoder Inf. & Video OUT  
Date: Monday, December 17, 2007 Page 11 of 14

(10) Sound IN/OUT




  
 Advanced Digital Chips Inc.
   
 138-8830
   
 1000-9 국악비밀로 88
   
 1000-9 국악비밀로 88
   
 http://www.adc.co.kr
   
 (주)에이디칩스
   
 Title
   
 Eagle Development Board
   
 Designed by V.B. Yang
   
 Size
   
 Page Substrate
   
 Sound IN/OUT
   
 ovyang@adc.co.kr
   
 Var.
   
 A3
   
 Date : Monday, December 17, 2007
   
 Page 12 of 14

(11)Power, Reset



(주)에이디칩스

Advanced Digital Chips Inc. 138-2830 신원로 11004-6 구미시 1월 7일	
Title	Eagle Development Board
Size	Pape substrate
A3	Power & Reset
Date	Monday, December 17, 2007
Page	13 of 14
Designed by	V.B.Yang
Ver.	1.0