

AD3000/3008

***Voice Player with
Digital Amplifier***

Preliminary

Rev 0.3

Feb. 14, 2013

History

Rev. 0.1	
DEC. 3, 2012	1st version released
FEB. 14, 2013	2st version released

Preliminary

Contents

1	Descriptions and Features	3
1.1	General Description.....	3
1.2	Features	3
1.3	Application	3
2	Block Diagram & Pin Descriptions	4
2.1	Block Diagram	4
2.2	Pin Diagram (44QFP)	4
2.3	Pin Definition (44QFP)	5
3	Characteristic.....	6
3.1	Maximum Absolute ratings	6
3.2	Maximum Absolute ratings	6
3.3	Electrical Characteristics.....	6
4	Timing Diagram	7
5	Sampling Rate	8
6	Register Map.....	9
6.1	Phrase Number Register(\$E0h & \$E4h)	9
6.2	Volume Control Register(\$E1h).....	9
6.3	Control0 Register(\$E2h)	10
6.4	Control1 Register(D-Amp Control Register).....	10
7	Stand Alone operation	11
7.1	Designation of the Phrase for Decoding	11
7.2	Volume Control.....	11
7.3	Repetition Play the Phrase	11
7.4	Power Save Mode.....	12
8	MCU operation by SPI I/F	12
8.1	Power Save Mode.....	12
8.2	Direct Play Mode	13

Contents

9 Internal / External Memory Mode	14
9.1 Internal Memory Mode	14
9.2 External Memory Mode.....	14
9.3 Data Access to Internal Flash Memory	14
9.3.1 Data download sequence.....	14
9.3.2 Write Enable(06h).....	15
9.3.3 Write Status Register(01h)	15
9.3.4 Page Program(PP)(02h)	16
9.3.5 Sector Erase(SE)(20h)	17
9.3.6 Block Erase(BE)(D8h)	17
9.3.7 Chip Erase(CE)(C7h)	18
9.4 Flash Memory Map.....	19
9.4.1 Phrase Table.....	19
9.4.2 Sentence Table(Address 0x000300~0x003FF)	20
10 Application	21
10.1 Test circuit	21
10.2 Power capacitor.....	22
10.3 Matrix Method Diagram	23
10.4 External Flash Memory SPI I/F Diagram	23
10.5 X-tal usage recommendation.....	24
10.5.1 In case of using X-tal.....	24
10.5.2 In case of using system clock.....	24
10.5.3 In case of using resistor and capacitor	24
10.6 Stand alone application	25
10.7 Key Operation in Standalone Mode	27
10.8 MCU application	27
10.9 Cautions	28
11 Package Dimensions <44QFP>.....	32

1 Descriptions and Features

1.1 General Description

AD3000/3008은 ADPCM decoder를 내장한 voice용 Chip이다. Digital amplifier와 6~16ohm speaker를 바로 연결 할 수 있는 Speaker Driver를 내장하고 있다.

AD3000은 flash가 내장 되어 있지 않은 Version이고, AD3008는 flash가 내장된 version으로 구분된다. 그리고 모두 외부에 memory를 확장하여 사용 할 수 있다. AD3000/3008는 standalone mode 또는 MCU mode를 사용 하는 것이 가능하다.

1.2 Features

- Supply voltage : 2.8V ~ 5.5V
- 16bits operation in ADPCM Decoder
- Stand alone / SPI control interface
- Program play : Selectable Phrase play or Sentence play
- Direct play : PCM or ADPCM input
- Non-Encoded data can be saved in the Internal/external flash memory for high quality.
- Direct internal/external serial flash memory access
- Direct speaker drive with internal Digital amplifier
- 600mW @ 8ohm, THD=10% (VCC=3.3V)
- 1.5W @ 8ohm, THD=10% (VCC=5.5V)
- X-tal oscillator or Passive ring oscillator : Master clock Frequency is 16.384 or 32.768MHz
- Maximum 36 keys(matrix structure) at stand alone mode
- Auto power save mode for very long battery life time
- Sampling rate : 4, 8, 16KHz / 8, 16, 32KHz(X-tal : 16.384MHz/32.768MHz)
- Maximum play time (@ internal 8M, 4K Sampling rate) : 500sec
- Built in 2 Low Dropout Regulators for internal/external flash or MCU
- Built in Power on reset
- Auto stand-by : under 0.1uA when no key action
- Few external parts
- Package : 44QFP

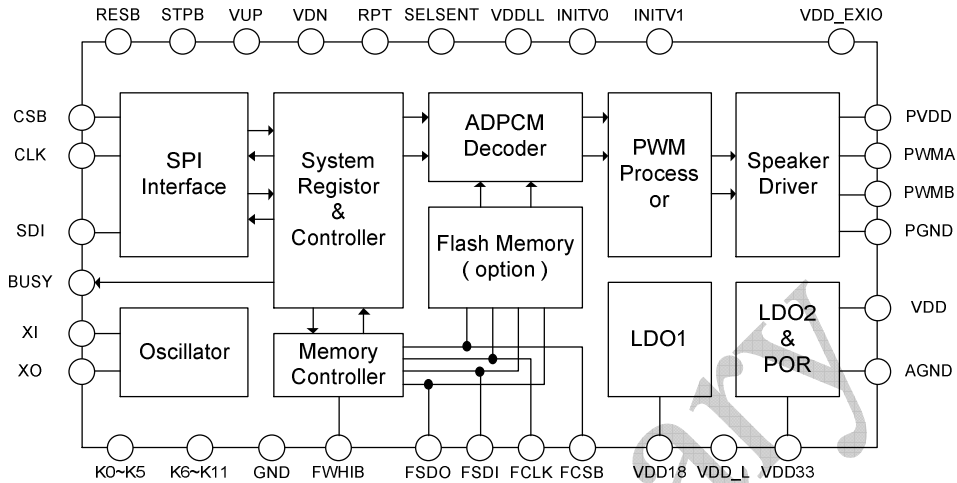
1.3 Application

- Toys
- GPS, Navigation
- Audiobook
- Answering machine
- Home voice applications

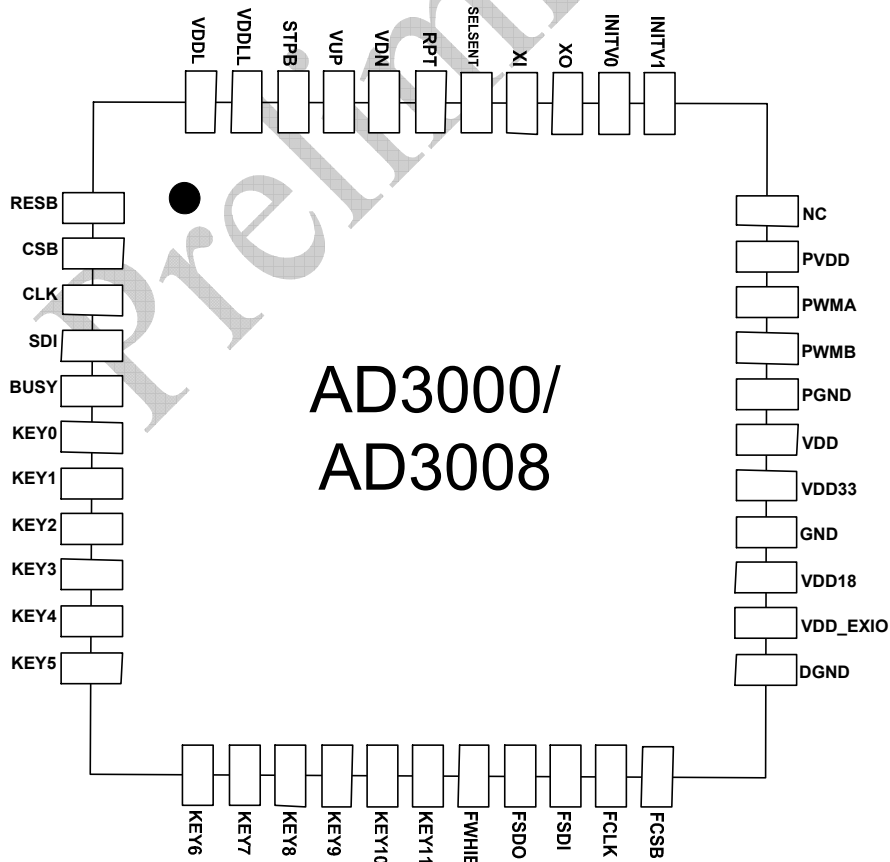
2 Block Diagram & Pin Descriptions

2.1 Block Diagram

Figure 2-1 AD3000 Block Diagram



2.2 Pin Diagram (44QFP)



2.3 Pin Definition (44QFP)

Table 2-1 AD3000/3008 Pin Definitions

No.	Pin Name	Description.	Type	PU/PD
1	RESB	Power On Reset pin	In	PU
2	CSB	SPI enable pin	In	PU
3	CLK	SPI clock	In	
4	SDI	SPI Data input	In	
5	BUSY	SPI BUSY Signal	Out	
6	KEY0	Input key1 for selecting phrase	In	PU
7	KEY1	Input key2 for selecting phrase	In	PU
8	KEY2	Input key3 for selecting phrase	In	PU
9	KEY3	Input key4 for selecting phrase	In	PU
10	KEY4	Input key5 for selecting phrase	In	PU
11	KEY5	Input key6 for selecting phrase	In	PU
12	KEY6	Output key1 for selecting phrase	Out	
13	KEY7	Output key2 for selecting phrase	Out	
14	KEY8	Output key3 for selecting phrase	Out	
15	KEY9	Output key4 for selecting phrase	Out	
16	KEY10	Output key5 for selecting phrase	Out	
17	KEY11	Output key6 for selecting phrase	Out	
18	FWHID	External flash memory write inhibit output	Out	
19	FSDO	Serial data input of the external flash memory	Out	
20	FSDI	Serial data output of the external flash memory	In	PD
21	FCLK	External flash memory clock	Out	
22	FCSB	External flash memory chip select signal	Out	
23	GDND	Digital ground	Gnd	
24	VDD_EXIO	External flash memory VDD selection pin	P	
25	VDD18	LDO 1.8V output	Out	
26	GNDA	Analog ground	P	
27	VDD33	LDO 3.3V output	Out	
28	VDD	VDD(for LDO)	P	
29	PGND	Power ground	Gnd	
30	PWMB	Amplifier out B	Out	
31	PWMA	Amplifier out A	Out	
32	PVDD	Power VDD	P	
33	ASIC_TEST	ASIC TEST	PD	
34	INITV1	Initial volume setting 1	I/O	
35	INITV0	Initial volume setting 0	I/O	
36	XO	X-tal oscillator output	Out	
37	XI	X-tal oscillator input	In	
38	SELSENT	Play mode selection (0: phrase, 1: sentence)	In	
39	RPT	Repeat circulation in phrase mode	In	PU
40	VDN	Volume down(for standalone) pin	In	PU
41	VUP	Volume up(for standalone) pin	In	PU
42	STPB	Play stop control pin	In	PU
43	VDDL	Enable to supply 1.8V to internal flash memory	P	
44	VDDL	Digital power (must be connected to VDD33)	In	

3 Characteristic

3.1 Maximum Absolute ratings

Maximum Absolute ratings

Parameter	Symbol	Value	Unit
Supply Voltage	Vccmax	-0.3~6.0	V
Storage temperature	Tstg	-45~150	°C
Operating temperature	Topr	-40~85	°C
Power Dissipation	Pdmax	800	mW

3.2 Maximum Absolute ratings

Maximum Absolute ratings

Mode	Polarity	Characteristic			Unit
		min	typ	max	
HBM	Positive/Negative	2000	-	-	V
MM	Positive/Negative	200	-	-	V
CDM	Positive/Negative	800	-	-	V

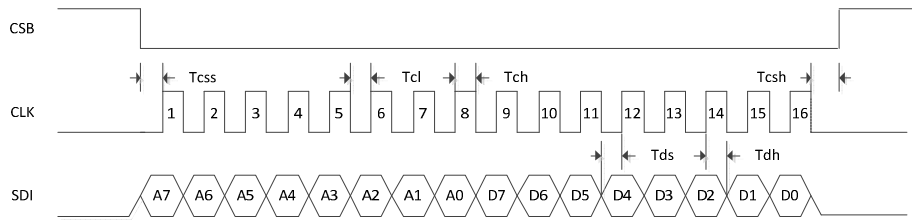
3.3 Electrical Characteristics

VCC=5.0V. Ta=25.0°C (Unless otherwise noted)

Characteristics	Symbol	Condition	Value			Unit
			min	typ	max	
Operating voltage range	Vop	-	2.8	-	5.5	V
Stand by current	Ist	Vin=0.5V	-	0.0	1.0	uA
Shutdown current	I _{sd}	Vin=0.5V	-	0.0	1.0	uA
Output Power	Po	8ohm,10%, VIN=3.3V	500	600	-	mW
LDO1 output voltage	Vout1	Vin=5.0V	1.5	1.8	2.1	V
LDO2 output voltage	Vout2	Vin=5.0V	2.7	3.3	3.6	V
Total harmonic Distortion + N	THD+N	8ohm,Po=40mW,1KHz	-	0.1	-	%
Volume control range	Rvol	-	-98	-	+24	dB

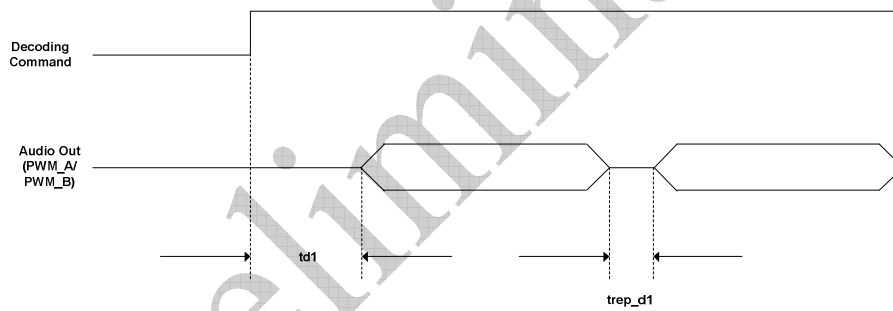
4 Timing Diagram

SPI Timing (CSB, CLK, SDI)



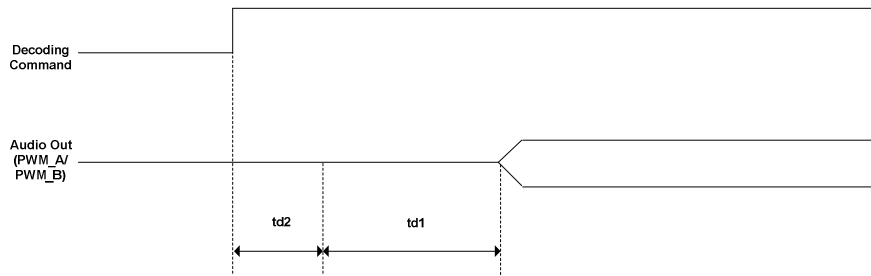
Parameter	Symbol	2.7~3.3V	4.5~5.5V	Unit
Clock Width High	Tch	500	400	ns min
Clock Width Low	Tcl	500	400	ns min
Data Setup	Tds	100	80	ns min
Data Hold	Tdh	60	50	ns min
Select	Tcss	60	50	ns min
Deselect	Tcsh	120	100	ns min

Decode timing (Using internal flash memory mode)



$td1$ 은 decode와 real audio output에 대한 command사이의 시간 간격이다.

Decode timing (Using external flash memory mode)



Parameter	Symbol	fs=4KHz	fs=8KHz	fs=16KHz	comments
Data out delay	td1	32ms	16ms	8ms	-
FIFO buffer delay	Td2	-	-	-	*1
Blank period in repeat mode	trep_d1	16ms	8ms	4ms	repeat mode

*1: td2는 외부 메모리에서 FIFO buffer로 data를 downloading하는 시간이다. ADC3008는 data buffer용도로 256Byte의 FIFO가 있다.

5 Sampling Rate

AD3000/3008는 non-encoded 또는 encoded data(ADPCM)을 play 할 수 있다. AD3000/3008는 16.384MHz system clock을 사용하여 4,8,16KHz sampling rate를 제공한다. 또한 AD3000/3008 option에서 8,16,32KHz를 지원한다. 8,16,32KHz sampling rate에 대해 32.768MHz system clock을 사용해야 한다. 32KHz sampling rate인 경우, 더 좋은 sound 음질에 대해 non-encoded data를 사용하는 것이 좋다. 왜냐하면 non-encoded encoded data(ADPCM)보다 noise가 작기 때문이다.

6 Register Map

Register Map

Name	Addr	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Default
Phrase Number1	\$E0h			0~254 Phrase / 0~255 Sentence						0x00
Volume	\$E1h			Volume(+24~-98dB)						0x24
Control0	\$E2h		-		Stop	Repeat[1:0]	OprMode[1:0]			0x00
Control1	\$E3h	EnDth	Sym Dth		AmtDth [1:0]	EnFlt			-	0x00
Phrase Number2	\$E4h	EnPgm	-	Phrase Group[2:0]		236~2047 Sentence				0x00

6.1 Phrase Number Register(\$E0h & \$E4h)

register는 decoding에 대한 phrase number 또는 sentence number를 지정한다. 255phrase로 8개의 group이 있다. \$E4h register를 설정하여 phrase group을 설정 한다.

2048개의 sentence가 있으며, 8개의 phrase로 조합된다.

\$E0h register를 설정하여 voice와 music을 play 할 수 있다.

만약 EnPgm(\$E4h[7])이 1로 설정되면, CBS, CLK, SDI & BUSY pin은 내부 flash memory에 바로 연결 된다.

6.2 Volume Control Register(\$E1h)

This register controls the volume of the signal.

Number	Volume [dB]	Number	Volume [dB]	Number	Volume [dB]	Number	Volume [dB]
00h	+24	01h	+23	02h	+22	03h	+21
04h	+20	05h	+19	06h	+18	07h	+17
08h	+16	09h	+15	0ah	+14	0bh	+13
0ch	+12	0dh	+11	0eh	+10	0fh	+9
10h	+8	11h	+7	12h	+6	13h	+5
14h	+4	15h	+3	16h	+2	17h	+1
18h	0	19h	-1	1ah	-2	1bh	-3
1ch	-4	1dh	-5	1eh	-6	1fh	-7
20h	-8	21h	-9	22h	-10	23h	-11
24h	-12	25h	-13	26h	-14	27h	-15
28h	-16	29h	-17	2ah	-18	2bh	-19
2ch	-20	2dh	-21	2eh	-22	2fh	-23
30h	-24	31h	-25	32h	-26	33h	-27
34h	-28	35h	-29	36h	-30	37h	-31
38h	-32	39h	-33	3ah	-34	3bh	-35
3ch	-36	3dh	-37	3eh	-38	3fh	-39
40h	-40	41h	-41	42h	-42	43h	-43
44h	-44	45h	-45	46h	-46	47h	-47
48h	-48	49h	-49	4ah	-50	4bh	-52
4ch	-54	4dh	-56	4eh	-58	4fh	-60
50h	-64	51h	-68	52h	-72	53h	-78
54h	-84	55h	-90	56h	-96	57h	-98

6.3 Control0 Register(\$E2h)

- OprMode (Operating Mode):
두 bit를 설정하여 Operating mode를 선택할 수 있다.
0h: Normal Play from Internal/External flash memory
1h: Internal/External Flash Memory Program Mode.
2h: Direct Play Mode (etc: PC control program)
- Repeat:
아래의 두 bit는 선택된 phrase 또는 sentence에 대한 반복 재생에 관한 것이다.
0h: 1-time play 1h: 2-time play
2h: 4-time play 3h: endless play until stop.
- Stop:
Play중 stop하고자 하면, 이 register를 high로 설정하여 stop 할 수 있다. 내부적으로 clear되므로 reset을하지 않아도 된다

6.4 Control1 Register(D-Amp Control Register)

- EnDth:
Sound 품질을 향상하기 위해 dither function을 사용한다.
0: Disable, 1: Enable
- SynDth:
Dither function mode를 설정한다.
0: Asymmetrical, 1: Symmetrical
- AmthDth:
Dither의 양을 설정한다.
0h: 18-bit position, 1h: 17-bit position, 2h: 16-bit position,
3h: 15bit position
- Enft:
Speaker Block의 고장, 보호 기능의 활성화를 설정한다.
0: Enable, 1: Disable

7 Stand Alone operation

Microprocessor 없이 ADC3008는 key pad로 “Stand Alone Operation”으로 사용 할 수 있다. Stand Alone Operation mode는 pin configuration없이 내부적으로 결정된다.

7.1 Designation of the Phrase for Decoding

Key0~Key11을 사용하여 phrase와 sentence 지정이 가능하다.

이 Key들은 36 phrase 또는 sentence를 지정하기 위해 Matrix구조를 설정해야 한다. 또한 SELST pin 설정으로 phrase mode나 sentence mode를 설정 할 수 있다.(0: Phrase mode, 1: Sentence mode)

Key를 사용 할 경우, switch noise와 기계적 noise가 기능저하를 일으킨다. 이것을 방지하기 위해, key 입력은 50msec 동안 받아들이지 않는다. 따라서 200msec 이상 key를 눌러야 한다.

7.2 Volume Control

Stand Alone 동작에서, power on time에서 초기 volume level은 INT0, INT1에 의해 조절된다. Volume level은 power on 동안 VUP, VDN의 level 설정에 의해 변경 할 수 있다. VUP button이 눌러졌을 경우, volume의 1dB level이 증가한다. VDP button이 눌러지면 volume의 1dB level이 감소한다. (volume chart를 참조)

Volume Control

INT1	INT0	Volume(dB)
0	0	0
0	1	-6
1	0	-12
1	1	-18

7.3 Repetition Play the Phrase

RPT pin의 switch를 누름에 의해, repetition play function는 동작된다. 이 pin의 눌러지는 횟수에 의해 repetition number는 change 된다. (만약 4번 눌러지면 repetition number는 1회로 되돌아 간다.)

Repetition Play the Phrase

Push Number	Repetition Number
0	1
1	2
2	4
3	Infinity

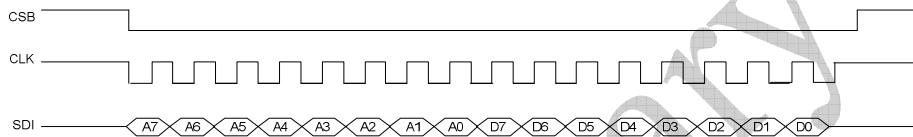
7.4 Power Save Mode

Stand Alone Operation에서 1초 이상 재생이 없다면, 자동적으로 power save mode로 들어간다. Power save mode에서 phrase 또는 sentence를 play하려면 아무 키를 누르면 된다(Key0~Key11).

Power save mode에서는 내부 clock은 정지되고, PWM 출력 또한 off된다.

8 MCU operation by SPI I/F

MCU I/F Timing Chart



Mcu i/f timing chart는 SPI interface의 timing diagram이다.

(8bit address와 8bit data의 조합의 구조이다.)

SPI interface를 통해 MCU는 모든 동작을 제어한다.

MCU I/F에 의한 register 제어는 Register Map를 참조한다.

MCU interface protocol은 pin configuration없이 자동적으로 검출된다.

CSB는 다음 명령어에 대한 High level 상태로 된다.

그리고 이 CSB signal는 ADC3008의 안정화 동작을 위해 3초동안 High 상태를 유지 해야만 한다. Decoding 동작 동안, MCU는 ADC3008의 BUSY 신호를 참조해야 한다. BUSY가 High일 때, FIFO buffer는 full이다.

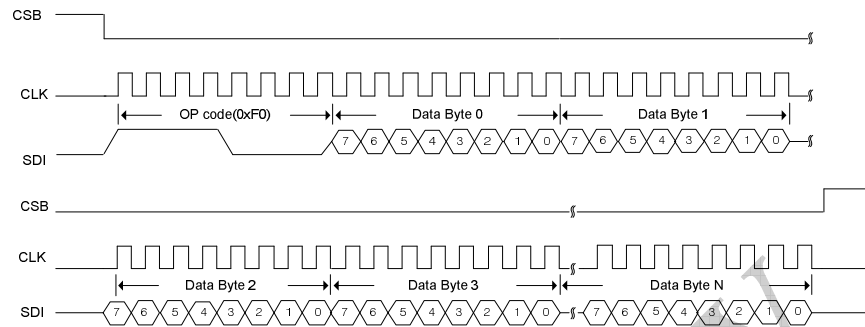
만약 BUSY Pin이 High-Level이면 내부 FIFO buffer 공간이 없다는 의미이다. 그러므로 data에는 접근 할 수가 없다. MCU는 data writing을 stop한다. 만약 BUSY가 Low-Level이면, MCU는 ADC3008 decoding에 대한 data를 writing 할 수 있다.

8.1 Power Save Mode

만약 1초 동안 MCU에서 communication이 없다면, 자동적으로 Power Save mode로 전환된다. Power Save mode로부터 Phrase 또는 sentence play를 하기 위해, MCU는 communicate를 재 시작해야 한다. Power Save mode에서 내부 clock는 stop되고 PWM 출력은 Off된다.

8.2 Direct Play Mode

AD3000A/3008A는 MCU의 SPI interface로 입력된 data(voice and music)를 바로 play할 수 있다. MCU의 SPI interface(CSB, CLK, SDI, BUSY) Data format은 아래 diagram과 같다.



Data Byte 0 Format

bit	[7:3]	[2]	[1:0]
name	Reserved	encode	Fs[1:0]

- Fs[1:0] : sampling frequency. 2'b00:4khz, 2'b01:8khz, 2'b10:16khz
- Encode : encoding of ADPCM. 1'b0:ADPCM, 1'b1:Not encoded
- Data1 ~ Data N : Real Audio & Voice Data

9 Internal / External Memory Mode

9.1 Internal Memory Mode

내부 메모리에 저장된 ADPCM data를 decoding하기 위해, sample frequency 4/8/16/32KHz와 적당한 format으로 변환되어야 한다. 또한 non-encoded data는 내부 memory에 저장 할 수 있지만, ADPCM data보다 play하는 시간이 짧다.

필요에 따라 다른 register를 설정 한 후, decode 동작은 designated phrase의 선택에서 처리된다.

Phrase Number Register에 지정된 number의해 decoding은 시작된다.

Phrase Number Register에 "0"을 설정했을 경우, 첫 번째 phrase 는 선택 된다. 만약 지정된 번호가 저장된 최대 번호 보다 큰 경우, phrase는 제일 마지막 저장된 것 이 선택된다.

9.2 External Memory Mode

사용자는 External Memory에 저장된 ADPCM 또는 non-encoded data를 play할 수 있다. MCU로 ADC3008의 register를 제어하여 이용 할 수 있다. 외부 memory에 저장된ADPCM file의 format은 4bit로 압축되어있고 sampling 주파수 4/8/16/32KHz를 이용 할 수 있다.

File 변환은 AD3000/ADC3008 PC program을 사용 할 수 있다.

전체 순서는 ADPCM data를 play하는것과 같다. 또한 16bit PCM data는 AD3000/3008 format으로 올바르게 변환되어야 한다.

품질에 대해선 non-encoded data를 사용하는 것이 좋다.

9.3 Data Access to Internal Flash Memory

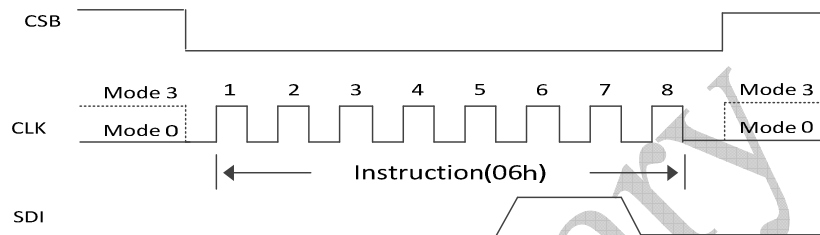
9.3.1 Data download sequence

- Internal/external flash program mode setting(address E2h, data 01h)
- Flash Write protection clear operation(address 01h, data 00h)
- Flash chip erase operation(data C7h)
- Flash page program operation(Refer to figure3 on 12page.)
- Flash Write protection setting(address 01h, data 9Ch)
- Internal/external flash memory play mode setting(address E2h, data 00h)

9.3.2 Write Enable(06h)

Write enable 명령(Figure 1)은 Write Enable Latch bit를 set한다. Write Enable Latch bit는 항상 Page Program(PP), Sector Erase(SE), Block Erase(BE, Chip Erase(CE)), 그리고 Write Status Register 명령에 대해 먼저 set 해야 한다. Write Enable 명령은 Chip Select(CSB) low에 의해 접근 되며, instruction code를 전송하고, 그 다음 Chip Select(CSB)는 High로 한다.

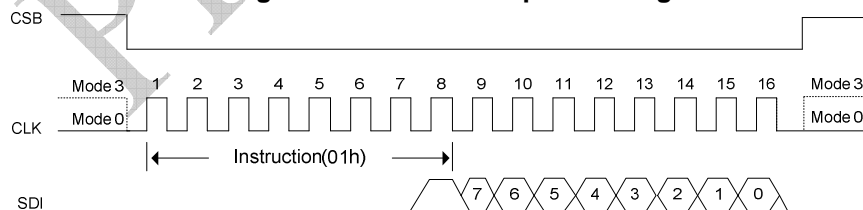
Figure 1. Write Enable instruction Sequence Diagram



9.3.3 Write Status Register(01h)

Write Status Register 명령은 새로운 값이 Status Register에 쓰여지는 것을 허용 한다. 그전에 Write Enable 명령이 미리 실행되어야 한다. Write Enable 명령이 decode되고 실행 된 후 device는 Write Enable Latch를 설정 한다. Write Status Register 명령은 Chip Select(CSB)를 low로 하여 진입하며, Serial Data Input(SDI)의 instruction code와 data byte에 따른다. Instruction sequence는 Figure 2와 같다.

Figure 2. Write Status Register Instruction Sequence Diagram



9.3.4 Page Program(PP)(02h)

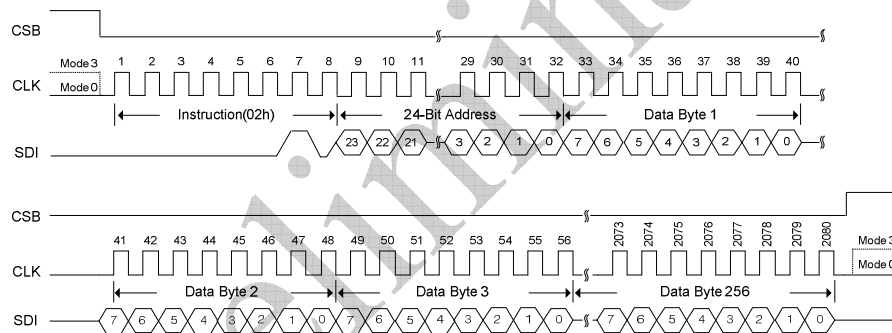
Page Program(PP) instruction은 memory에 byte를 program하는 것을 허용한다. 그전에 Write Enable 명령이 미리 실행되어야 한다. Write Enable 명령이 decode되고 실행 된 후 device는 Write Enable Latch를 설정 한다.

Page Program(PP) instruction은 Serial Data Input(SDI)상에 instruction code, 3 address byte와 최소의 data byte에 의해 실행된다.

만약 8개의 최하위 address bit들(A0-A7)이 zero가 아니면, 전송된 모든 data는 현재 page의 끝을 넘어서 같은 page 의 start address부터 program된다. Chip Select(CSB)는 sequence의 모든 구간에 low를 유지해야 한다. Instruction sequence은 Figure 3과 같다. 만약 256byte보다 많이 device로 보내면, 전에 latch된 data는 버려지고, 마지막 256 data byte는 같은 page에 정확하게 program된다.

만약 256 data byte보다 작으면, 같은 page의 다른 byte들은 영향을 미치지 않고 요청된 address로 program 된다.

Figure 3. Page Program Instruction Sequence Diagram



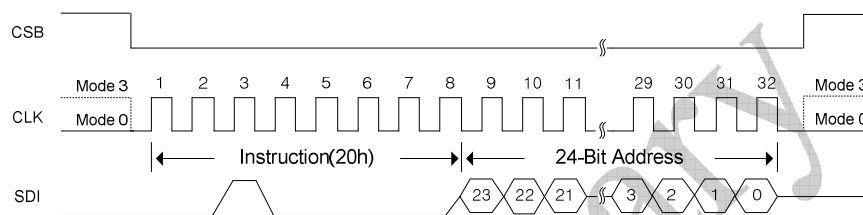
9.3.5 Sector Erase(SE)(20h)

Sector Erase(SE) instruction은 선택된 sector 안의 모든 bit들을 1(FFh)로 설정한다. 그전에 Write Enable 명령이 미리 실행되어야 한다.

Write Enable instruction이 decode된 후 device는 Write Enable latch로 set된다. Sector Erase(SE) instruction은 Chip Select(CSB) low에 의해 접근되며, Serial Data Input(SDI)에 instruction code, 3 address byte에 의해 접근된다. Instruction sequence는 Figure4와 같다.

Chip Select(CSB)는 마지막 address byte의 8 bit가 latch된 후 high로 하고, 다른 경우는 Sector Erase(SE)는 실행 되지 않는다.

Figure 4. Sector Erase Instruction Sequence Diagram



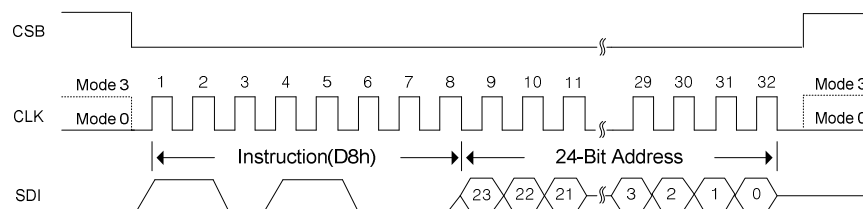
9.3.6 Block Erase(BE)(D8h)

Block Erase(BE) instruction은 선택된 block안의 모든 bit들을 1(FFh)로 설정한다. 그전에 Write Enable 명령이 미리 실행되어야 한다. Write Enable instruction이 decode된 후 device는 Write Enable latch로 set된다.

Block Erase(BE) instruction은 Chip Select(CSB) low에 의해 접근되며, Serial Data Input(SDI)에 instruction code, 3 address byte에 의해 접근된다. Instruction sequence는 Figure5와 같다.

Chip Select(CSB)는 마지막 address byte의 8 bit가 latch된 후 high로 하고, 다른 경우는 Block Erase(BE)는 실행 되지 않는다.

Figure 5. Block Erase Instruction Sequence Diagram



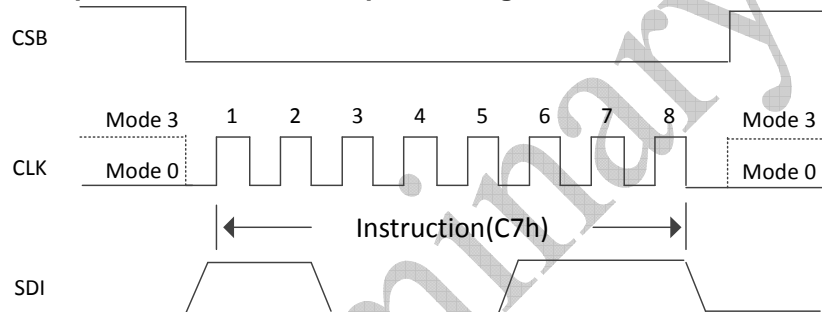
9.3.7 Chip Erase(CE)(C7h)

Chip Erase(CE) instruction은 모든 bit 들을 1(FFh)로 설정한다. 그전에 Write Enable 명령이 미리 실행되어야 한다. Write Enable instruction이 decode된 후 device는 Write Enable latch로 set된다.

Chip Erase(CE) instruction은 Chip Select(CSB) low에 의해 접근되며, Serial Data Input(SDI)에 instruction code에 의해 접근된다. Chip Select(CSB)는 sequence의 진행 동안 low로 유지한다.

Instruction sequence는 Figure 6와 같다. Chip Select(CSB)는 instruction code의 8bit가 latch 된 후 high로 해야 하며, 그 이외의 경우는 Chip Erase가 실행 되지 않는다.

Figure 6. Chip Erase Instruction Sequence Diagram



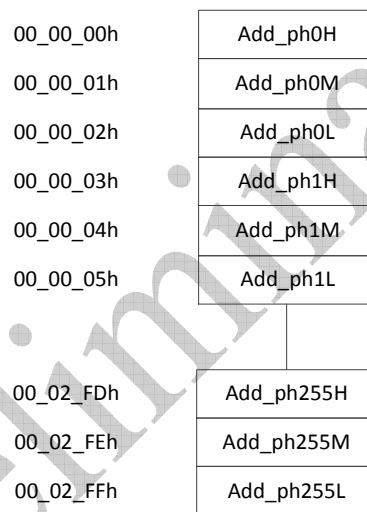
9.4 Flash Memory Map

9.4.1 Phrase Table

Phrase Table은 phrase audio data에 관한 pointer map이다(Address 0x000000~0x002FF). Phrase number는 0~254까지 Total 255이고, phrase number 255는 사용 할 수 없다.

한 phrase는 3byte로 구성되어 있다.(High byte, Middle byte, Low byte)
Phrase Table은 Figure 7와 같다.

Figure 7. Phrase Table Diagram



9.4.2 Sentence Table(Address 0x000300~0x003FF)

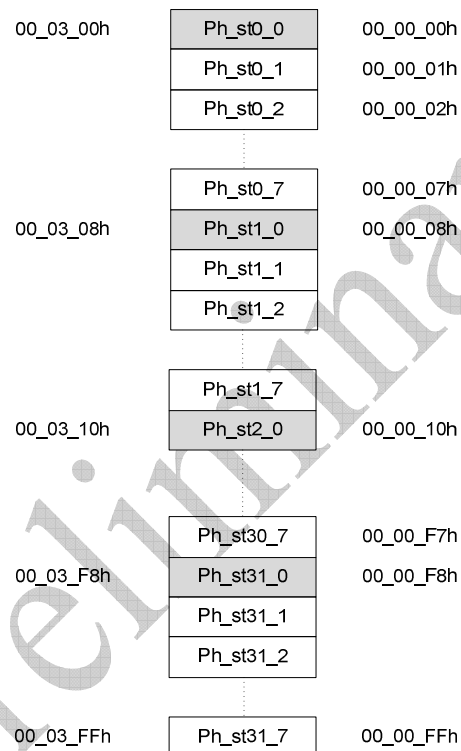
Sentence Table은 최대 8phrase를 사용 할 수 있다.

만약 sentence가 8 phrase보다 적으면 제일 마지막 phrase에 0xFF를 program해야 한다. 모두 32 sentence number를 사용 할 수 있다.

(모두 2048개의 sentence number를 사용할 수 있다.)

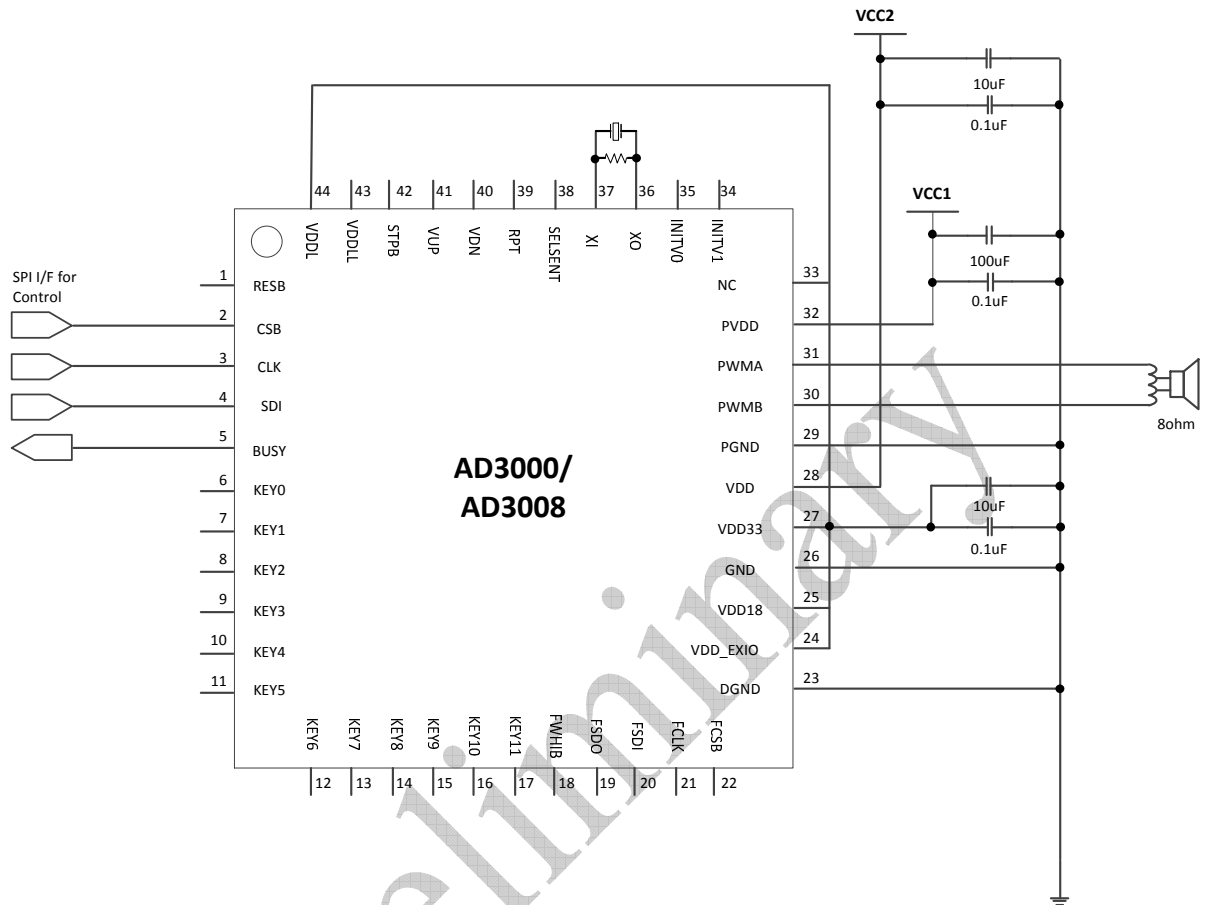
Sentence Table은 Figure 8와 같다.

Figure 8. Sentence Table Diagram.



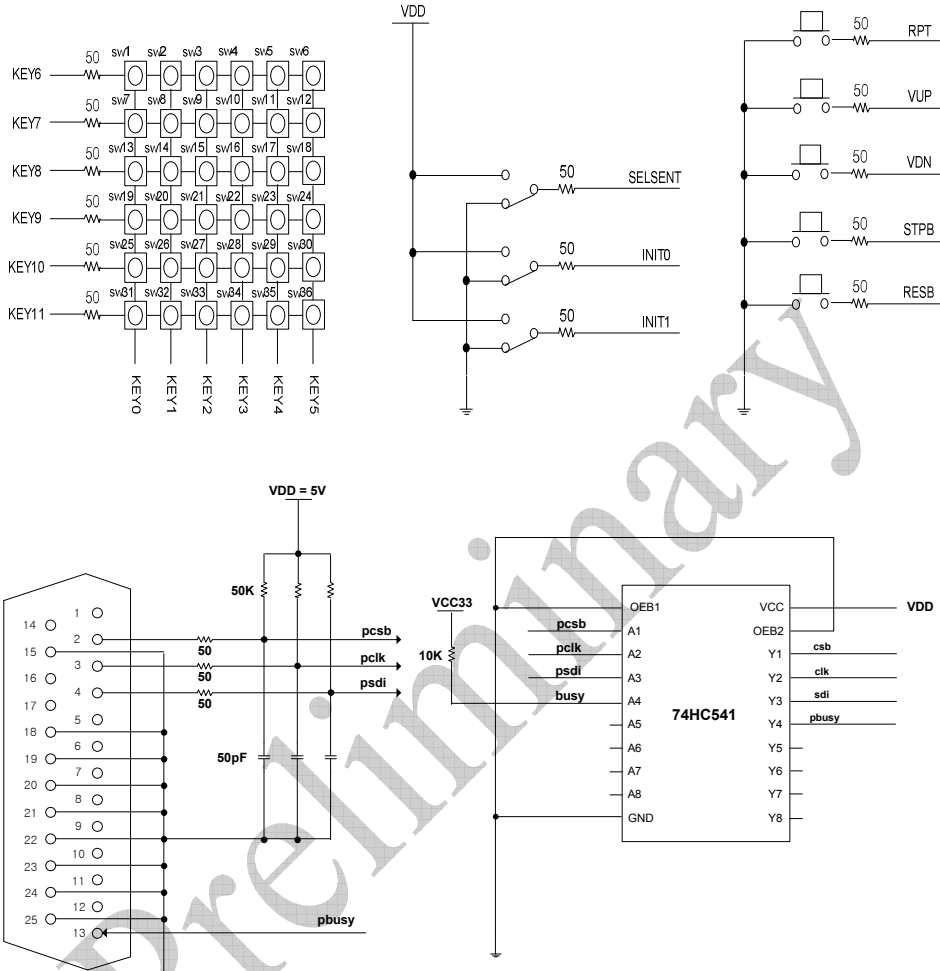
10 Application

10.1 Test circuit



10.2 Power capacitor

Power capacitor(Capacitor for PVDD, VDD, VDD33, & VDD18)는 가능한 IC 근처에 위치해야 한다.



이 경우 내부 flash memory는 1.8V power를 공급해야 하며, VDD18 pin은 VDDL에 연결 해야 한다.

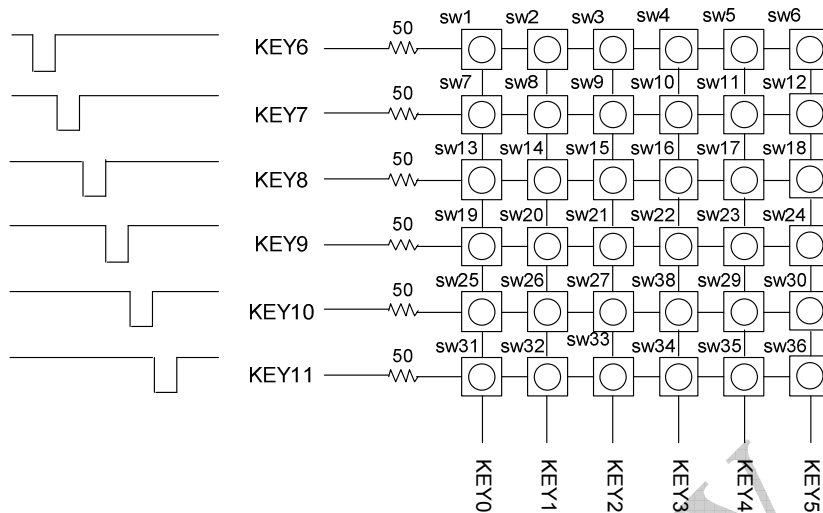
VDD_EXIO와 VDD(External Flash Memory의 power)를 연결하고, 그것은 Memory의 power사용에 대해 유연성 있게 공급 할 수 있다.

VCC1과 VCC2는 같은 전압이지만, IC reset을 피하기 위해 분리해야 한다.

만약 VDD(#28)과 PVDD(#32)를 바로 연결 하면, PVDD(#32)의 전류 소모에 의해 reset의 가능성이 있다.

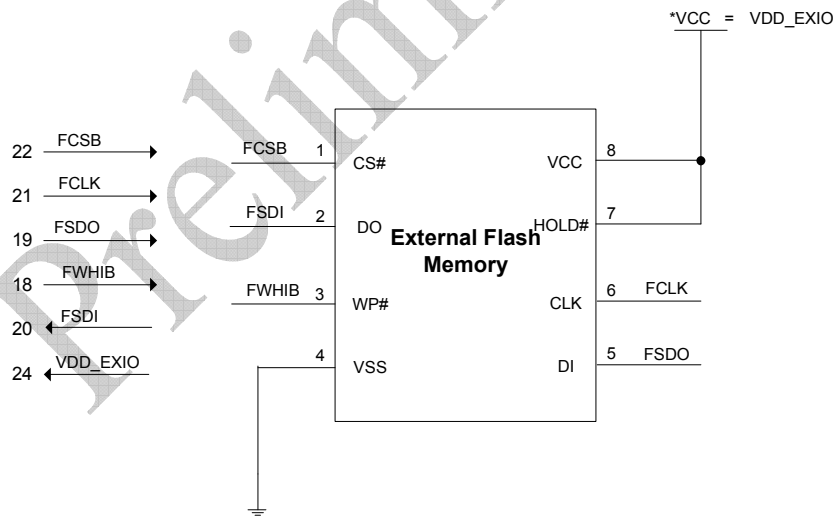
Power line은 PCB설계에서 분리 할 것을 권고 한다.

10.3 Matrix Method Diagram



Output key(key6~key11)는 위의 diagram과 같은 신호를 출력한다. 즉, output key가 low상태일 때 ADC3008는 input key의 상태를 검색 할 수 있다. (key0 ~ key5).

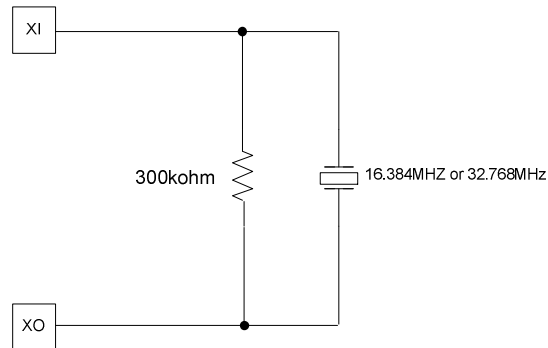
10.4 External Flash Memory SPI I/F Diagram



VDD pin(External Flash Memory Power)은 내부 VDD와 외부 VDD 사이의 혼란을 피하기 위해 VDD_EXIO pin에 연결해야 한다. (External Flash Memory를 사용 해야 할 경우, VDD_EXIO pin에 연결해야 한다)

10.5 X-tal usage recommendation

10.5.1 In case of using X-tal



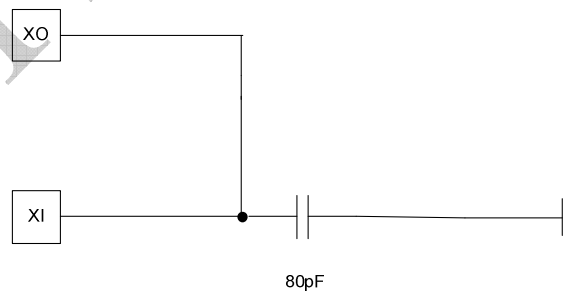
(x-tal을 사용하는 경우 가능한 이 방법을 사용하는 것이 좋다.)

10.5.2 In case of using system clock



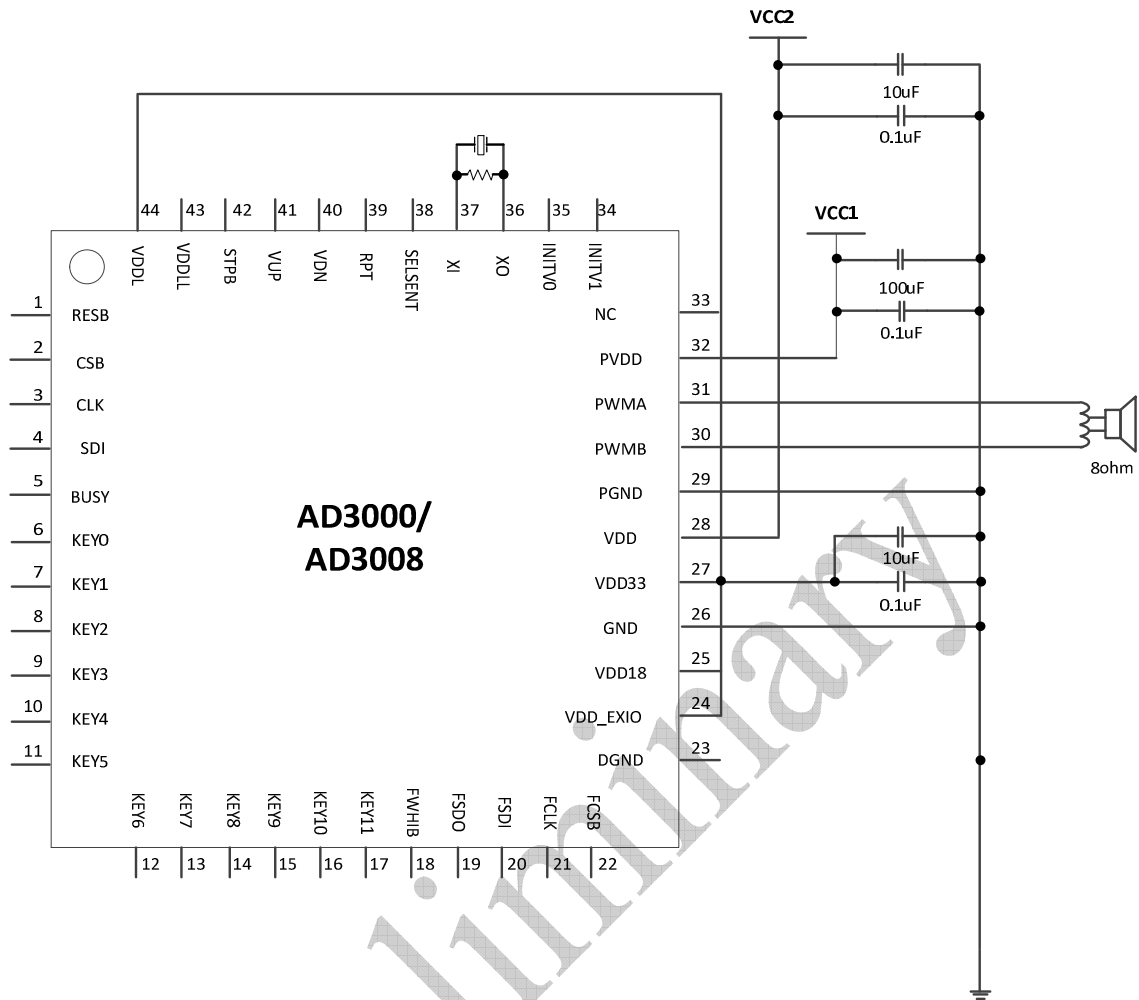
system clock,을 사용하는 경우,
AD3000/3008은 XI pin 연결하여 직접 connecting을 할 수 있다.
(System clock 을 사용하는 경우, (16.384MHZ or 32.768MHZ)를 권장함.)

10.5.3 In case of using resistor and capacitor

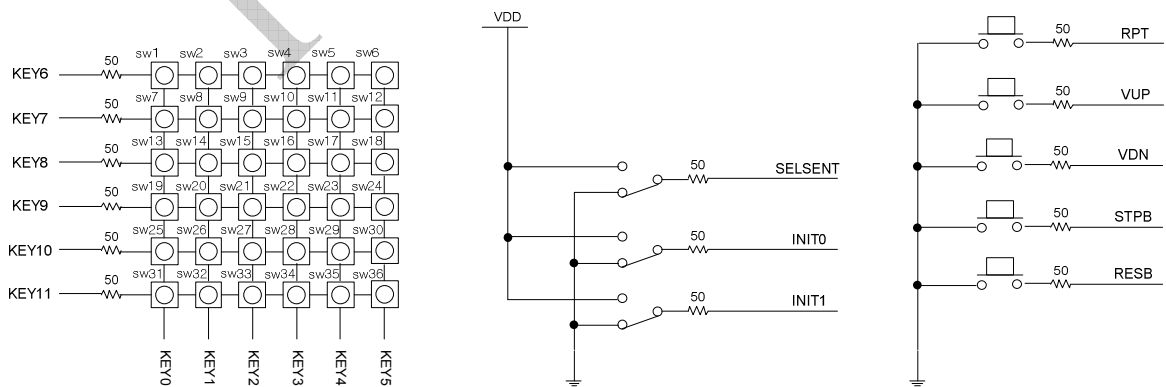


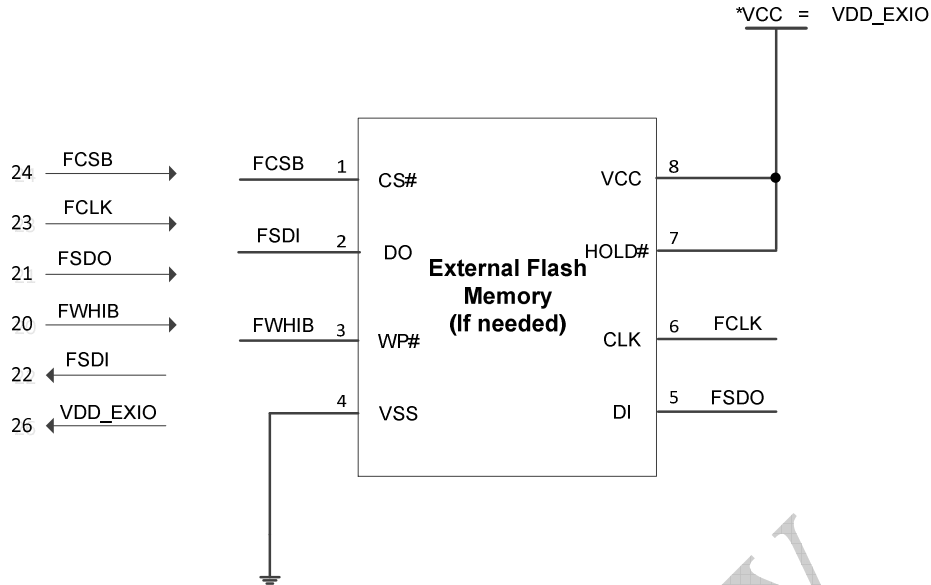
(저항과 capacitor를 사용하는 경우)

10.6 Stand alone application



Power capacitor(Capacitor for PVDD, VDD, VDD33, & VDD18)는 가능한 IC근처에 위치해야 한다.

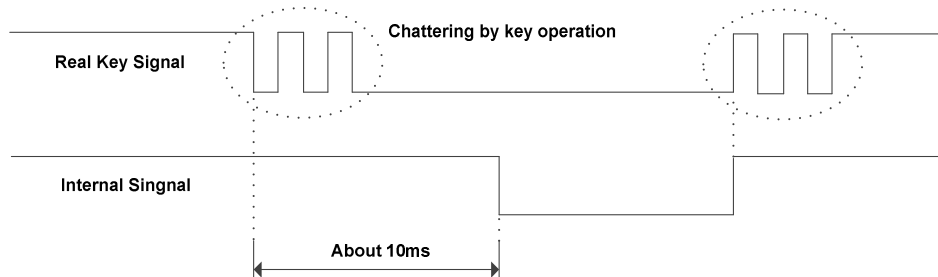




Stand Alone 동작에서, decoding은 수행된 key switch로 동작한다.
 AD3000/3008는 6개의 입력 key(key0~key5), 6개의 출력 key(key6~key11)이 있다. 그것은 출력key에 의해 36 phrase와 time sharing을 지정 할 수 있다. 또한 volume control pin(VDN and VUP)이 있다.
 VDN Key가 한번 눌러지면 volume은 1dB씩 감소한다. 그리고 VUP key를 한번 누르면 1dB씩 증가한다. 내부 volume은 Power-on시 INT0와 INT1을 설정하여 사용 할 수 있다.
 Power on 이후, 이 핀들의 상태는 Volume level에 영향을 주지 않는다.

RPT pin의 switch를 설정하여 반복 재생을 할 수 있다.
 이 pin의 switch를 누를 때 마다 반복 회수가 변경된다.
 (만약 switch가 4번 눌러진다면, 반복 회수는 1번으로 되돌아 간다)
 STPB는 재생 중인 phrase 동안 정지 기능을 제어한다. DI 동작은 하나의 LOW 상태를 설정하는 것으로 운영된다.
 Stand Alone 동작일 경우, 선택된 파일의 decoding 작업이 완료될 때, ADC3008는 clock stop mode로 된다. 만약 key(key0~key11)가 눌러지면 내부 clock은 깨어나고 그 다음 동작한다.

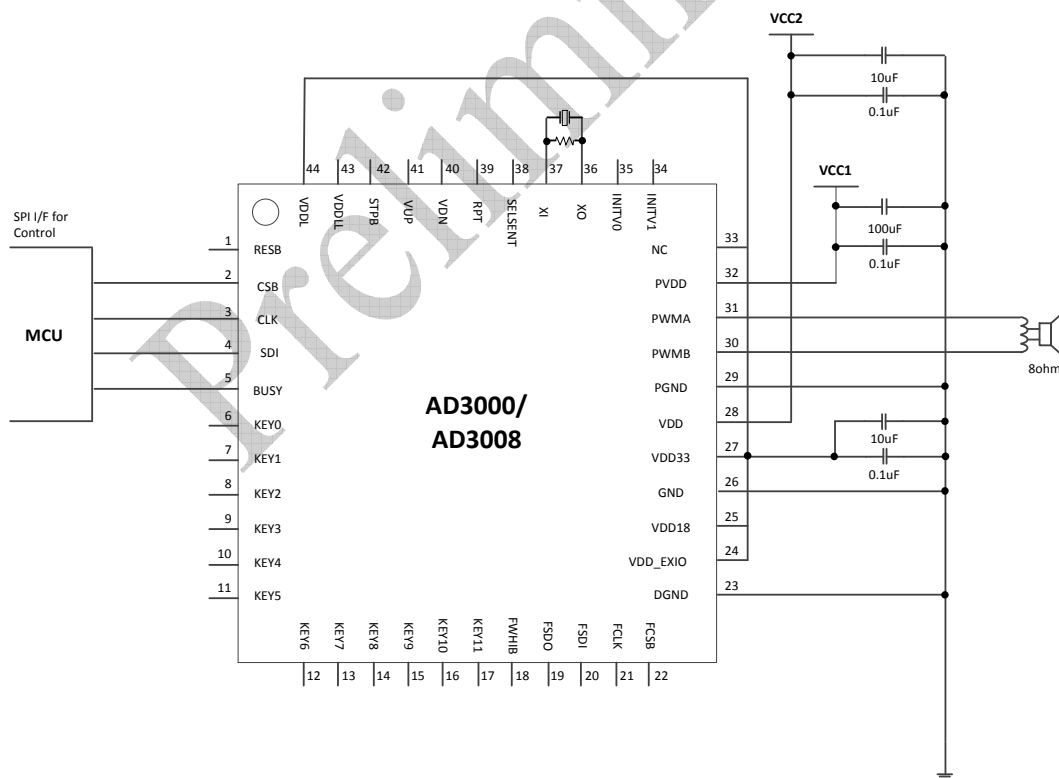
10.7 Key Operation in Standalone Mode



Key switch를 사용 할 경우, 위의 diagram 처럼, 각 switch의 전기적noise와 기계적 noise가 있고, 이 noise는 고장을 유발한다.

이 고장을 방지하기 위해 AD3000/3008는 Key 동작으로부터 10ms 지연된 내부 신호를 출력한다. Key 동작이 종료되면, 내부 신호는 high로 변경된다.

10.8 MCU application



Power capacitor(Capacitor for PVDD, VDD, VDD33, & VDD18)는 가능한 IC 근처에 위치해야 한다.

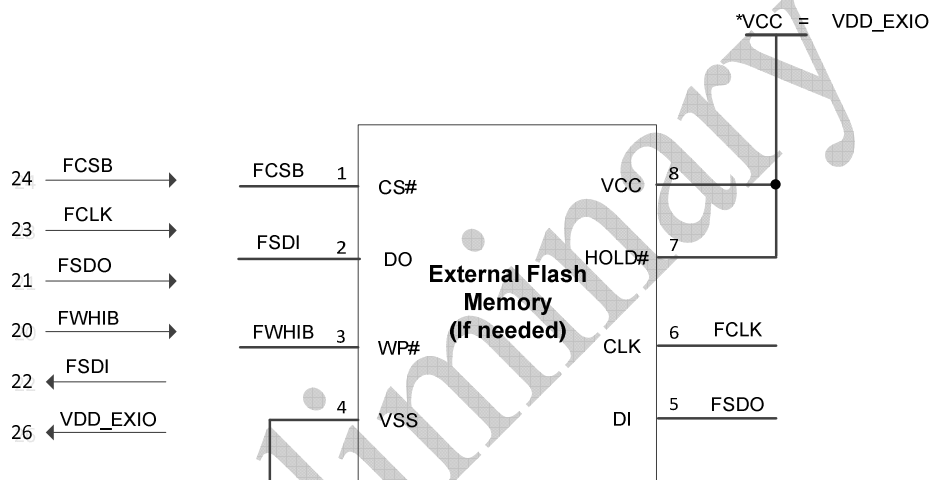
10.9 Cautions

KEY0~KEY5 pin에는 pull-up 저항이 필요 없다.

AD3000/3008는 내부 pull-up이 있고, 만약 ground(GND)에 연결하면 원하지 않는 전류가 흐르고 power소비를 증가 시키기 때문이다.

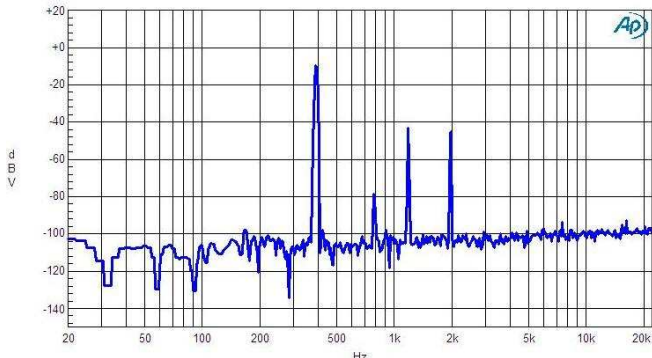
만약 phrase와 sentence play를 하고자 한다면, MCU는 SELSENT(41)을 제어 해야 한다. SELSENT의 상태가 변경되면, 그것은 다음 차례에서 적용된다. playing상태를 확정하는 VDD33(#27)을 monitor해야 한다.

외부 flash 응용 일 경우 내부 LDO는 flash memory를 충분히 구동 할 수 있으므로 flash의 VDD는 VDD33(#27)에 연결 한다. 또한 VDD_EXIO(#24)는, VDD33(#27)에 연결 한다.

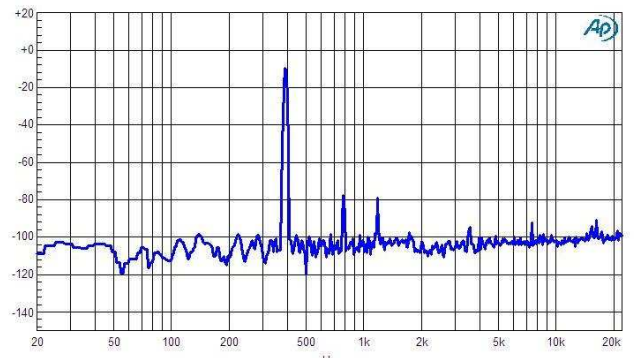


FFT Waveform

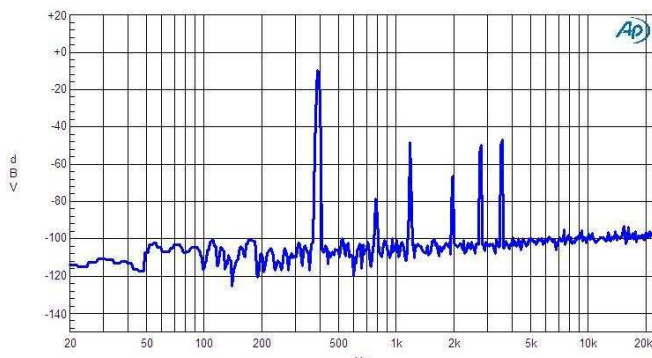
- Gain (-10dB) , Sine Wave(400Hz)



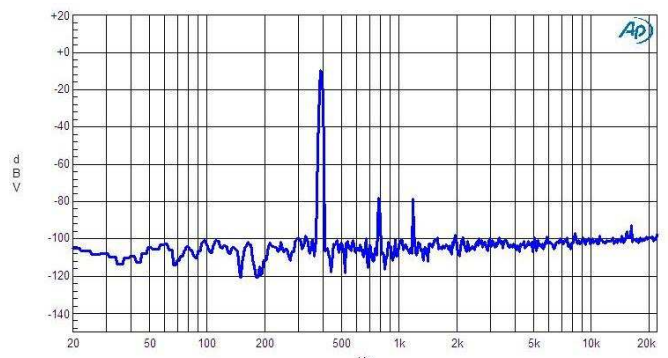
4KHz(ADPCM)



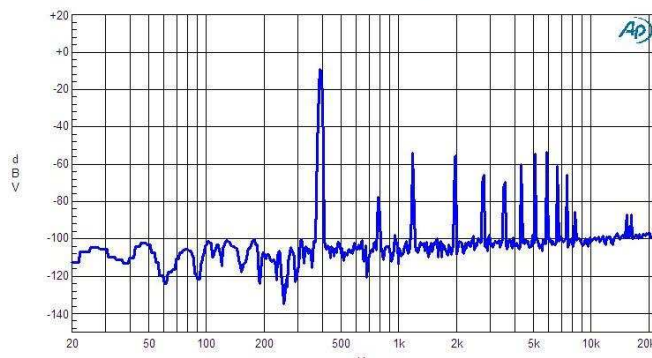
4KHz(Linear)



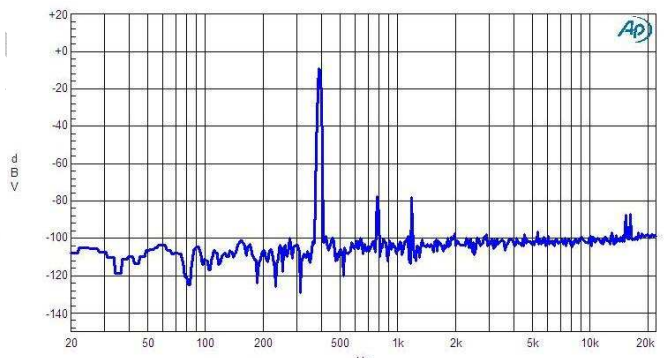
8KHz(ADPCM)



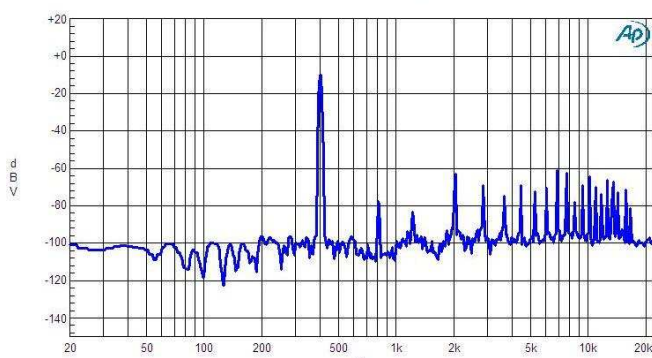
8KHz(Linear)



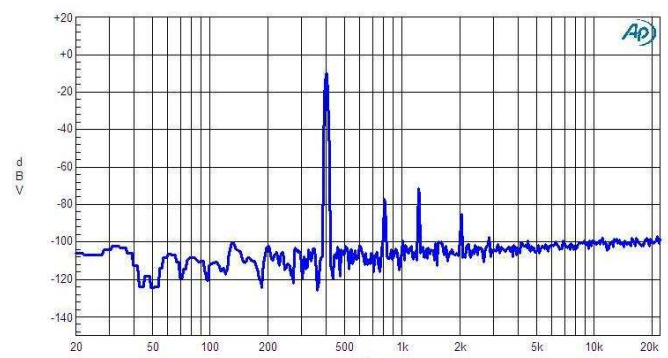
16KHz(ADPCM)



16KHz(Linear)

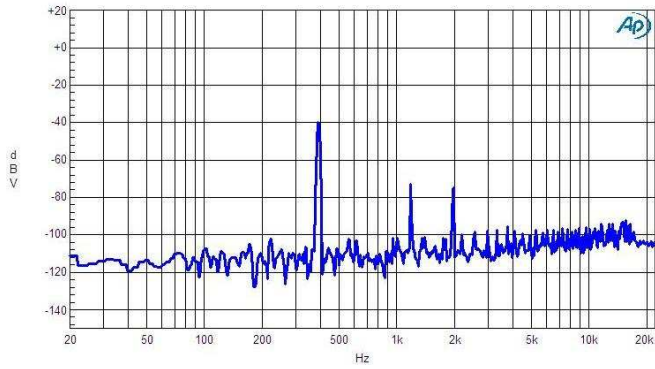


32KHz(ADPCM)

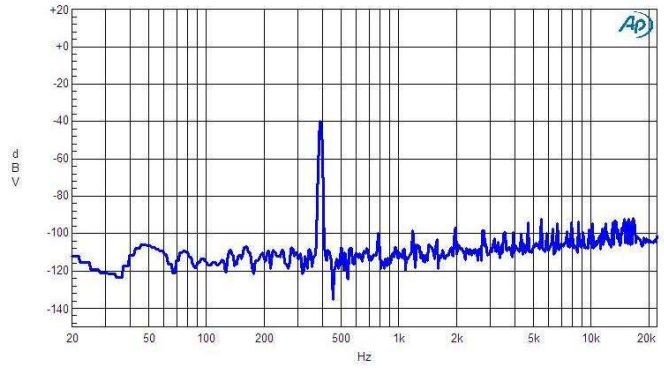


32KHz(Linear)

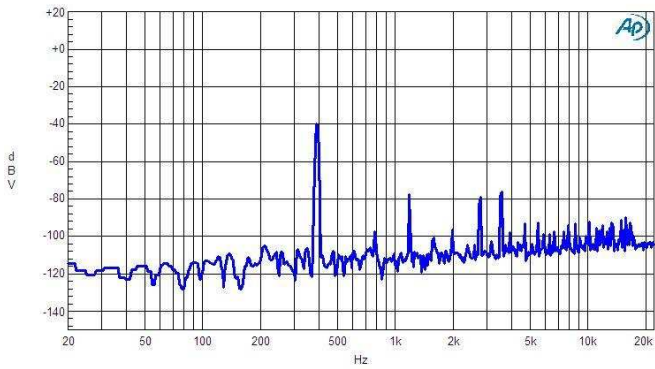
- Gain (-40dB) , Sine Wave(400Hz)



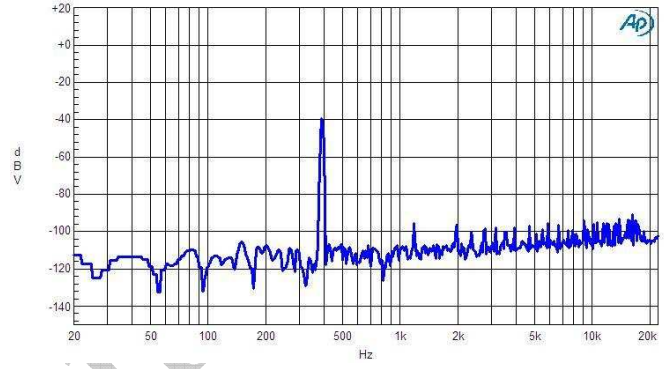
4KHz(ADPCM)



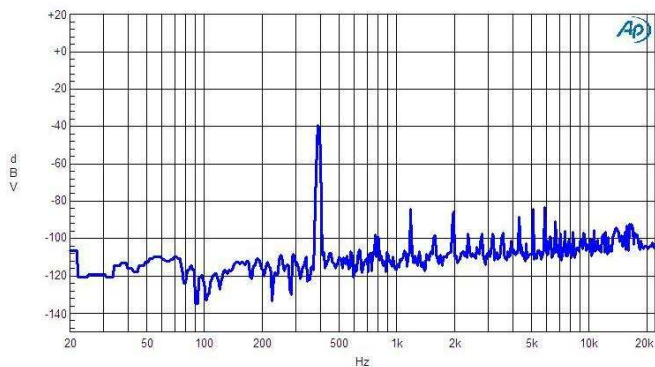
4KHz(Linear)



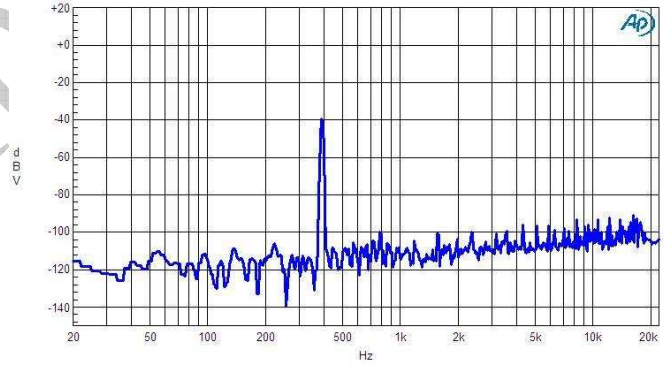
8KHz(ADPCM)



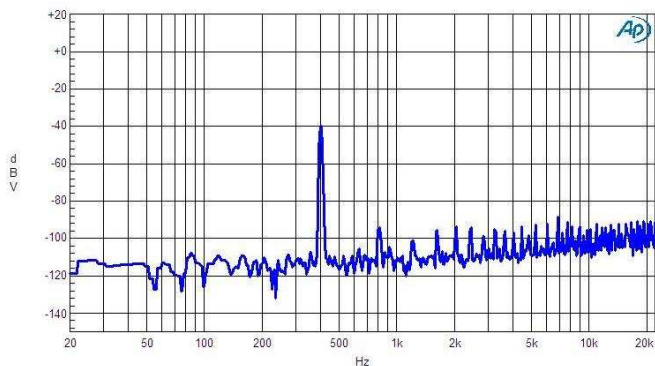
8KHz(Linear)



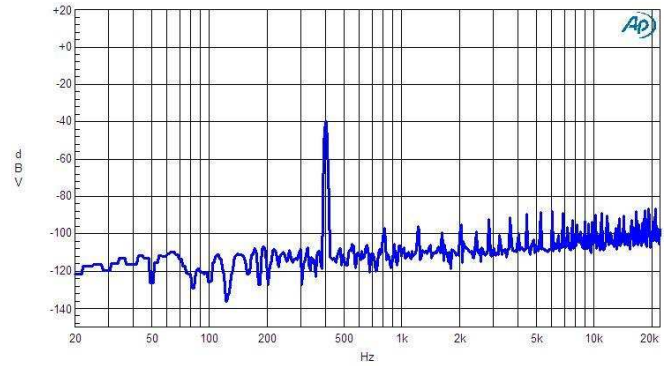
16KHz(ADPCM)



16KHz(Linear)

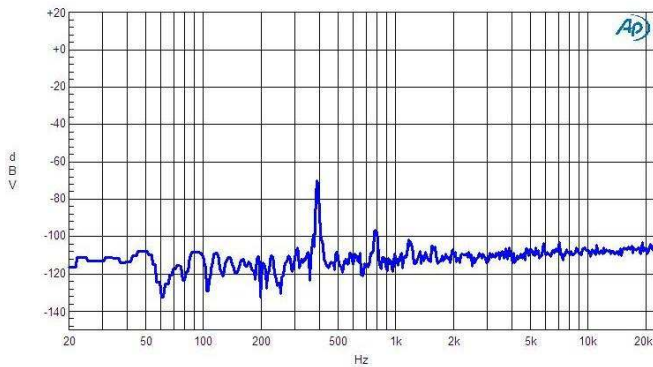


32KHz(ADPCM)

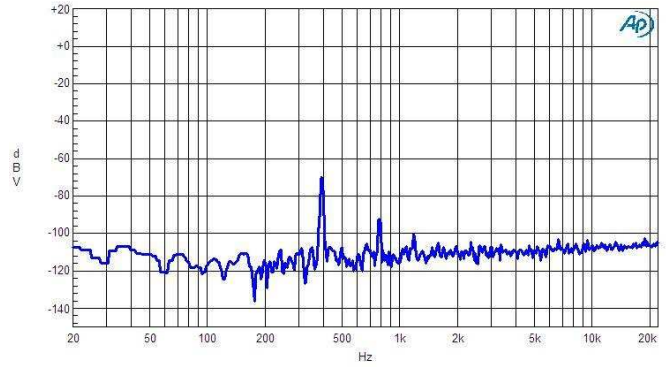


32KHz(Linear)

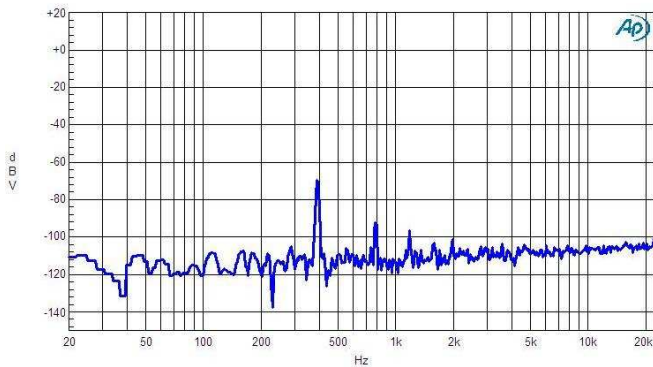
- Gain (-70dB) , Sine Wave(400Hz)



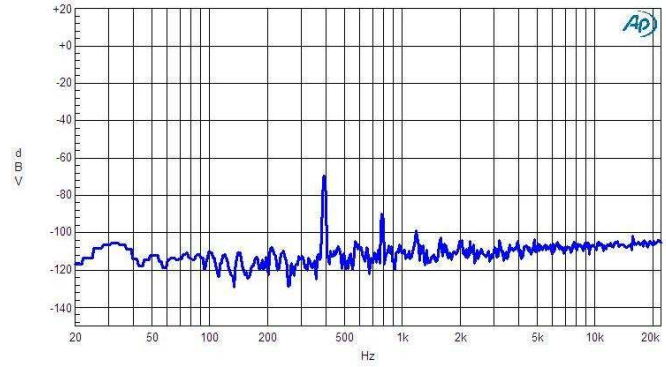
4KHz(ADPCM)



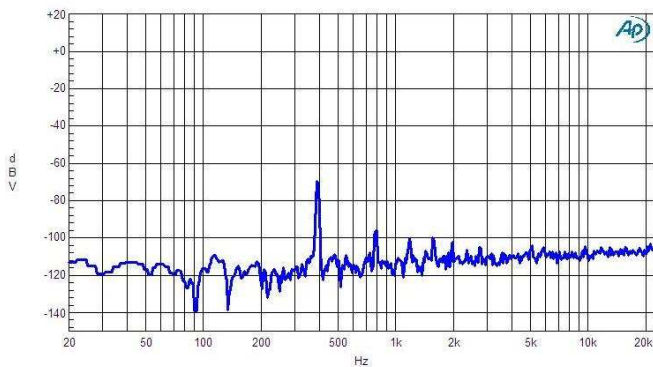
4KHz(Linear)



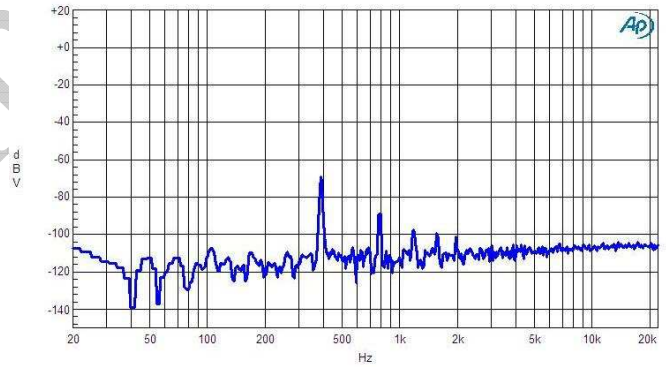
8KHz(ADPCM)



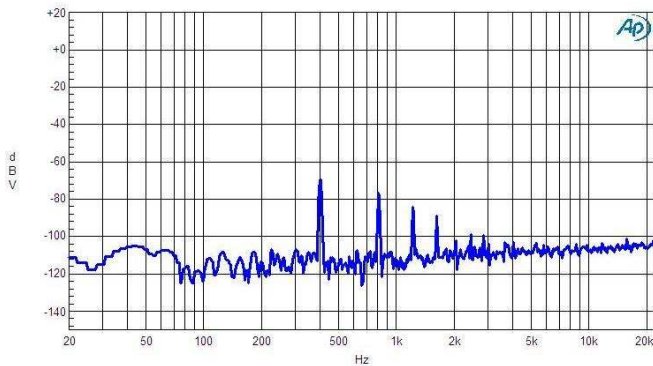
8KHz(Linear)



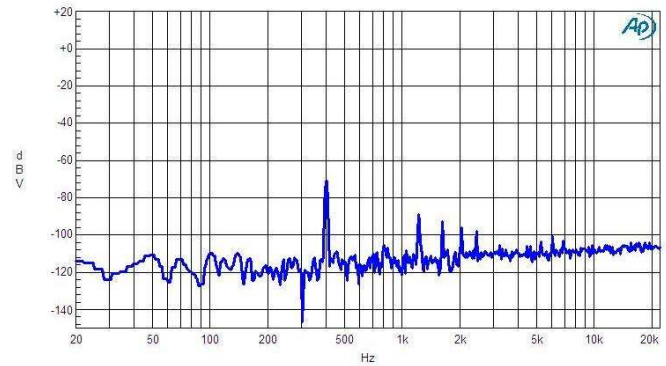
16KHz(ADPCM)



16KHz(Linear)

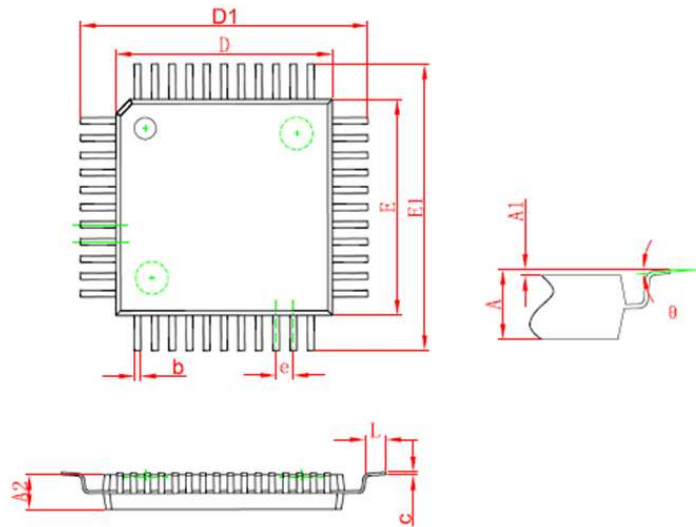


32KHz(ADPCM)



32KHz(Linear)

11 Package Dimensions <44QFP>



Package<44QFP>

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A		1.600		0.063
A1	0.050	0.150	0.002	0.006
A2	1.350	1.450	0.053	0.057
b	0.280	0.400	0.011	0.016
c	0.100	0.200	0.004	0.008
D	9.900	10.100	0.390	0.398
D1	11.850	12.150	0.467	0.478
E	9.900	10.100	0.390	0.398
E1	11.850	12.150	0.467	0.478
e	0.800(BSC)		0.031(BSC)	
L	0.450	0.750	0.018	0.030
theta	0°	7°	0°	7°